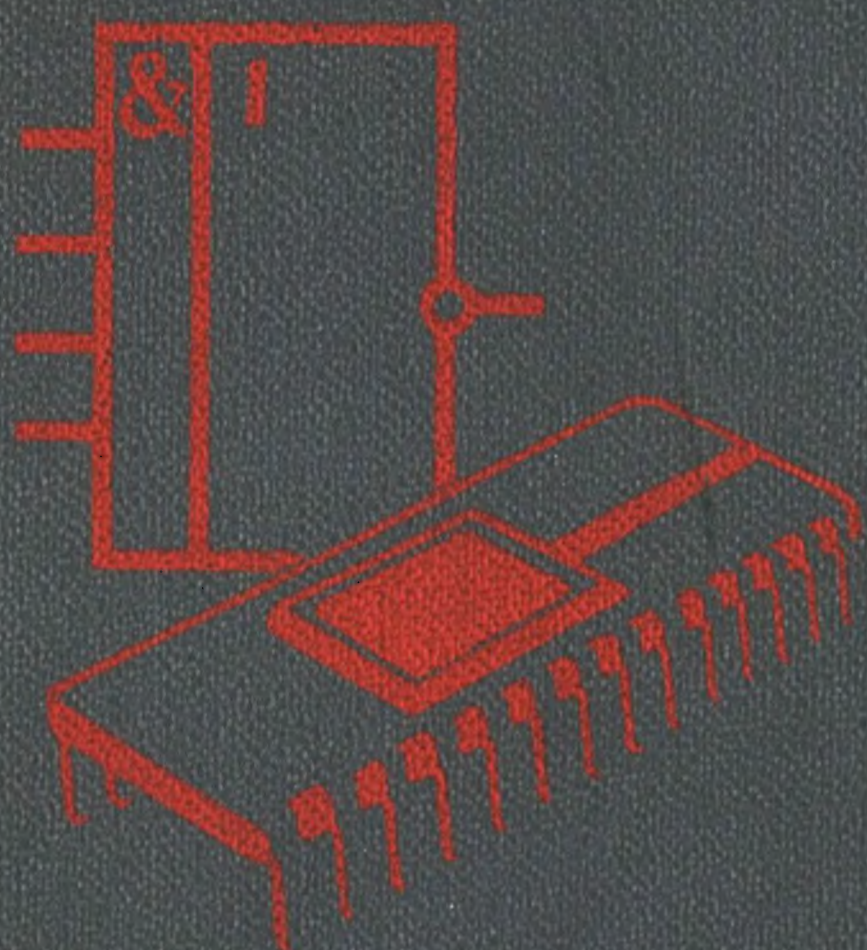


И. Е. ЕФИМОВ
И. Я. КОЗЫРЬ
Ю. И. ГОРБУНОВ

МИКРО- ЭЛЕКТРОНИКА



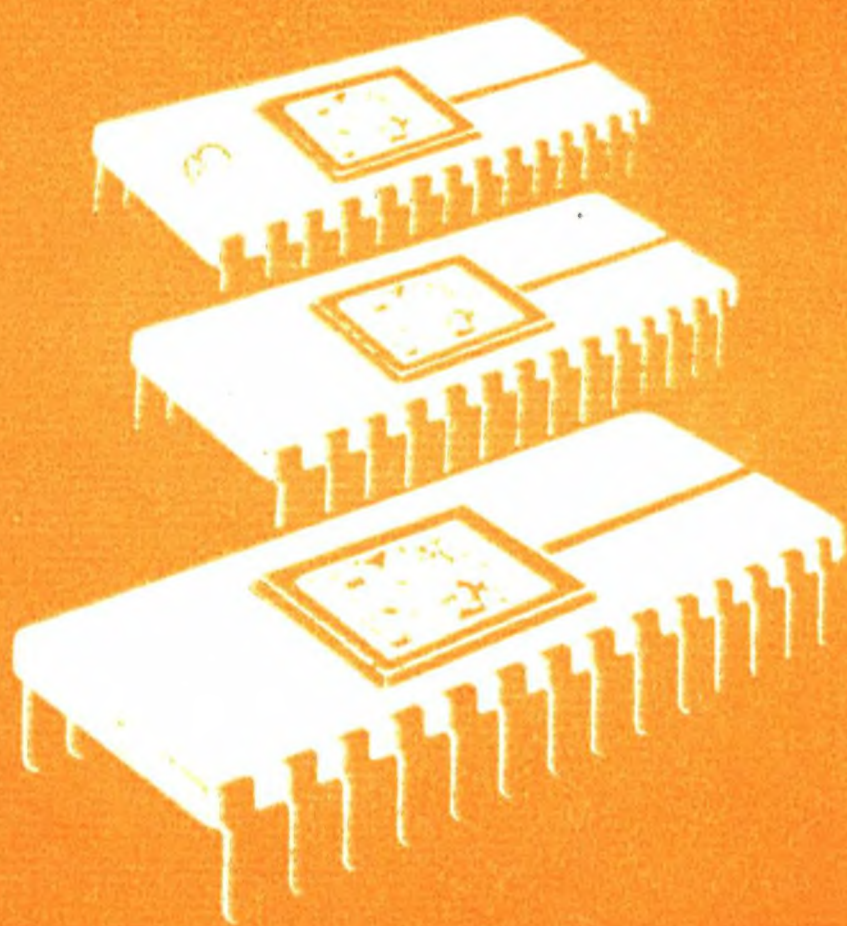
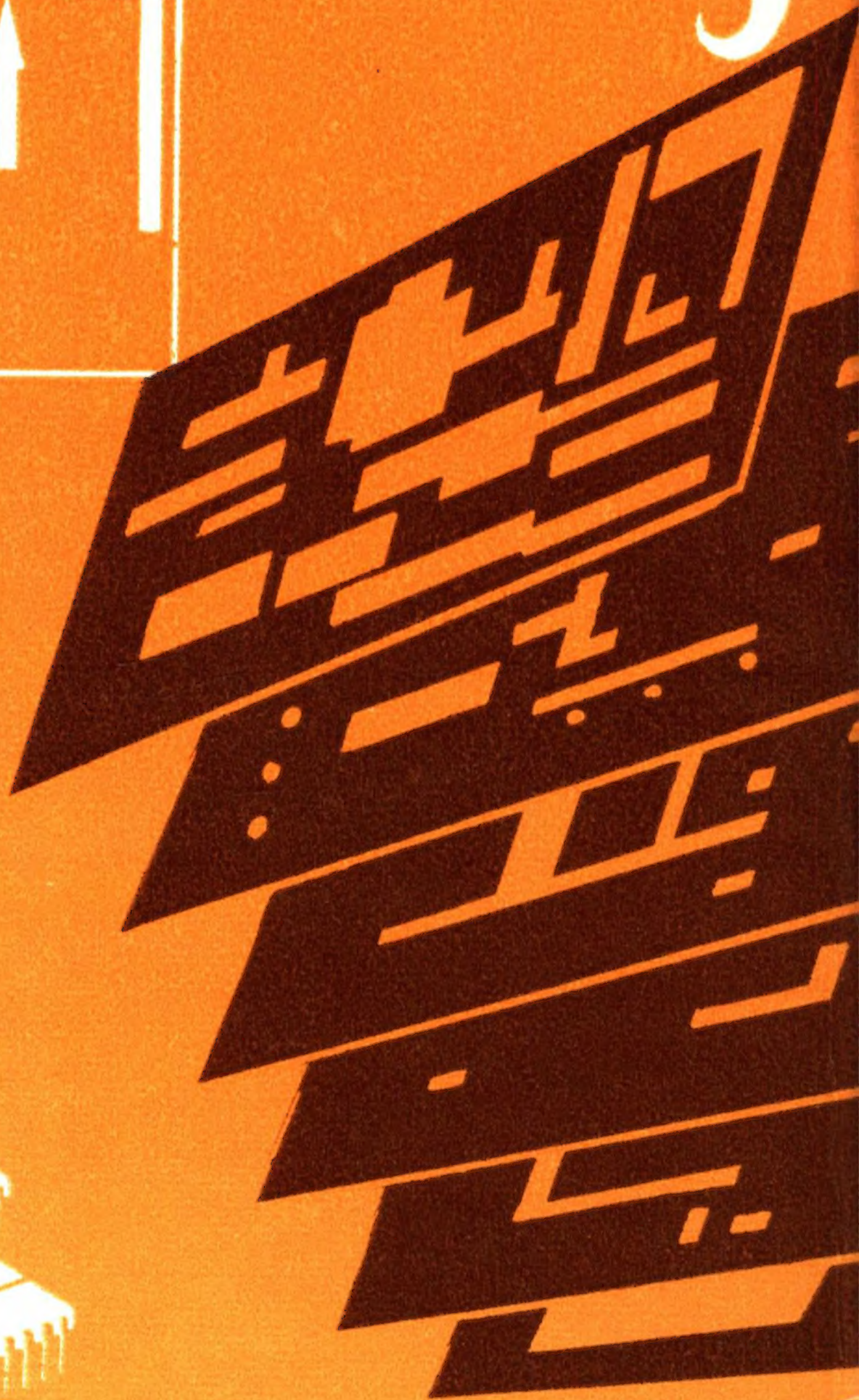
Проектирование,
виды
микросхем,
функциональная
микро-
электроника

*учебное пособие
для вузов*

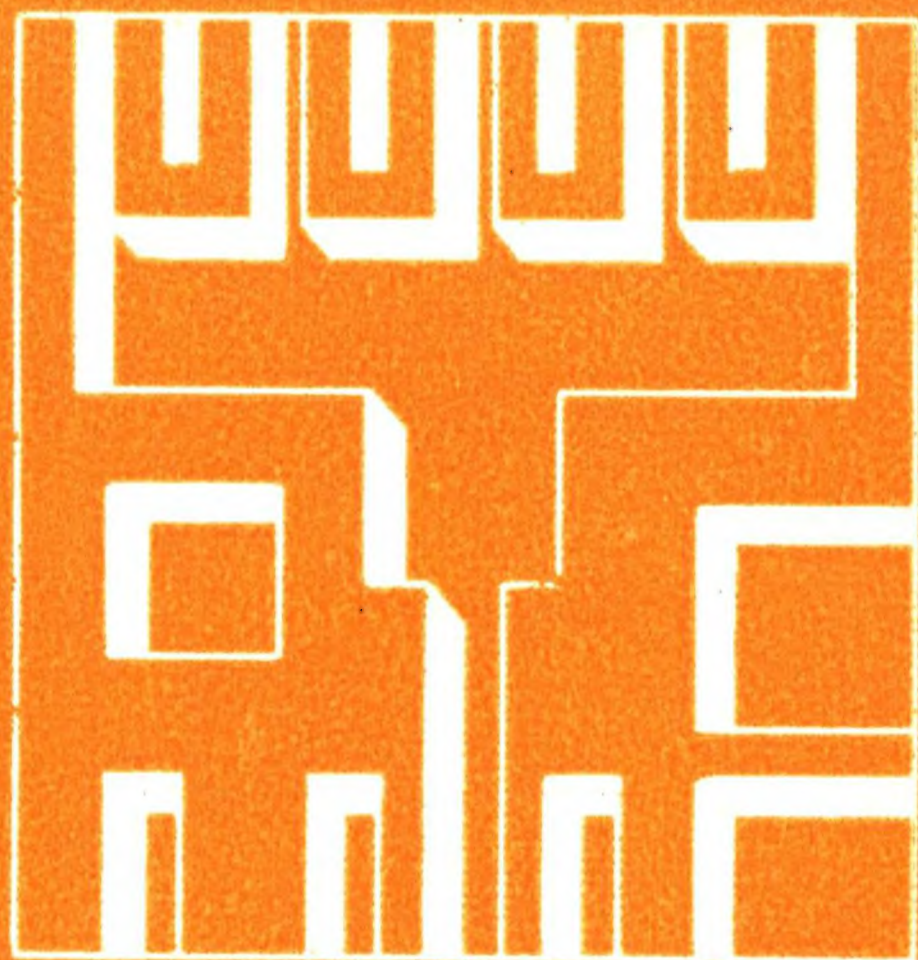




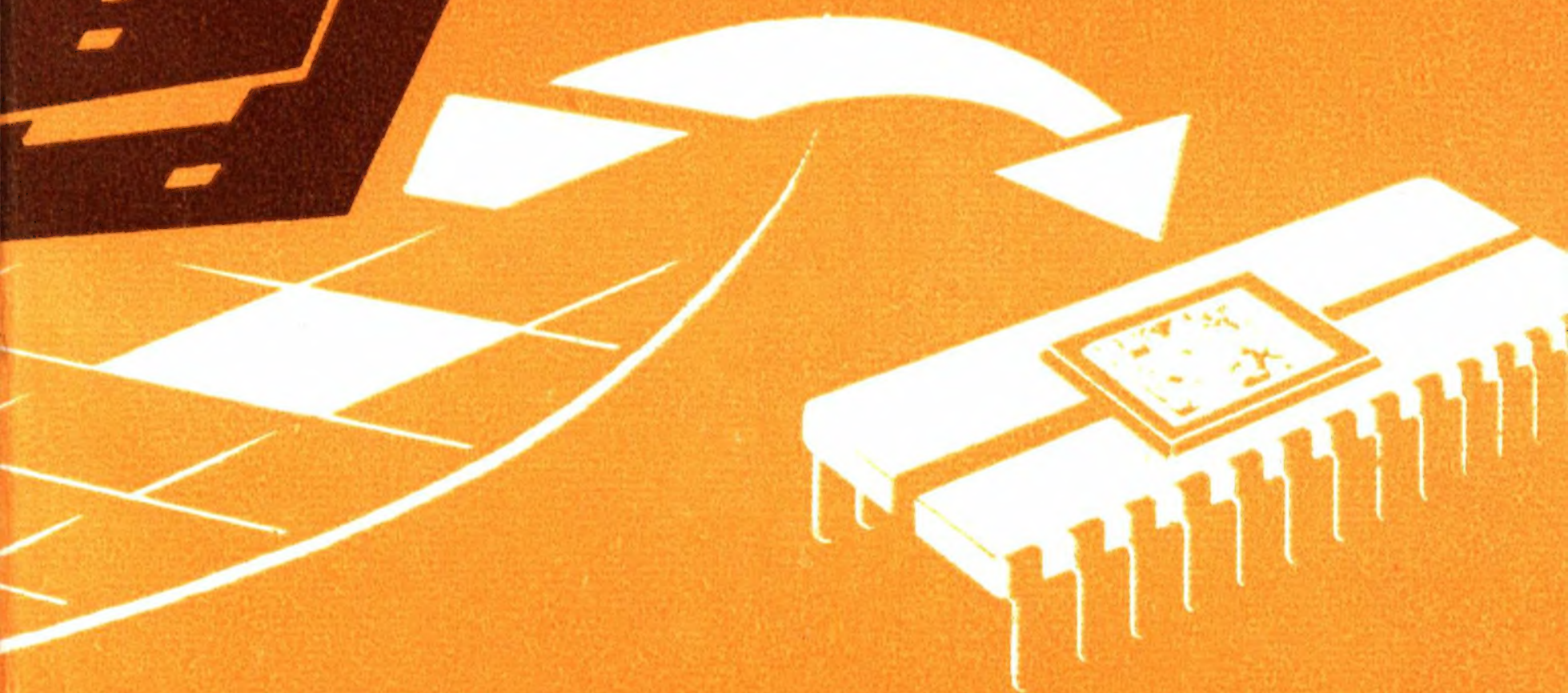
$$R=\int$$



sl/e



CAMP



И.Е. ЕФИМОВ

И.Я. КОЗЫРЬ Ю.И. ГОРБУНОВ

МИКРО- ЭЛЕКТРОНИКА

**Проектирование,
виды
микросхем,
функциональная
микро-
электроника**

**ИЗДАНИЕ ВТОРОЕ,
ПЕРЕРАБОТАННОЕ И ДОПОЛНЕННОЕ**

**Допущено
Министерством высшего и среднего
специального образования СССР
в качестве учебного пособия
для студентов приборостроительных
специальностей вузов**



Москва „Высшая школа“ 1987

ББК 32.844
Е 91
УДК 621.382

Рецензент — д-р техн. наук, проф. Б. Ф. Высоцкий (Московский авиационный институт им. Серго Орджоникидзе)

Ефимов И. Е., Козырь И. Я., Горбунов Ю. И.
Е91 Микроэлектроника: Проектирование, виды микросхем, функциональная микроэлектроника: Учеб. пособие для приборостроит. спец. вузов. — 2-е изд., перераб. и доп. — М.: Высш. шк., 1987. — 416 с.: ил.

В книге рассмотрены особенности разработки, принципы расчета и проектирования различных классов ИМС и БИС, дан анализ элементной базы современной микроэлектроники и важнейших видов ИМС, приведена методика расчета надежности ИМС.

Во 2-м издании (1-е — 1978 г.) излагаются последние достижения в области проектирования топологии ИМС, рассмотрена схемотехника современных цифровых и аналоговых ИМС и др.

Е 2403000000(4309000000)—444 184—87
001(01)—87

ББК 32.844
6Ф0.3

Учебное издание

**Иван Ефимович Ефимов, Иван Яковлевич Козырь,
Юрий Иванович Горбунов**

**МИКРОЭЛЕКТРОНИКА. ПРОЕКТИРОВАНИЕ,
ВИДЫ МИКРОСХЕМ, ФУНКЦИОНАЛЬНАЯ МИКРОЭЛЕКТРОНИКА**

Зав. редакцией *В. И. Трефилов*. Редактор *Т. И. Артемова*. Мл. редактор *И. А. Исаева*. Художественный редактор *Т. М. Скворцова*. Оформление художника *В. В. Гарбузова*. Технический редактор *Ю. А. Хорева*. Корректор *Р. К. Косинова*

ИБ № 6115

Изд. № ЭР-444. Сдано в набор 28.11.86. Подп. в печать 20.08.87. Т-15689. Формат 60×90¹/₁₆. Бум. офсетная № 1. Гарнитура литературная. Печать офсетная. Объем 26 усл. печ. л. + 0,25 усл. п. л. форзац. 52,5 усл. кр.-отт. 27,36 уч.-изд. л. + 0,43 уч.-изд. л. форзац. Тираж 60 000 экз. Зак. № 1685. Цена 1 р. 40 к. Издательство «Высшая школа», 101430, Москва, ГСП-4, Неглинная ул., д. 29/14.

Ярославский полиграфкомбинат Союзполиграфпрома при Государственном комитете СССР по делам издательств, полиграфии и книжной торговли. 150014, Ярославль, ул. Свободы, 97.

© Издательство «Высшая школа», 1978
© Издательство «Высшая школа», 1987, с изменениями



Появление микроэлектроники связано с достижениями в области фундаментальных и прикладных наук. Первые интегральные микросхемы, созданные в начале 60-х годов в результате успехов в области полупроводниковой и пленочной электроники, постоянно совершенствовались и в настоящее время являются элементной базой для микроминиатюризации радиоэлектронной аппаратуры.

За короткий исторический срок современная микроэлектроника стала одним из важнейших направлений научно-технического прогресса в нашей стране. Создание больших и сверхбольших интегральных микросхем, микропроцессоров и микропроцессорных систем позволило организовать массовое производство электронных вычислительных машин высокого быстродействия, различных видов электронной аппаратуры, аппаратуры управления технологическими процессами, систем связи, систем и устройств автоматического управления и регулирования.

Микроэлектроника продолжает развиваться быстрыми темпами как в направлении совершенствования полупроводниковой интегральной технологии, так и в направлении использования новых физических явлений.

Предлагаемое учебное пособие является вторым изданием книги, выпущенной издательством «Высшая школа» в 1978 г. В нем рассматриваются особенности разработки, теоретические и практические вопросы расчета и проектирования интегральных микросхем, схемотехника различных видов микросхем, важнейшие аспекты разработки и автоматизации проектирования БИС, а также новые наиболее перспективные направления развития функциональной микроэлектроники.

Вопросы проектирования излагаются системно как комплексный процесс, включающий в себя различные аспекты, связанные с общими вопросами проектирования электронной аппаратуры, а также с технологией изготовления отдельных элементов схемы. Кроме того, рассматриваются особенности проектирования некоторых частных классов микросхем.

Главы 1 — 3 написаны канд. техн. наук, доц. Ю. И. Горбуновым; главы, 4, 5, 7, § 6,8 и заключение — канд. техн. наук, доц. И. Я. Козырем; предисловие, введение, главы 6 (кроме § 6.8), 9 — д-ром техн. наук, проф. И. Е. Ефимовым; глава 8 — канд. техн. наук В. И. Ефимовым.

Авторы выражают глубокую благодарность зав. кафедрой МАИ заслуженному деятелю науки и техники РСФСР, д-ру техн. наук, проф. Б. Ф. Высоцкому, коллективам кафедр МИЭТ и МЭИС за ценные замечания, сделанные при просмотре рукописи и способствовавшие улучшению ее содержания.

Отзывы и пожелания по книге просим направлять по адресу: 101430, Москва, ГСП-4, Неглинная ул., д. 29/14, издательство «Высшая школа».

Авторы

ИМС → БИС → МЭА



Введение

XXVII съезд КПСС определил основные направления научно-технического прогресса в нашей стране. Намечена долгосрочная стратегия развития экономики, предусматривающая интенсификацию всех отраслей народного хозяйства, кардинальное повышение производительности труда, всемерную экономию трудовых, материальных и топливно-энергетических ресурсов. Важнейшими направлениями решения этих задач является широкое применение вычислительной и микропроцессорной техники, робототехники, информатики и биотехнологии. Элементной базой этих направлений является интегральная и функциональная микроэлектроника.

Малые габариты, экономное потребление энергоресурсов, низкая стоимость и высокая надежность изделий микроэлектроники позволяют использовать эту технику для массовой автоматизации — одного из важнейших направлений научно-технического прогресса.

Интегральная микроэлектроника достигла в настоящее время высокого уровня развития. Если в начале своего развития (середина 60-х годов) интегральные микросхемы (ИМС) содержали 10 — 30 элементов (диодов, транзисторов, конденсаторов) на кристалле, то в начале 80-х годов появились большие интегральные схемы (БИС), содержащие тысячи и сотни тысяч элементов на кристалле. Этому способствовало получение сверхчистых материалов, прецизионного оборудования и разработка новых технологических процессов.

Основное достоинство микроэлектронной технологии — групповые интегральные методы технологии, основанные на локально-структурных преобразованиях полупроводникового материала: в одном технологическом цикле на кристалле изготавливаются не только все (или почти все) элементы интегральных микросхем (диоды, транзисторы, резисторы, конденсаторы), электрические соединения элементов, но и множество ИМС одновременно. С точки зрения оценки надежности все элементы ИМС, интегрированные на одном кристалле, упрощенно можно рассматривать как один прибор, например транзистор, занимающий площадь на кристалле, равную площади кристалла ИМС.

Повышение надежности аппаратуры, реализуемой на основе ИМС высокой степени интеграции, обусловлено многократным уменьшением не только общего числа компонентов для ее комп-

лектации, но также проводниковых, печатных и контактных связей и соединений, являющихся одной из важных причин отказов в аппаратуре.

Разработка БИС и сверхбольших БИС позволила создать принципиально новый полупроводниковый компонент — микропроцессор (МП). МП представляет собой функционально законченное программно-управляемое устройство обработки данных, сочетающее дешевизну стандартного изделия серийного производства с гибкостью универсального устройства, состоящее из арифметическо-логического устройства и устройства управления. На основе микропроцессорных БИС разработаны и выпускаются серийно микро-ЭВМ, представляющие собой конструктивно завершенную вычислительную систему, содержащую кроме микропроцессора несколько БИС памяти (ОЗУ, ПЗУ, ППЗУ), тактовый генератор и интерфейсные схемы ввода — вывода.

Проблема проектирования микропроцессорных БИС имеет особое значение с точки зрения тесного взаимодействия системотехников (разработка общей структуры системы управления), математиков (разработка алгоритмов управления), схемотехников (разработка конкретной схемы управления) и технологов (разработка технологии производства интегральной микросхемы, учитывающей специфику будущего применения).

Универсальным средством проектирования БИС и сверхбольших БИС, а также микропроцессорных систем является САПР (система автоматизированного проектирования), которой должен владеть высококвалифицированный специалист электронной техники и радиотехники.

Разработка любых интегральных микросхем представляет собой сложный процесс, требующий решения разнообразных научно-технических проблем. Вопросы выбора конкретного технологического воплощения ИМС решают с учетом особенностей разрабатываемой схемы, возможностей и ограничений, присущих различным способам изготовления, а также технико-экономического обоснования целесообразности массового производства. Эти вопросы решают главным образом путем использования двух основных классов микросхем — полупроводниковых и гибридных. Оба эти класса могут иметь различные варианты структур, каждый из которых с точки зрения проектирования и изготовления обладает определенными преимуществами и недостатками. Полупроводниковые интегральные микросхемы подразделяются на биполярные и МДП-ИМС.

Процесс изготовления полупроводниковых ИМС представляет собой дальнейшее развитие процессов изготовления дискретных полупроводниковых приборов. Поэтому методы проектирования и расчета таких схем можно считать хорошо отработанными. Достигнутый уровень производства полупроводниковых ИМС позволяет в свою очередь ограничить пределы миниатюризации, определяемые степенью надежности, допустимой плотностью упаковки и стоимостью изготовления. Полупроводнико-

вая ИМС — это монолитное устройство, в котором все элементы изготовлены на единой полупроводниковой подложке и в едином технологическом цикле. Особенность технологического процесса производства полупроводниковых ИМС заключается в том, что одновременно с изготовлением транзисторных структур необходимо получать диоды, резисторы и конденсаторы, параметры которых удовлетворяли бы требованиям, устанавливаемым на этапе схемотехнической обработки.

Однако этим схемам присущ ряд недостатков, которые существенно ограничивают возможности их практического применения. Так, технология производства полупроводниковых ИМС практически исключает возможность получения широкой шкалы номинальных значений сопротивления диффузионных резисторов и емкостей конденсаторов. Реальные номинальные значения сопротивлений стабильных диффузионных резисторов лежат в пределах от 200—300 Ом до 15—20 кОм. Использование диффузионных слоев с высоким удельным поверхностным сопротивлением для расширения диапазона реализуемых на их основе резисторов не может быть неограниченным, так как при этом существенным становится влияние собственной электропроводности кремния, обуславливающей недопустимо большое возрастание температурного коэффициента сопротивления. Поэтому при проектировании полупроводниковых ИМС, содержащих резистивные элементы, следует выбирать некоторое оптимальное значение удельного поверхностного сопротивления диффузионного слоя, которое позволяло бы получать достаточно малые размеры резистора при установленном значении температурного коэффициента сопротивления. Как следует из опыта проектирования и практического использования полупроводниковых ИМС, оптимальное значение удельного поверхностного сопротивления диффузионных слоев составляет около 200 Ом/□ и может быть получено непосредственно в процессе формирования базовой области интегрального транзистора.

Номинальные значения емкостей диффузионных конденсаторов лежат в пределах от 3—5 до 4000—5000 пФ. Конденсаторы с номинальными значениями емкостей до нескольких тысяч пикофард, реализуемые на основе *p-n*-переходов, изготавливают с помощью специальных режимов диффузии, в результате чего получают короткозамкнутые транзисторные структуры, занимающие большую площадь подложки. Важнейший недостаток конденсаторов полупроводниковых ИМС, выполняемых на обратном смещенных *p-n*-переходах, — зависимость их емкости от изменений напряжений на переходе. Эта зависимость может привести к значительной модуляции емкости, уменьшить которую можно только путем такого обратного смещения перехода, которое намного превышало бы амплитуду напряжения сигнала, поступающего на конденсатор. Однако увеличение обратного напряжения уменьшает номинальное значение емкости конденса-

тора и, кроме того, ограничено напряжением пробоя p - n -перехода.

Принципиальный недостаток полупроводниковых ИМС — невозможность практической реализации на основе эффектов в полупроводниках индуктивных элементов, которые можно было бы использовать для выполнения определенных схемотехнических функций.

Недостатки полупроводниковых ИМС на биполярных транзисторах в некоторой степени могут быть компенсированы ИМС на МДП-транзисторах. Интегральные устройства на основе различных МДП-структур находят широкое применение при проектировании ряда функционально законченных устройств, к которым относятся, например, постоянные и оперативные запоминающие устройства, электронные калькуляторы, микропроцессоры, а также микромощные устройства, предназначенные для использования в медицине и космических системах. Для ИМС на МДП-транзисторах характерны высокая надежность, низкое энергопотребление и большая функциональная сложность, что позволяет значительно снизить стоимость аппаратуры на их основе. Уровень, достигнутый в области проектирования ИМС на МДП-структурах, позволяет при равной функциональной сложности получать гораздо меньшие размеры элементов по сравнению с элементами биполярных полупроводниковых ИМС, причем процесс их изготовления включает меньшее количество технологических операций. При проектировании МДП-ИМС необходимо учитывать ряд общих ограничений, свойственных технологии изготовления полупроводниковых приборов, а также специфические аспекты МДП-технологии, в частности зависимость свойств МДП-приборов от свойств исходного полупроводникового материала и особенно от состояния поверхности полупроводниковой подложки, контактирующей с диэлектриком. Учет этих особенностей в процессе проектирования позволяет получить приборы с параметрами, изменение которых ограничено некоторыми допустимыми пределами, что обеспечивает выполнение заданной схемотехнической функции.

Многих недостатков, присущих обеим разновидностям полупроводниковых ИМС, лишены гибридные интегральные микросхемы, в которых пассивные элементы выполняются по толсто-пленочной или тонкопленочной технологии, а активные элементы являются навесными, т. е. компонентами. Такой метод проектирования ИМС обеспечивает большие производственно-экономические выгоды и расширяет схемотехнические возможности выбора оптимальных режимов работы ИМС. Степень миниатюризации гибридных ИМС определяется количеством используемых навесных компонентов, для реализации которых необходима определенная площадь, и геометрическими размерами пленочных элементов. Гибридные ИМС создаются на подложке с хорошими изоляционными свойствами, поэтому материал подложки практически не оказывает влияния на электрические

связи элементов, как это имеет место в полупроводниковых ИМС.

Гибридные ИМС заняли доминирующее положение в устройствах СВЧ, причем, как показывает опыт, для устройств, работающих на частотах до 1 ГГц, с успехом можно применять толстопленочную технологию, поскольку она не требует жестких допусков и высокой точности нанесения и обработки пленок. Для устройств, работающих на более высоких частотах, когда необходимо обеспечить прецизионное нанесение пленочных элементов очень малых размеров, предпочтительнее тонкопленочная технология. Гибридные ИМС применяются также в тех случаях, когда требуется получить конденсаторы большой емкости или резисторы, предназначенные для работы с большими электрическими мощностями. В то же время при массовом выпуске различных ИМС малой мощности, особенно предназначенных для ЭВМ, используются в основном полупроводниковые ИМС.

Сочетание полупроводниковых ИМС и многослойных гибридных ИМС создает широкие схемотехнические и конструктивные возможности при проектировании больших интегральных схем.

Основной задачей при проектировании всех ИМС, в том числе БИС, является разработка топологического чертежа, который дает необходимую информацию непосредственно перед технологическими этапами создания микросхемы. Как правило, процесс проектирования ИМС является очень трудоемким, поэтому особую важность приобретают поиски путей сокращения этапов и общей длительности этого процесса. Одним из эффективных путей является проведение электрических и топологических расчетов на ЭВМ, а также физическое моделирование. С помощью этих методов можно моделировать процесс отработки целого узла устройства — изменения электрических параметров схемы, конфигурации и взаимного расположения элементов.

Интегральная микроэлектроника продолжает развиваться в направлении повышения степени интеграции микросхем как за счет увеличения размеров кристалла, так и в основном за счет уменьшения размера элементов ИМС. В современных БИС и СБИС размеры элементов составляют 3—2 мкм. В ближайшем будущем размеры элементов топологии СБИС достигнут 1 мкм. Ведутся исследования по освоению субмикронных размеров. Эти исследования показали, что пределом уменьшения размеров элемента топологии (ширина линий, зазоров между ними и др.) является значение 0,2 мкм. Однако при достижении таких размеров элементов возникнут определенные технологические ограничения.

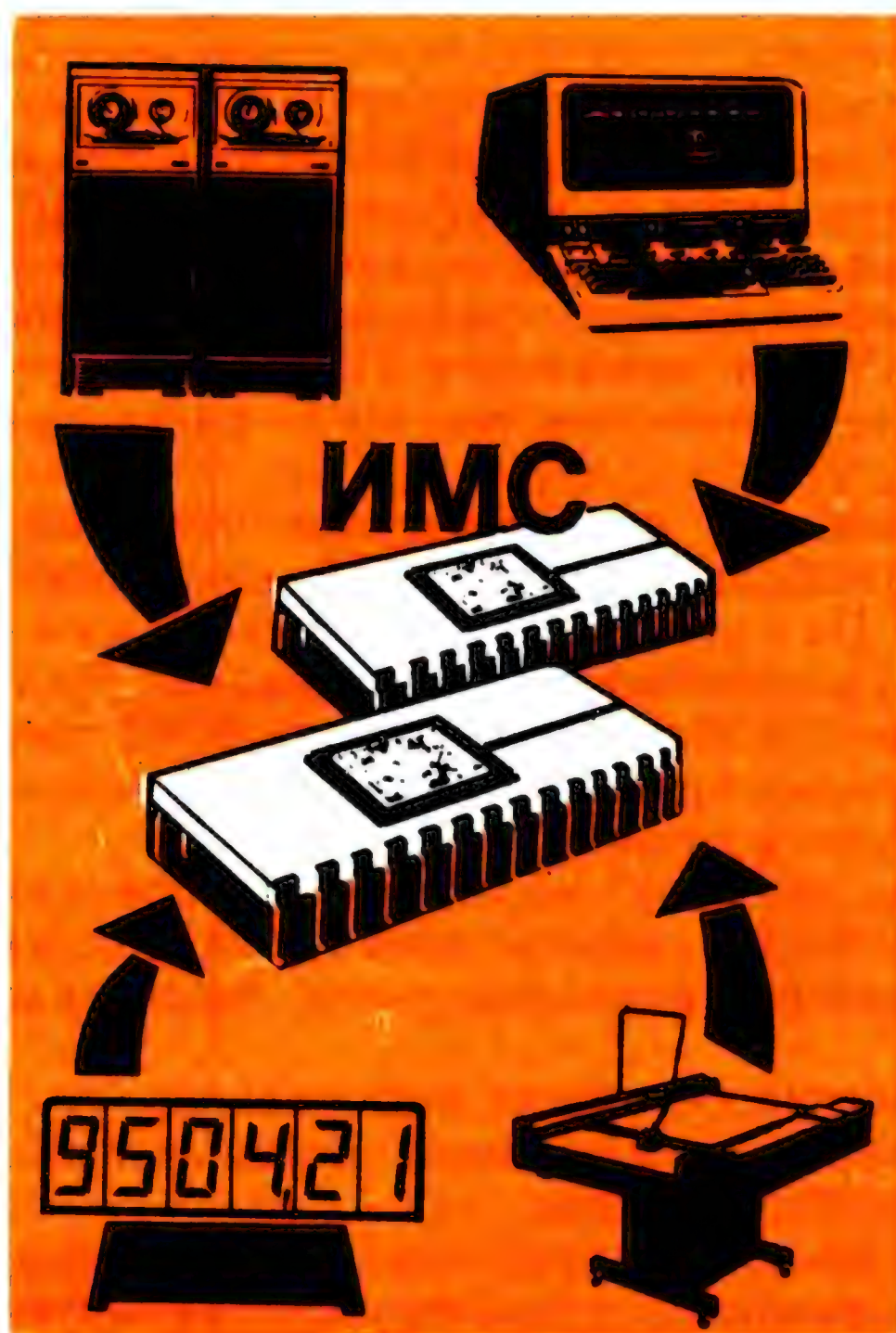
При уменьшении размеров элементов топологии существенно снижается воспроизводимость технологических процессов, повышается вероятность появления случайных дефектов. Кроме того, уменьшение размеров элементов примерно на порядок приведет к значительному удорожанию оборудования, необходимости со-

здания автоматизированных систем, исключаящих непосредственное участие человека в технологическом процессе. Еще большие сложности возникнут при переходе к субмикронной технологии, требующей замены фотолитографии электролитографией и рентгенолитографией.

Таким образом, существуют физические пределы развития интегральной микроэлектроники. Однако даже на далекую перспективу интегральная микроэлектроника останется основной базой создания различных видов вычислительных машин, радиоэлектронной аппаратуры и систем управления.

Параллельно с интегральной микроэлектроникой начинает развиваться функциональная микроэлектроника, основанная на использовании физических принципов интеграции и динамических неоднородностей, обеспечивающих несхемотехнические принципы работы приборов и устройств. Если схемная интеграция позволяет выделить в ИМС простые функциональные элементы путем удлинения проводных линий связи, то функциональная интеграция обеспечивает функционирование прибора как единого целого, и его нельзя разделить на элементы без нарушения функционирования.

В функциональной микроэлектронике используются такие механизмы, как оптические явления в твердом теле (оптоэлектроника), взаимодействие потоков электронов с акустическими волнами в твердом теле (акустоэлектроника), а также свойства сверхпроводников, магнетиков и полупроводников в магнитных полях (магнетоэлектроника) и др.



Глава

Особенности разработки изделий микро- электроники

§ 1.1. КОМПЛЕКСНАЯ МИКРОМИНИАТЮРИЗАЦИЯ ИЗДЕЛИЙ МИКРОЭЛЕКТРОНИКИ

Общее развитие микроэлектроники основывается на фундаментальных достижениях в ряде смежных областей науки и техники, к которым в первую очередь относятся физика, математика, кибернетика, химия, метрология и др. Микроэлектроника является логическим продолжением развития электронной элементной базы, на первом этапе которого преимущественно использовались электронные лампы, на втором — дискретные полупроводниковые приборы, на третьем — интегральные микросхемы (ИМС). В настоящее время микроэлектроника находится на четвертом этапе своего развития, характеризующемся широким использованием больших интегральных схем (БИС). На основе анализа предшествующего периода развития микроэлектроники можно заключить, что для нее характерен быстрый переход от этапа фундаментальных физических исследований к инженерному воплощению их результатов. Становление микроэлектроники как самостоятельной науки стало возможным благодаря использованию богатого опыта и базы промышленности,

выпускающей дискретные полупроводниковые приборы. Быстрые темпы ее развития в значительной степени обусловлены созданием крупных научно-промышленных комплексов, позволивших осуществить планомерное и концентрированное использование средств в области исследований, разработки и производства ИМС. В короткие сроки решены важнейшие вопросы в области схемотехники, технологии и конструирования ИМС, созданы сверхчистые материалы, специальное технологическое и контрольно-измерительное оборудование, разработаны методы обеспечения и оценки качества и надежности ИМС, что определило организацию массового производства ИМС различных классов.

Применение ИМС подтвердило их неоспоримое преимущество как основной элементной базы современной радиоэлектронной аппаратуры (РЭА). При этом резко повысилась надежность, улучшились технико-экономические характеристики РЭА. Поэтому можно утверждать, что широкое внедрение ИМС позволяет успешно решать сложные проблемы комплексной микроминиатюризации РЭА, к которым относятся:

а) замена аналоговых способов обработки информации цифровыми, что устраняет необходимость применения многих трудно поддающихся микроминиатюризации узлов, таких, как фильтры, накопители и др.;

б) переход к многоканальной обработке информации;

в) конструирование аппаратуры с высокой степенью избыточности на основе модульных принципов;

г) создание дополнительных децентрализованных вычислительных средств в общем комплексе, например программирующих вспомогательных узлов, встроенных испытательных и ремонтных средств, запасных каналов.

Комплексная микроминиатюризация позволяет разрабатывать РЭА всех классов с преимущественным применением ИМС. Анализ каждого из классов РЭА показал, что для реализации конкретного типа аппаратуры различного функционального назначения — от простейших бытовых приборов до сложных комплексов — требуются определенные типы и классы схем, как показано в табл. 1.1.

Для создания подавляющего большинства типов РЭА необходимо использование следующих функционально полных классов ИМС: *запоминающих устройств (ЗУ); логических устройств; линейных устройств, включающих устройства бытового и промышленного назначения; аналоговых устройств; датчиков; СВЧ-устройств; оптоэлектронных устройств; функциональных устройств.* Каждый из этих классов устройств различается по своему назначению, выполняемым функциям и электрическим параметрам.

На ранних этапах развития микроэлектроники разработка и выпуск электронных компонентов определялись конкретными заказами со стороны разработчиков РЭА. Однако высокие тем-

Классы электрических схем, используемые в РЭА различного функционального назначения

№ п. п.	Функциональное назначение РЭА	Электрические схемы или системы
1	Оптоэлектроника	Системы обработки информации. Системы отображения информации. Оптические запоминающие устройства
2	Радиолокация	Системы радиоастрономии. Системы радионавигации
3	Телеметрия и телеуправление	Морские системы. Наземные системы. Космические и авиационные системы
4	Медицинская электроника	Системы для биомедицинских исследований. Электронные стимуляторы биопроцессов. Системы диагностики
5	Бытовая электроника	Телевизоры, магнитофоны, радиоприемники. Электромузыкальные инструменты. Электронные часы. Фотоаппаратура
6	Вычислительная техника	Цифровые ЭВМ. Калькуляторы. Аналоговые ЭВМ
7	Связь	Системы радиосвязи. Системы проводной связи. Системы передачи изображений
8	Транспортная электроника	Железнодорожные системы. Автомобильные системы. Авиационные системы. Судовые системы
9	Приборостроение	Системы измерительных приборов. Системы испытательного оборудования
10	Квантовая электроника	Системы обработки материалов Системы связи. Системы устройств памяти

пы развития технологии изготовления ИМС, совершенствование материалов, оборудования и автоматизации процесса проектирования позволили интегрировать количественные и качественные характеристики электронных компонентов и перейти к созданию ИМС высокой степени интеграции, *реализующих решение схемотехнических задач на уровне ячейки, модуля, узла, блока*. Поэтому с повышением степени интеграции ИМС происходит постепенное перераспределение задач между разработчиками РЭА и ИМС.

Следует учитывать, что механическая замена электронных схем на дискретных полупроводниковых приборах или ИМС малой степени интеграции разработанными на тех же принципах ИМС со средней и большой степенями интеграции резко увеличивает их номенклатуру.

● В связи с этим возникает необходимость разработки нового подхода к методам конструирования радиотехнических систем, который способствовал бы снижению номенклатуры, стоимости и длительности разработки как самих ИМС, так и РЭА на их основе.

Этим будет обеспечено дальнейшее расширение областей применения ИМС любой степени интеграции.

Дальнейшее повышение степени интеграции ИМС и переход к этапу функциональной электроники в значительной мере определяются уровнем развития смежных с микроэлектроникой отраслей промышленности: *химической, оптической, приборостроительной*. Переход к комплексной микроминиатюризации РЭА поставил также ряд принципиальных задач перед прогнозированием достижений в этой области и планированием текущих разработок. Для приведения в соответствие возможностей конструкторских организаций, разрабатывающих ИМС, с возможностями производственной базы, осуществляющей их серийное производство, потребовался переход от планирования разработок ИМС отдельных типов к планированию разработок функционально полных рядов ИМС, их освоению, серийному производству с проведением параллельных или опережающих работ по обеспечению оборудованием, материалами, разработками новых технологических процессов и т. д. Такие комплексы работ, проводимые одновременно несколькими предприятиями, представляют собой различные по содержанию программы, направленные на решение важнейших задач, к числу которых относятся:

а) разработка функционально полных широко применяемых серий ИМС, объединенных схемотехническими и технологическими признаками, позволяющих разрабатывать РЭА различного назначения;

б) разработка функционального ряда ИМС для обеспечения крупных радиоэлектронных систем;

в) создание базовых технологических процессов, обеспечивающих разработку и производство определенного класса ИМС;

г) выполнение поисковых работ по новым направлениям микроэлектроники с целью создания определенного научно-технического потенциала для разработки приборов на основе новых принципов.

Программный метод планирования комплексной микроминиатюризации РЭА способствует осуществлению объединенных планов научно-исследовательских и опытно-конструкторских работ, что в свою очередь позволяет увязать задачи разработок с возможностями комплекствующих отраслей промышленности. Такое планирование предусматривает возможности внесения коррективов в любую отдельную программу, если в ходе ее осуществления возникают дополнительные задачи или отпадает необходимость в выполнении тех или иных работ. Кроме того, процесс комплексной микроминиатюризации позволяет предвидеть необходимость развития отдельных программ в соответствии с развитием микроэлектроники в целом, а также осуществлять объективный контроль за выполнением программ не только по количеству разрабатываемых ИМС, но и по объему задач, которые могут быть решены на данном уровне развития.

§ 1.2. ОСОБЕННОСТИ КОНСТРУИРОВАНИЯ И ТРЕБОВАНИЯ, ПРЕДЪЯВЛЯЕМЫЕ К ИЗДЕЛИЯМ МИКРОЭЛЕКТРОНИКИ

Конструирование ИМС представляет собой сложный, многоэтапный процесс, тесно связанный с более общим процессом проектирования РЭА, для которой предназначаются разрабатываемые ИМС. Процесс проектирования РЭА на ИМС условно можно разбить на несколько этапов, важнейшими из которых являются: 1 — разработка и согласование технического задания (ТЗ) на изготавливаемую аппаратуру; 2 — синтез функциональной схемы аппаратуры; 3 — обоснование выбора конкретных физических методов реализации функциональных преобразований; 4 — согласование оптимальных требований к сложности ИМС и других компонентов аппаратуры; 5 — синтез принципиальных электрических схем ИМС, отдельных узлов РЭА и электрических соединений компонентов РЭА; 6 — разработка конструкции ИМС и узлов РЭА; 7 — разработка и обоснование выбора технологических методов изготовления ИМС и узлов РЭА; 8 — разработка конструкции РЭА в целом; 9 — разработка технологии изготовления РЭА; 10 — разработка методики измерений и испытаний ИМС и РЭА.

В процессе конструирования ИМС кроме общего технического задания, которым руководствуются на всех этапах изготовления ИМС, выделяют частные технические задания, предназначенные для выполнения отдельных этапов. Такие задания могут составляться на синтез и оптимизацию наиболее важных моделей ИМС, главных технологических операций ее изготовления, программ и методик измерения, основных испыта-

ний ИМС и т. д. Значение таких заданий возрастает по мере усложнения ИМС и процесса их проектирования. Важнейшей частью технического задания является определение функциональной задачи ИМС, вытекающей из назначения РЭА. Эту часть задачи иногда называют кибернетической. Правильному формированию кибернетической части технического задания на конструирование ИМС придается первостепенное значение. При этом необходимо соблюдать следующие основные требования:

а) задание должно содержать все важнейшие сведения, отражающие особенности изготавливаемой ИМС;

б) задание должно быть построено по схеме, удобной для проведения структурного синтеза последующих моделей;

в) форма составления задания должна быть относительно универсальной и в равной степени применимой к широкому классу проектируемых ИМС.

Из анализа перечисленных требований следует, что кибернетическую часть задачи по составлению частного технического задания на ИМС удобно формулировать в виде требований к схеме, предусмотрев при этом число входов и выходов ИМС, входные и выходные параметры и характеристики, а также алгоритм преобразования сигналов в ИМС. Следует иметь в виду, что под входными и выходными сигналами понимают не только рабочие сигналы, несущие полезную информацию, но также паразитные возмущения (электромагнитные помехи, перепады питающих напряжений, флуктуации параметров внешней среды, световые потоки, акустические волны, радиация и др.). Особое внимание уделяют возмущениям, которые могут оказать существенное влияние на синтез и работу ИМС. В рамках алгоритма преобразования входных сигналов в выходные последовательно выделяют и формулируют автономные задачи в порядке их важности. К ним относятся основные задачи алгоритма, вспомогательные задачи алгоритма, а также дополнительные задачи алгоритма работы ИМС.

Основные задачи алгоритма отражают сущность обработки полезных информационных сообщений, для выполнения которых и предназначена конструируемая ИМС. Вспомогательные задачи алгоритма обычно отражают дополнительные преобразования сигналов, необходимые для повышения качества выполнения основных задач. Дополнительные задачи алгоритма выявляются в процессе проектирования ИМС. По своему характеру дополнительные задачи представляют собой вспомогательные задачи, сформулированные в результате корректировки технического задания. Корректировка может затрагивать не только алгоритм преобразования сигналов, но также входные и выходные параметры ИМС. Задачи алгоритма преобразования сигналов отражают комплекс правил и требований, предъявляемых к функционированию ИМС. Их можно формулировать тестуально, с помощью логических и математических выражений, графически и смешанным образом.

При электрическом моделировании ИМС основная задача заключается в оптимальном синтезе ее принципиальной электрической схемы. Эта схема содержит информацию о количестве элементов в ИМС, их электрической взаимосвязи, типах элементов, их основных параметрах и характеристиках, допусках на параметры и характеристики. Процесс разработки принципиальной электрической схемы, как и любой другой модели ИМС, подразделяется на три этапа: структурный синтез схемы, анализ ее параметров и принятие решения о пригодности модели. На этапе структурного синтеза определяется электрическая схема, типы входящих в нее элементов, номинальные значения их параметров. Следует отметить, что синтез электрических схем, выполняемых в виде ИМС, отличается от синтеза электрических схем обычных узлов РЭА некоторыми особенностями.

1. В виде ИМС возможно выполнять не все классические дискретные элементы. Например, до настоящего времени в таком виде не удастся выполнять трансформаторы тока и напряжения, катушки индуктивности, конденсаторы с большими номинальными значениями емкости, настроенные элементы.

2. Не все элементы ИМС имеют аналоги среди дискретных элементов. В частности, отсутствует дискретный аналог интегральной RC -структуры, прибора с зарядовой связью, логической схемы на элементах с инжекционным питанием. Но даже при наличии таких аналогов электрические характеристики и параметры интегральных и дискретных элементов обычно существенно отличаются друг от друга. Так, интегральный диффузионный резистор в отличие от дискретного резистора характеризуется большой паразитной емкостью, вносимой изолирующим p - n -переходом.

3. Электрические связи между элементами ИМС существенно зависят от паразитных связей через общую для них подложку. Поэтому принципиальная электрическая схема с определенной степенью приближения воспроизводит только важнейшие процессы и характеристики ИМС.

В процессе анализа взаимозависимости параметров электрической схемы и ее модели, отражающей особенности разрабатываемой ИМС, пользуются различными методами моделирования, наиболее распространенными из которых являются методы граничных испытаний, частотных испытаний, испытаний на наихудшее сочетание условий, математического моделирования с помощью ЭВМ, статистического расчета и др. При использовании большинства из перечисленных методов особые затруднения возникают вследствие ограниченной вариации параметров схемных элементов. Например, если резисторы, конденсаторы и катушки индуктивности, параметры которых должны изменяться внутри заданного интервала значений, можно изобразить в схеме соответственно потенциометрами, конденсаторами и катушками индуктивности с переменными номиналами, то транзистор с переменными параметрами не имеет аналога. Поэтому в процес-

се эксперимента транзисторы и другие элементы с нерегулируемыми параметрами заменяют в схеме такими элементами, параметры которых соответствующим образом отличаются от первых.

● Схема, исследуемая в процессе моделирования, должна как можно полнее отражать особенности разрабатываемой реальной ИМС. Для этого необходимо, чтобы элементы схемы-модели были точными аналогами элементов ИМС и чтобы электрические связи в схеме-модели точно отражали связи соответствующих элементов.

Обычно не выполняется ни одно из этих условий, причем при проектировании полупроводниковых ИМС возникают особенно большие трудности. Например, полупроводниковые диффузионные резисторы и конденсаторы имеют паразитные емкости относительно подложки, значения которых зависят от напряжения обратного смещения. Такие паразитные емкости носят распределенный характер и, следовательно, замена их дискретными емкостями может быть только приближенной. Если элементы схемы изолированы p - n -переходом, то для каждого из них характерно возникновение емкости, обладающей теми же свойствами.

В качестве примера рассмотрим часть полупроводниковой ИМС, содержащую транзистор, два диода и резистор, как показано на рис. 1.1. Транзистор интегральной микросхемы является четырехслойным и содержит три p - n -перехода. Эквивалентная схема такой структуры включает в себя два транзистора, один из которых является рабочим, а другой — паразитным. В некоторых случаях паразитный транзистор улучшает импульсные параметры рабочего транзистора, уменьшая накопленный заряд, в других, например в схемах с непосредственными связями, ухудшает их, вызывая увеличение сдвига входных характеристик при насыщении. Эти ограничения весьма существенны и в ряде случаев значительно уменьшают возможности реализации схем в виде интегральных.

В эквивалентных схемах рис. 1.2 и 1.3 транзистор $T_{\text{раб}}$, резистор R и диоды D_1 , D_2 являются основными, или рабочими, элементами, а транзистор $T_{\text{пар}}$ — паразитным. Емкости C_n , C'_n и C''_n между подложкой и n -слоем транзисторной, резисторной и диодных структур, а также емкости C'_{p-n} и C''_{p-n} между n - и p -слоями резисторной и диодных структур, сопротивления R'_n , R''_n , R'''_n n -слоев и сопротивления R'_n , R''_n , R'''_n подложки являются паразитными элементами.

В процессе конструирования ИМС учет паразитных эффектов относится к числу наиболее важных аспектов. Трудности такого учета обусловлены, в частности, тем, что различным технологическим методам изготовления ИМС присущи различные типы паразитных эффектов и различная степень их влияния на рабочие характеристики схемы. Паразитные эффекты, проявляющиеся в ИМС, можно классифицировать на следующие основные типы:

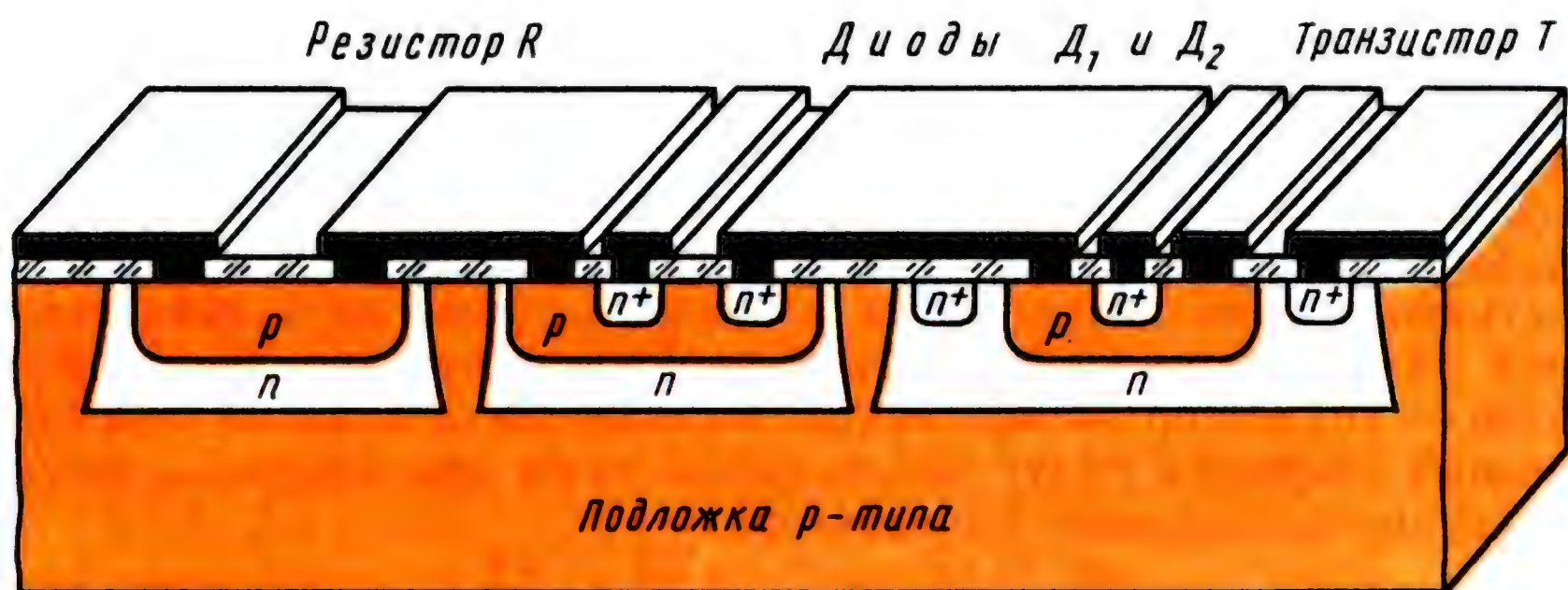


Рис. 1.1. Фрагмент полупроводниковой ИМС, содержащий транзистор, два диода и резистор

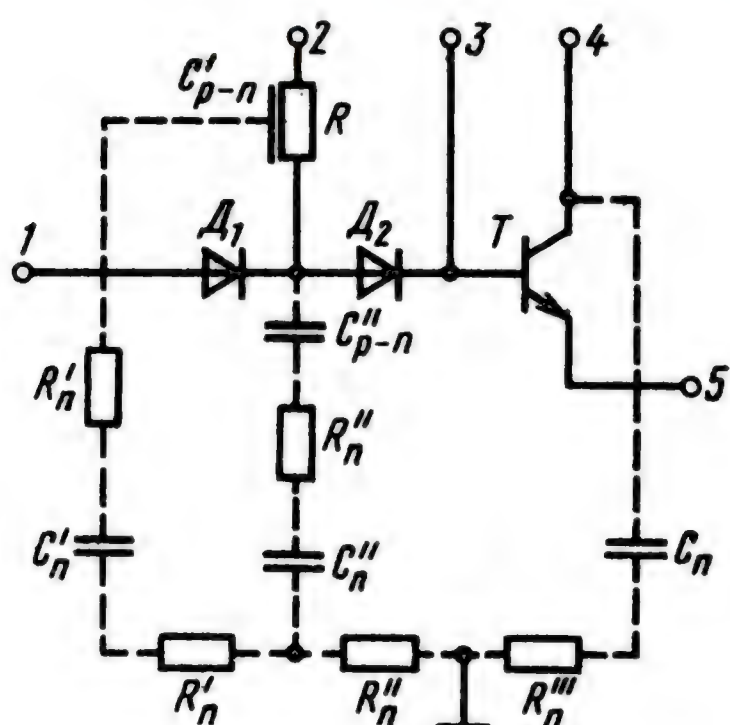


Рис. 1.2. Упрощенная эквивалентная схема интегральных транзистора, диодов и резистора, входящих в фрагмент ИМС

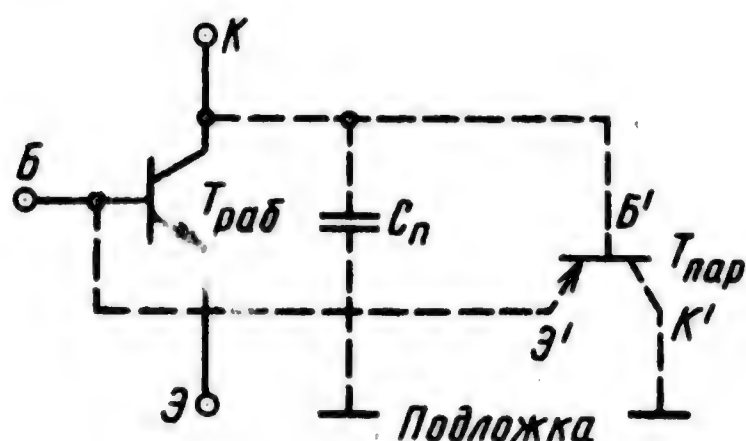


Рис. 1.3. Эквивалентная схема интегрального транзистора, изолированного p - n -переходом

а) эффекты распределенного типа, свойственные полупроводниковым диффузионным резисторам и структурам металл — диэлектрик — полупроводник;

б) эффекты пассивного типа, свойственные только транзисторам ИМС;

в) эффекты активного типа.

Анализ паразитных эффектов распределенного типа, присущих полупроводниковым диффузионным резисторам, обычно основывается на анализе нелинейной емкости p - n -перехода. При этом выводятся аналитические соотношения для распределения напряжения и тока вдоль диффузионного резистора, который рассматривается как нелинейная RC -схема с распределенными параметрами. Затем резистор можно смоделировать элементами с сосредоточенными параметрами. Результаты такого анализа оказываются применимыми к резисторам, изготовленным любыми технологическими методами, так как используемые при этом уравнения можно легко видоизменять для описания произ-

вольных конфигураций. Такой же анализ применяется для описания структур металл — диэлектрик — полупроводник, в частности для описания свойств формируемых на их основе конденсаторов. Паразитные эффекты пассивного типа возникают между коллектором интегрального транзистора и подложкой, а эффекты активного типа обусловлены взаимодействием двух транзисторов ($n-p-n$ и $p-n-p$) на четырехслойной структуре (эмиттер — база — коллектор — подложка). Методы учета влияния перечисленных эффектов будут рассмотрены далее при описании интегрального биполярного транзистора.

§ 1.3. МЕТОДЫ ОПТИМАЛЬНОГО СТАТИСТИЧЕСКОГО РАСЧЕТА ИМС

Кроме перечисленных выше особенностей для всех ИМС характерен разброс параметров компонентов, который в свою очередь также существенно усложняет процесс их конструирования. *Поэтому в настоящее время все большее внимание начинают уделять методам статистического расчета компонентов ИМС, которые могут в значительной мере уменьшить влияние недостатков, присущих другим методам.* Применение статистических методов расчета позволяет, оперируя законами распределения параметров компонентов, оптимальным образом определять законы распределений выходных параметров и предсказывать процент выхода годных ИМС. Основные особенности статистических методов расчета компонентов ИМС сводятся к следующему.

1. Законы распределения параметров активных и пассивных компонентов характеризуются большими дисперсиями. Поэтому выбранный метод расчета должен обеспечивать необходимую точность при больших дисперсиях исходных данных. При этом для выходных параметров ИМС также характерна значительная дисперсия.

2. При групповом способе производства ИМС наблюдается сильная корреляционная зависимость между параметрами компонентов.

3. Выходные параметры ИМС обычно проявляют существенно нелинейную зависимость от параметров компонентов, что обусловлено наличием активных полупроводниковых структур, имеющих нелинейные характеристики, а также наличием паразитных взаимодействий между компонентами.

4. Вследствие больших дисперсий выходных параметров математическая модель ИМС должна учитывать зависимость параметров компонентов от режима работы схемы.

5. Законы распределения вероятностей некоторых параметров компонентов отличны от нормальных и, кроме того, являются усеченными.

Перечисленные особенности должны учитываться при выборе любого конкретного метода статистического расчета компонентов ИМС.

Задача расчета ИМС заканчивается этапом статистической оптимизации, т. е. оптимизации по критерию процента выхода годных схем. При этом ИМС считаются работоспособными, если их выходные параметры не выходят за пределы заданных границ. Отсюда следует, что должны удовлетворяться условия

$$\begin{aligned} y_1(x_1, x_2, \dots, x_i, \dots, x_n) &\geq a_1, \\ y_2(x_1, x_2, \dots, x_i, \dots, x_n) &\geq a_2, \\ &\vdots \\ y_m(x_1, x_2, \dots, x_i, \dots, x_n) &\geq a_m, \end{aligned} \quad (1.1)$$

где через x_i и y_i обозначены соответственно параметры компонентов и выходные параметры схемы, являющиеся случайными величинами, а через a_i — границы работоспособности, являющиеся неслучайными величинами.

Оптимальный статистический метод анализа схемы определяется как расчет вероятности того, что вектор $\mathbf{X}$, заданный параметрами x_1, x_2, x_i, x_n , не выходит за пределы области работоспособности Q , ограниченной системой (1.1), или как расчет вероятности того, что ни одна из функций работоспособности y_i не будет нарушена. Эта вероятность описывается выражением

$$P = \int_{-\infty}^{a_1} \int_{-\infty}^{a_2} \dots \int_{-\infty}^{a_m} \Psi(y_1, y_2, \dots, y_m) dy_1 dy_2 \dots dy_m, \quad (1.2)$$

где Ψ — многомерная функция распределения вероятностей функций, которые рассматриваются как аргументы.

Различие между используемыми оптимальными методами статистического расчета компонентов ИМС заключается в способе вычисления вероятности P . Все используемые методы можно условно подразделить на аналитические и численные.

Аналитические методы. Эти методы основаны на использовании известного из теории вероятностей метода моментов. Если известны законы распределения параметров компонентов, заданные средними значениями x_i и среднеквадратичными отклонениями σ_{x_i} , то, предполагая, что выходные параметры схемы распределены по нормальному закону, находят характеристики этих законов из выражений

$$\bar{y}_k = y_k(\bar{x}_1, \bar{x}_2, \dots, \bar{x}_n), \quad (1.3)$$

$$\sigma_{y_k}^2 \approx \sum \left(\frac{\partial y_k}{\partial x_l} \right)^2 \sigma_{x_l}^2 + 2 \sum \left(\frac{\partial y_k}{\partial x_i} \right) \times \quad (1.4)$$

$$\times \left(\frac{\partial y_k}{\partial x_j} \right) r_{x_i x_j} \sigma_{x_i} \sigma_{x_j}.$$

Здесь $\bar{y}_k$ и $\sigma_{y_k}^2$ — математическое ожидание и среднеквадратичное отклонение случайных величин y_k ; $r_{x_i x_j}$ — коэффициенты корреляции между x_i и x_j ; $\partial y_k / \partial x_i$ — производные от y_k , рассчитанные при $x_i = x_i$.

Так как законы распределения выходных параметров схемы предполагаются нормальными, нетрудно рассчитать вероятность P_k нахождения k -го выходного параметра в пределах границ работоспособности, а также общую вероятность выхода годных схем:

$$P_k(y_k \geq a_k) = 1 - \Phi\left(\frac{a_k - y_k}{\sigma_{y_k}}\right), \quad (1.5)$$

где Φ — функция нормального закона распределения.

Основное достоинство этого метода заключается в простоте расчета вероятностей P_k . Однако метод имеет и существенные недостатки, ограничивающие возможности его практического применения. Детальный анализ метода моментов показывает, что он оказывается непригодным для нелинейной математической модели и при законах распределений параметров x_i , отличных от нормальных. Высокую точность метод моментов может обеспечить при незначительных отклонениях y_k от $\bar{y}_k$. По мере удаления от точки математического ожидания, т. е. в области малых или близких к единице значений интегральной функции распределения, ошибка возрастает.

Точность результата может быть повышена, если воспользоваться методами, основанными на учете асимметрии законов распределения исходных данных x_i и параметров ИМС y_k . Нелинейность функций y_k учитывается путем их замены на функции $z_k = |y_k|^{\gamma_k}$. Показатели степени γ_k выбирают так, чтобы свести к минимуму влияние на законы распределения функций z_k нелинейных членов разложения. Это позволяет значительно повысить точность расчета.

Однако следует отметить, что учет коэффициентов асимметрии усложняет вычисление вероятности P или суммарного процента брака κ , так как при этом функция Ψ не имеет явного выражения. С помощью такого метода может быть получено эмпирическое выражение для суммарного процента брака в виде

$$\kappa \approx 1 - \prod_{k=1}^m (1 - \kappa_k \lambda_k), \quad (1.6)$$

где κ_k — процент брака, вычисленный по k -му параметру; λ_k — функции коэффициентов корреляции r_{ij} между выходными параметрами y_k . С помощью выражения (1.6) можно получить достаточно точную оценку, если все r_{ij} равны $+1$ или -1 . В остальных случаях ошибка составляет $\pm 10\%$.

Хотя с помощью этого метода удастся учитывать нелинейность параметров y_k , однако поскольку для определения показателей степени γ_k необходимо вычислять вторые производные функций y_k , его трудоемкость оказывается выше по сравнению с методом моментов. К недостаткам метода относится также низкая точность при больших дисперсиях параметров y_k и невозможность применения при недифференцируемых y_k . Кроме того, дополнительные ошибки в конечные результаты вносятся

вследствие приближенности эмпирического соотношения (1.6). Как показывают расчеты ряда конкретных ИМС, в большинстве случаев описанный метод обеспечивает удовлетворительную точность (ошибка обычно не превышает 15%).

К аналитическим методам относится также метод разложения, основанный на выражении случайных аргументов x_i через дискретные распределения вероятностей. Исходные данные, определенные в виде гистограмм, заменяются дискретными распределениями соответствующих величин x_i . Для каждого из дискретных значений случайного вектора $\mathbf{X}$ путем прямого вычисления всех функций работоспособности можно определить, удовлетворяются ли условия работоспособности. Главное достоинство метода разложения — его простота. Однако количество необходимых расчетов параметров ИМС является достаточно большим, что требует ощутимых затрат машинного времени. Кроме того, возникают затруднения при вычислении вероятности появления каждого из векторов $\mathbf{X}$ при коррелированных x_i .

Значительное сокращение объема вычислений может быть достигнуто путем модификации метода разложения, которая заключается в замене отдельных заданных значений случайной величины с дискретным распределением случайными величинами с нормальным распределением. Такой способ позволяет резко сократить объем вычислений, так как распределения, отличающиеся от нормальных, можно заменить относительно небольшим числом нормальных составляющих. Одна из основных трудностей практического применения модифицированного метода разложения связана с разбивкой отдельных законов распределения вероятностей x_i на составляющие, которые в сумме давали бы исходное распределение. Упрощение практического использования метода может быть достигнуто следующим образом. Если известно некоторое количество первых центральных моментов для заменяемой функции распределения, то можно определить параметры заменяющих нормально распределенных функций. Кроме того, путем решения соответствующей системы уравнений определяются также вероятности P_i того, что имеют место нормальные распределения. Взвешенная по вероятностям P_i сумма этих составляющих дает результирующий закон распределения вероятностей.

К недостаткам модифицированного метода разложения относится трудность учета корреляционной зависимости исходных параметров, а также необходимость определения моментов высокого порядка, характеризующих распределения x_i . Для получения удовлетворительной точности оценок этих моментов требуется большой объем статистических данных по параметрам x_i , получение которого на этапе проектирования ИМС представляет довольно сложную задачу.

Численные методы. Используемые для расчета компонентов ИМС численные статистические методы представляют собой различные модификации метода статистического моделирования

Монте — Карло. Этим методам присущи как достоинства, так и недостатки. К достоинствам относится возможность их применения в условиях произвольных законов распределения параметров x_i и неограниченного их разброса, а также при нелинейных функциях работоспособности. Недостатки связаны в первую очередь с трудоемкостью численных методов. Значительные трудности возникают также при моделировании вектора, если его составляющие распределены по законам, отличным от нормальных, и связаны с корреляционной зависимостью.

Анализ ИМС в практических случаях обычно производится ускоренным методом, основанным на использовании точной математической модели, задаваемой системой уравнений или аналитической формулой, и приближенной математической модели, получаемой путем линейной аппроксимации точной математической модели. Первая модель служит для определения выходных параметров y_k , значения которых попадают в крайние интервалы распределения, а вторая — для определения тех же параметров, но значения которых попадают в средний интервал распределения. Расчет по линейной модели требует значительно меньше времени, чем расчет по точной математической модели. Однако отметим, что при выборе того или иного метода необходимо учитывать не только отмеченные свойства каждого метода, но и особенности проектируемой ИМС.

Иногда определяющее значение при выборе метода приобретает его трудоемкость, т. е. необходимость сведения к минимуму объема вычислений при обеспечении требуемой точности. Этот вывод легко объясняется, если учесть, что эффективность статистического анализа может быть достигнута только тогда, когда он заканчивается статистической оптимизацией. Чаше всего статистическая оптимизация заключается в многократном повторении статистического анализа и накладывает серьезные ограничения на его длительность. Следует учитывать, что способ задания исходной информации должен обеспечивать сравнительно простое изменение исходных распределений параметров x_i .

Методу Монте—Карло и его модификациям, применяемым при проектировании ИМС, присущи два основных недостатка: трудоемкость и ошибки, возникающие на этапе моделирования исходных данных. Поэтому перед началом разработки каждой конкретной ИМС требуется проводить всестороннюю оценку аналитических и численных методов статистического расчета, которая позволила бы выявить преимущества того или иного метода. Проведенные исследования подтверждают, что в большинстве случаев при проектировании сравнительно несложных ИМС, содержащих небольшое количество компонентов, метод Монте—Карло обеспечивает удовлетворительную точность.

§ 1.4. ЭТАПЫ ИНЖЕНЕРНОГО ПРОЕКТИРОВАНИЯ И РАЗРАБОТКИ ТОПОЛОГИИ ИМС

Рассмотрим основные этапы проектирования и разработки топологии, характерные для современных практических методов реализации ИМС. Будем считать, что все активные и пассивные элементы изготавливаются методами диффузии с использованием различных способов обработки, которые обычно употребляются при производстве дискретных полупроводниковых приборов. Эти методы следует признать наилучшими для схем, рассчитанных с учетом ограничений, присущих диффузионной интегральной технологии.

● Процесс изготовления ИМС диффузионными методами характеризуется минимальным количеством этапов производства и наивысшим по сравнению с другими методами процентом выхода годных схем.

Относительно низкая стоимость изготовления ИМС в первую очередь определяется условиями их массового производства, сравнимого с процессом изготовления дискретных транзисторов. По сравнению с технологией изготовления транзисторов способ производства ИМС с внутренними соединениями требует введения только одного дополнительного процесса, которым является процесс изоляции элементов.

Поскольку все технологические методы, применяемые при изготовлении ИМС, являются хорошо отработанными, надежность таких схем почти не отличается от надежности дискретных транзисторов. Однако наряду с очевидными преимуществами ИМС обладают и некоторыми недостатками, которые на основании изложенного можно свести к следующему:

1) диапазоны номинальных значений параметров реализуемых элементов являются ограниченными;

2) сильно усложняется выполнение элементов с малыми допусками на отдельные электрические параметры;

3) значительно ухудшаются частотные характеристики схем за счет влияния неизбежных паразитных взаимодействий.

Принципы расчета электрических параметров элементов ИМС существенно отличаются от принципов расчета схем на дискретных элементах. Как отмечалось, структура и характеристики элементов схем в интегральном исполнении не идентичны структуре и характеристикам дискретных компонентов. Кроме того, при инженерном расчете активных элементов ИМС обычно следует принимать во внимание требования, налагаемые на соответствующие пассивные элементы, которые вносят дополнительные ограничения. Поскольку все элементы ИМС выполняются на одном основании, возникающие паразитные взаимодействия в еще большей степени ограничивают возможность получения необходимых характеристик схемы. Следовательно, основные принципы инженерного расчета элементов ИМС должны базироваться на знании как параметров используемого полупроводникового материала, так и способов изготовления соответствующих дис-

кретных компонентов. Важно также учитывать возможность изменения характеристик схемы, обусловленную влиянием различных паразитных эффектов.

Значительные отличия существуют и между технологическими методами практического изготовления дискретных и интегральных элементов. *Технология производства ИМС должна обладать гораздо большей гибкостью и универсальностью, поскольку при изготовлении интегральных микросхем приходится удовлетворять требованиям, одновременно предъявляемым параметрами многих элементов, а эти требования, как правило, бывают противоречивыми.* Поэтому возможные значения примесных концентраций, используемых при выполнении элементов, а также размеры и геометрические конфигурации различных локальных областей изменяются в очень широких пределах.

Перечисленные особенности, связанные с разработкой ИМС, позволяют сделать некоторые рекомендации по порядку их расчета, конструирования и технологии изготовления. Отметим, что почти все этапы расчета ИМС связаны с решением сложных математических задач, относящихся, в частности, к выбору оптимальной топологии, анализу нескольких вариантов, пригодных для интегрального исполнения, построению диффузионных примесных профилей и т. д. Вследствие этого достаточно точный расчет, удовлетворяющий важнейшим требованиям практического использования ИМС, может быть выполнен только с помощью ЭВМ. Все этапы создания ИМС должны быть подчинены задаче обеспечения максимальной надежности при наименьших затратах материальных ресурсов и времени конструирования и разработки.

Одновременное удовлетворение этим противоречивым требованиям является сложной комплексной проблемой, которая не имеет однозначного решения. Поэтому такую проблему принято расчленять на *ряд более простых задач*, т. е. обеспечивать требуемую надежность поочередно на всех этапах создания ИМС. Возможность и целесообразность разделения сложного цикла разработки ИМС на ряд более простых этапов определяется существующей технической базой и претерпевает изменения вместе с ее развитием. Например, в современных ИМС в значительной степени отпала необходимость в монтаже элементов, но в то же время резко возросла взаимосвязь начальных этапов проектирования ИМС и технологических методов их реализации. Один из важнейших принципов, лежащих в основе расчета ИМС, заключается в том, что общее число технологических операций, необходимых для создания активных и пассивных элементов, должно быть сокращено, а тщательность проведения каждой операции повышена.

Инженерный расчет ИМС включает в себя такие важнейшие этапы:

а) статистический расчет компонентов прототипа ИМС для определения параметров активных и пассивных элементов, на-

пряжений питания, потребляемой мощности, статической помехоустойчивости;

б) анализ динамических характеристик элементов ИМС;

в) определение оптимальных электрических параметров функциональных структур;

г) расчет оптимальной топологической карты размещения элементов на кристалле;

д) определение требований к конструктивным параметрам элементов ИМС;

е) статистический вероятностный расчет характеристик ИМС с учетом технологического разброса параметров компонентов, разработка требований к параметрам ИМС;

ж) расчет геометрии элементов и формирование требований к технологическому процессу;

з) расчет и конструирование корпуса;

и) разработка системы тестов для проверки функционирования ИМС;

к) разработка технических условий, определяющих порядок эксплуатации ИМС.

Решение такого круга задач требует организации эффективного машинного проектирования, разработки методов синтеза, анализа и оптимизации параметров электрических цепей и структур, максимальной стандартизации технологических процессов. Поэтому роль ЭВМ в разработке ИМС постоянно возрастает.

В процессе расчета и моделирования электрической схемы устройства, выполняемого в виде ИМС, определяются значения параметров элементов, исследуются распределения выходных параметров, устанавливаются браковочные нормы технических условий.

● Основной анализ электрических схем является моделирование электрических процессов, протекающих в схеме, с целью расчета характеристик ИМС.

В частности, задача анализа логической ИМС заключается в определении ее выходных параметров при различных параметрах элементов и условиях эксплуатации. Математической моделью логической схемы является система нелинейных дифференциальных уравнений, которая при моделировании интегрируется численными методами. При выполнении этой части на ЭВМ в первую очередь предъявляется требование сокращения машинного времени до минимума.

● После решения круга задач, связанных с выбором соответствующей математической модели, необходимо перейти к моделированию переходных процессов.

Однако непосредственно перед этим требуется определить начальные условия, т. е. электрическое состояние схемы перед подачей входного переключающего импульса. При моделировании работы схемы на низких частотах расчет начальных условий одновременно является анализом статического режима. К настоящему времени наметились два способа расчета начальных условий с использованием ЭВМ.

Первый способ основан на применении итерационных методов решения систем алгебраических и трансцендентных уравнений, второй — на интегрировании системы дифференциальных уравнений при отсутствии возбуждения на входах. Первый способ позволяет получить большую точность определения статических выходных параметров. Однако для сходимости итерационного процесса необходимо задавать исходные значения переменных, достаточно близкие к окончательным. Кроме того, при анализе работы схем на предельных частотах переключения расчет начальных условий возможен лишь с использованием второго способа. Поэтому при моделировании переходных процессов с помощью ЭВМ наилучшие результаты получаются при сочетании в программе обоих способов. Например, при расчете статических выходных параметров сначала интегрируют дифференциальные уравнения, а затем результаты интегрирования уточняют. Другой проблемой, которую можно считать в основном решенной, является разработка алгоритмов получения математических моделей схем, т. е. правых частей дифференциальных уравнений. Разработанные алгоритмы позволяют максимально упростить подготовку задачи к решению на ЭВМ.

К числу наиболее важных составных частей процесса инженерного расчета принципиальной электрической схемы относится *оптимизация параметров прототипов ИМС*. При создании методов оптимизации решают задачи выбора *целевой функции* и способов ее вычисления, а также задачи, связанные с поиском *экстремума*. Обычно один из выходных параметров схемы выбирают за целевую функцию, а на остальные выходные параметры налагают ограничения, т. е. эта задача сводится к нелинейному программированию. Целевую функцию рассчитывают путем моделирования электрических процессов в схеме. Поиск экстремума осуществляют одним из градиентных методов, реже применяют методы случайного поиска. При наличии гребней на поверхности отклика целевой функции используют метод оврагов.

● **Заключительная стадия первого этапа расчета ИМС выполняется по статистическим критериям, например по проценту выхода годных схем.**

Если при этом учитывать изменение параметров компонентов в процессе старения, то достигается оптимальное решение с точки зрения критериев надежности.

На втором этапе расчета ИМС определяют параметры активных и пассивных компонентов и производят выбор физической структуры. Важнейшее условие, предъявляемое к этому этапу, заключается в обеспечении необходимой простоты технологических способов изготовления ИМС. Для этого следует провести статистический анализ технологии изготовления различных вариантов ИМС. Технологичность ИМС при заданных ее электрических параметрах, установленных на предыдущем этапе расчета, определяется следующими основными факторами:

а) количеством элементов, типов элементов и электрических соединений в ИМС;

б) требованиями, предъявляемыми к параметрам элементов, и числом параметров элементов, которые необходимо получить в заданных пределах изменения;

в) совместимостью, или непротиворечивостью, требований, предъявляемых к элементам;

г) влиянием типа схемы на ее топологию и паразитных связей внутри схемы на ее внешние параметры.

Отметим, что для уменьшения критичности требований к элементам целесообразно прибегать к увеличению их числа в схеме, т. е. найти некоторый *оптимальный компромисс* между количеством и качеством элементов, которые определяют технологичность изготовления ИМС. Так, например, модифицированные схемы с непосредственными связями более технологичны, чем схемы без резистора в цепи базы транзистора; требования, предъявляемые к транзистору в ненасыщенной диодно-транзисторной схеме с двумя транзисторами, менее критичны по сравнению с требованиями, предъявляемыми к транзистору в насыщенной схеме с одним транзистором, и т. д. Набор исходных данных, необходимых для расчета элементов ИМС, представляет собой сложную техническую задачу, связанную с разработкой высокопроизводительных методов измерения различных технологических параметров и их статистической обработкой.

● Основной проблемой при анализе и оптимизации активных элементов ИМС является создание достаточно точных математических моделей, учитывающих характер процессов переноса заряда для типовых геометрических конфигураций активных элементов.

Оптимизация параметров активных элементов с помощью ЭВМ сводится к решению общей задачи нелинейного программирования. В результате предварительного расчета электрической схемы определяют параметр активного элемента, оказывающий наиболее сильное влияние на выходные характеристики схемы. Затем осуществляют поиск экстремального значения такого параметра, т. е. решают задачу выбора оптимального диффузионного профиля, электрофизических параметров полупроводникового материала и геометрических размеров активных элементов. Основная трудность при этом заключается в создании алгоритмов, учитывающих специфические особенности нелинейностей в математической модели активного элемента.

На заключительном этапе расчета ИМС производят анализ пассивных элементов. Результаты, полученные при оптимизации параметров активных элементов, позволяют определить соответствующие диффузионные слои, на которых можно сформировать резисторы и конденсаторы с учетом предельно допустимых геометрических размеров и допусков на номинальные значения в диапазоне рабочих температур.

Этап расчета топологических схем в общем цикле расчета и проектирования ИМС является одним из важнейших и харак-

теризуется высокой степенью точности. Этот этап включает в себя решение следующих основных задач:

- а) размещение элементов на исходной подложке;
- б) выполнение внутрисхемных соединений;
- в) разложение общего вида топологической схемы на отдельные слои;
- г) вычерчивание масок, соответствующих отдельным слоям, по которым в дальнейшем изготавливается комплект рабочих фотошаблонов.

Обычно в задачу расчета топологической схемы входит также конструктивный расчет пассивных элементов (резисторов, конденсаторов). Следует отметить, что в отличие от устройств на дискретных компонентах электрические параметры ИМС в гораздо большей степени зависят от топологического решения. Поэтому после получения приемлемой топологической схемы расчет электрической схемы должен быть проведен повторно. При этом на статические параметры ИМС в наибольшей степени влияют корреляционные связи между параметрами активных и пассивных элементов, а на импульсные параметры — значения паразитных емкостей. Поэтому на этапе расчета топологических схем необходимо определять корреляционные зависимости между параметрами элементов ИМС и значениями паразитных емкостей.

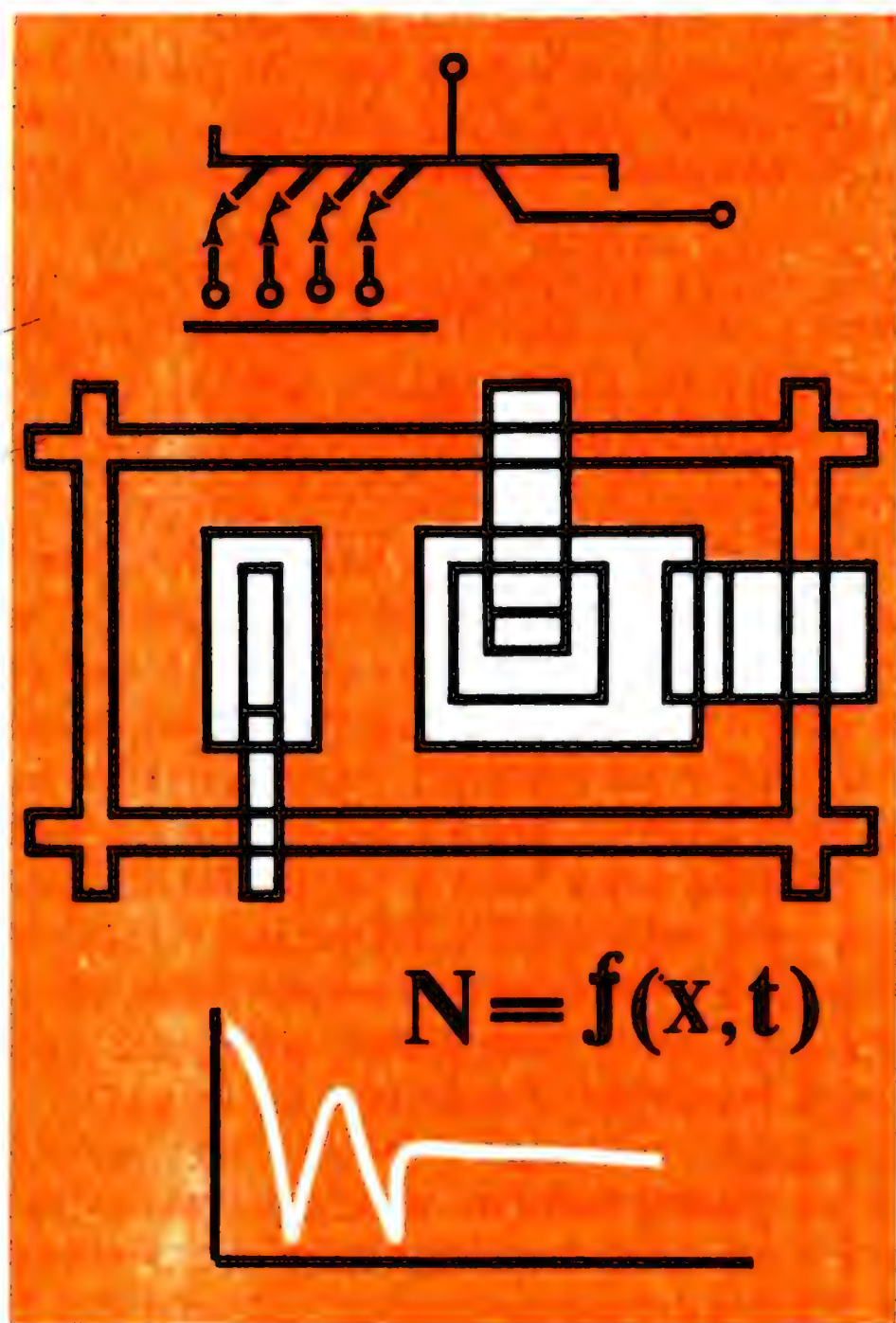
Одной из основных проблем при решении задачи размещения элементов ИМС является формализация технологических и схемотехнических ограничений, а также выбор критерия оптимальности размещения для достаточно широкого класса схем. В настоящее время можно назвать только один общий критерий, обязательный для всех ИМС с однослойной металлизацией, который заключается в минимизации числа пересечений межэлементных соединений. Задачу размещения элементов целесообразно решать в две стадии. На первой стадии определяется характер размещения элементов, обеспечивающий минимум числа пересечений, а на второй стадии осуществляется привязка к конкретным геометрическим размерам. Первая стадия сводится к экстремальной задаче комбинаторного типа, которая может быть решена методами дискретной оптимизации. В случае получения неоднозначного решения требуется учитывать схемотехнические и технологические ограничения, свойственные конкретной схеме. Распространенный в настоящее время метод оценки качества размещения элементов в процессе выполнения внутрисхемных соединений является неудовлетворительным, так как он является по существу методом проб и ошибок и не гарантирует ни получения размещения вообще, ни тем более получения оптимального размещения. Анализ проблемы размещения элементов показывает, что для ее решения возможно применение аппарата математического программирования.

В большинстве известных практических программ, разработанных для выполнения внутрисхемных соединений, используются различные модификации известного алгоритма Ли. Как

правило, решение этих программ требует значительных затрат машинного времени. Например, для расчета схемы с количеством элементов не более 15 на ЭВМ с быстродействием $(3 \div 5) \cdot 10^4$ операций в секунду затрачивается до 3 ч машинного времени. Поэтому одной из основных проблем при выполнении внутри-схемных соединений является создание высокоэффективных вычислительных средств.

Задачи разложения общего вида топологической схемы на маски и вычерчивания комплекта масок являются сравнительно простыми. Техническое осуществление этих задач требует стыковки координатографа с цифровым вводом информации с любой ЭВМ. Машинные способы решения топологических задач позволяют значительно снизить трудоемкость проектирования ИМС.

2 Глава



Проектирование полупроводниковых биполярных интегральных микросхем

§ 2.1. КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСОБЕННОСТИ И ИСХОДНЫЕ ДАННЫЕ ДЛЯ ПРОЕКТИРОВАНИЯ

Методы изготовления полупроводниковых биполярных ИМС основаны на тех же технологических процессах, что и методы изготовления *дискретных биполярных транзисторов*.

● Поэтому основная задача изготовления ИМС — формирование активных и пассивных элементов на единой полупроводниковой подложке и обеспечение между ними достаточно хорошей электрической изоляции, которая исключала бы или сводила бы к минимуму паразитные взаимодействия между отдельными частями ИМС.

Для разрыва путей токов утечки между элементами ИМС локальные области, в которых формируются эти элементы, должны быть изолированы друг от друга. В технологии изготовления биполярных ИМС могут использоваться несколько методов изоляции, важнейшими из которых являются:

- а) изоляция обратнo смещенными *p-n*-переходами;
- б) изоляция диэлектрическими материалами (поликристаллическим кремнием, оксидом кремния, нитридом кремния, ситаллом, оксидом алюминия);

в) изоляция путем формирования активных и пассивных элементов на непроводящих подложках (сапфир, ситалл);

г) изоляция путем создания мезоструктур с помощью вертикального анизотропного травления.

Рис. 2.1 иллюстрирует все перечисленные методы изоляции на примере интегрального транзистора.

● Наиболее важными из этих методов изоляции являются изоляция обратным смещенным p - n -переходом и изоляция диэлектриком, причем в последнее время наиболее широкое применение приобретает первый из этих методов.

Технологический процесс создания биполярной ИМС можно рассматривать как метод изготовления из некоторых исходных материалов законченного геометрического объекта, обладающего заданными электрическими характеристиками. При разработке биполярных ИМС требуется разносторонняя оценка свойств ряда исходных материалов. В первую очередь это относится к свойствам полупроводников, так как в процессе разработки ИМС должны быть точно известны возможности формирования p - n -переходов в определенных локальных местах подложки, которые обладали бы заданными характеристиками. Кроме того, необходимо предварительно оценить возможности контролируемого изменения удельного сопротивления полупроводникового материала путем введения в него примесных атомов элементов третьей и пятой групп.

● Вторым важным материалом, широко используемым при изготовлении биполярных ИМС, является диоксид кремния. Слои этого материала выполняют важнейшие функции: защищают поверхность готовой ИМС от внешних воздействий и обеспечивают возможность локального формирования элементов.

Для выполнения омических контактов и межэлементных соединений в биполярных ИМС используются металлические

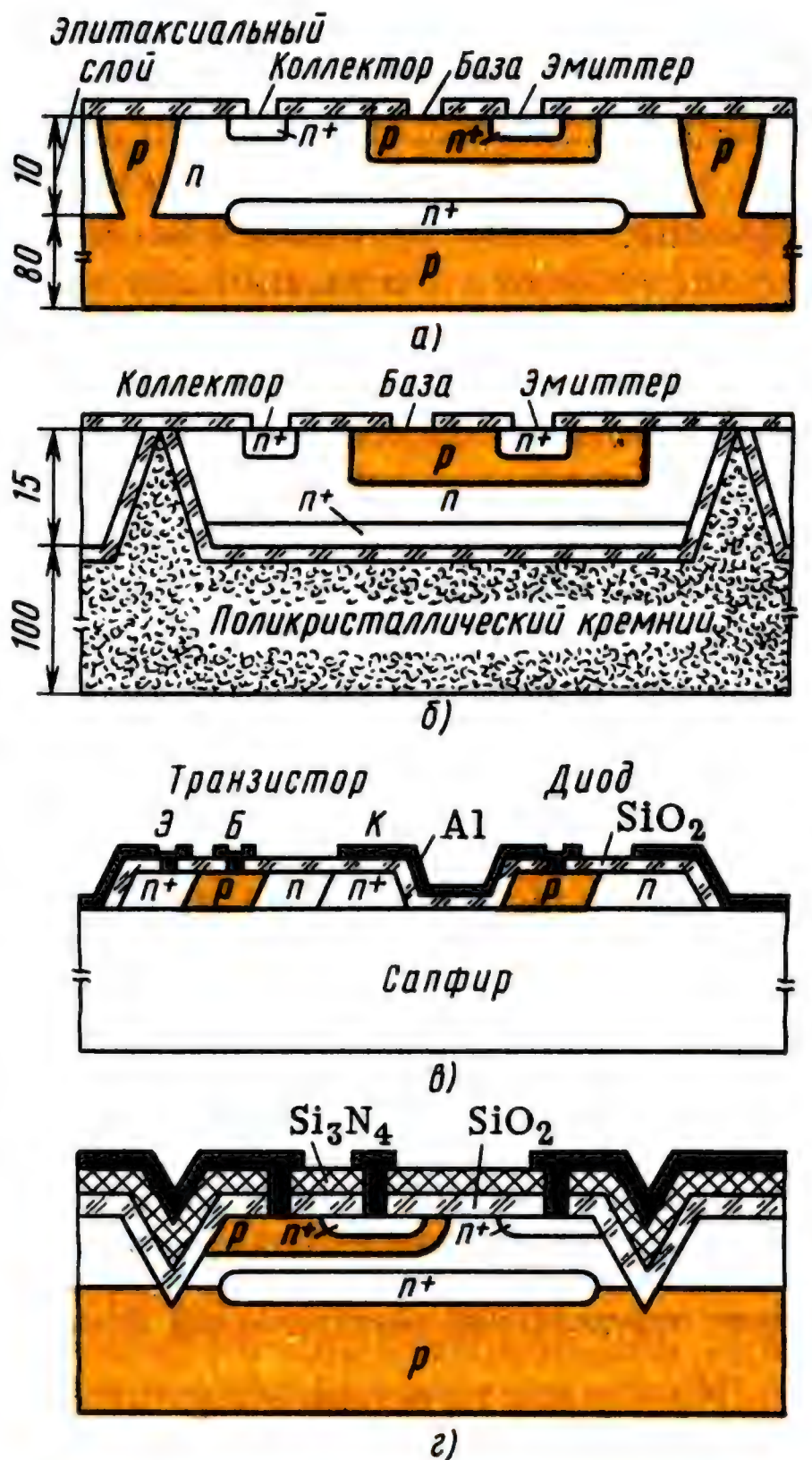


Рис. 2.1. Методы изоляции интегрального транзистора:

а — p - n -переходом; б — диэлектриком (поликристаллическим кремнием с использованием диоксида кремния); в — сапфировой подложкой; г — вертикальным анизотропным травлением поверхности, ориентированной в плоскости (100)

материалы, на параметры которых налагается комплекс требований (высокая адгезия с кремнием и диоксидом кремния, согласованный коэффициент термического расширения, слабое влияние на электрофизические свойства кремния и др.). В наибольшей степени таким требованиям отвечает алюминий, который в настоящее время очень широко используется в технологии изготовления биполярных ИМС.

На основании изложенного можно заключить, что в процессе изготовления биполярных ИМС различные свойства применяемых материалов сочетают так, чтобы можно было избирательно формировать *p-n*-переходы, выполняющие функции элементов схемы и обеспечивающие надежную изоляцию, а также соответствующие полупроводниковые и металлические слои, выполняющие роль контактных площадок, проводников и пассивных элементов. Решение всех этих задач обеспечивается с помощью определенной последовательности технологических процессов, включающей в себя чередующиеся операции химической обработки поверхности, эпитаксиального наращивания слоев кремния, термического окисления, маскирования поверхности фоторезистом, диффузии примесных атомов для получения слоев с электропроводимостью *p*- и *n*-типов, металлизации, нанесения защитного слоя.

● Проектирование и последующее изготовление биполярной ИМС заключаются в том, что на поверхности или в объеме исходной полупроводниковой (чаще всего кремниевой) подложки создаются активные и пассивные элементы, изолированные друг от друга и соединенные так, чтобы обеспечивалось выполнение определенной электрической функции.

Наиболее важный этап проектирования биполярной ИМС состоит в преобразовании ее электрической схемы в топологическую. На этой стадии определяются взаимное расположение элементов и соединения между ними. При разработке топологии необходимо стремиться к обеспечению максимальной плотности упаковки элементов при минимальном количестве пересечений межэлементных соединений и минимальном паразитном взаимодействии между отдельными элементами. Эти требования в большинстве практических случаев являются противоречивыми, поэтому процесс разработки топологии должен осуществляться так, чтобы обеспечивалось оптимальное расположение элементов, при котором можно было бы уменьшить влияние паразитных эффектов, присущих тому или иному типу разрабатываемой ИМС. Отсюда следует, что одной из важнейших задач при конструировании ИМС является выбор критерия оптимальности размещения активных и пассивных элементов. При разработке топологии биполярных ИМС с однослойной металлизацией в настоящее время, как правило, придерживаются двух критериев:

- а) сведения к минимуму суммарной длины металлизированных соединений между элементами;
- б) сведения к минимуму количества пересечений металлизированных соединений.

Разработку топологии биполярной ИМС можно подразделить на несколько этапов, основными из которых являются: *получение и детальный анализ исходных данных, расчет конфигураций и геометрических размеров активных и пассивных элементов, разработка эскизов топологии, разработка предварительных вариантов топологии, выбор окончательного варианта топологии и его оптимизация.*

При проектировании топологии следует учитывать, что этот этап реализации ИМС носит индивидуальный характер и в значительной степени определяется сложностью разрабатываемого изделия. Однако во всех случаях необходимо руководствоваться системой основных правил. Ниже приводится краткая характеристика этих правил для случая, когда биполярная ИМС изготавливается на исходной подложке p -типа с эпитаксиальным n -слоем, а изоляция ее элементов осуществляется p - n -переходом.

1. Отдельные изолированные области в процессе эксплуатации ИМС должны быть разделены слоем полупроводникового материала противоположного типа электропроводности и областями объемного заряда обратно смещенных p - n -переходов. Изоляция будет надежной только тогда, когда изолирующие p - n -переходы не пробиваются и области их объемных зарядов не перекрываются. Это условие обеспечивается путем соответствующего выбора ширины вскрытого окна под изолирующую диффузию, которая в свою очередь зависит от параметров исходного полупроводникового материала и напряжения смещения p - n -перехода между изолированной областью и подложкой.

2. Для учета влияния диффузии примесных атомов под край маскирующего оксида, а также растравливания оксида и ошибок, вносимых в процессе проведения фотолитографии, при составлении топологической схемы все элементы биполярной ИМС, кроме контактных площадок, необходимо размещать на расстоянии от края вскрытого окна под изолирующую диффузию, примерно равном удвоенной толщине эпитаксиального слоя.

3. Исходная подложка p -типа должна подсоединяться к точке схемы с наиболее отрицательным потенциалом, а исходная подложка n -типа — к точке с наиболее положительным. Это позволяет удовлетворить условиям взаимной изоляции элементов и уменьшения паразитных емкостей между изолированными областями.

4. Транзисторы с параллельно включенными переходами коллектор — база могут размещаться внутри одной изолированной области. Если транзисторы работают в режиме эмиттерного повторителя, то их можно располагать в изолированной области вместе с резисторами.

5. Резисторы, формируемые на основе базовых диффузионных слоев транзисторной n - p - n -структуры, обычно располагают внутри одной изолированной области, которая подключается к наиболее положительному потенциалу схемы, т. е. к источнику смещения перехода коллектор — база. Геометрическая конфигура-

ция резисторов может быть произвольной, однако во всех случаях отношение длины резистора к его ширине должно быть согласовано с удельным сопротивлением материала исходного диффузионного слоя и обеспечено получение заданного номинала. Ширина резистора ограничивается разрешающей способностью фотолитографии. Высокоомные резисторы рекомендуется выполнять в виде параллельных полосок с перемычками между ними. Номинал резистора в этом случае будет выдержан более точно, чем для резистора изогнутой формы. Любой диффузионный резистор может пересекаться проводящей дорожкой, так как проведение металлизированного проводника по слою оксида кремния, покрывающему резистор, не оказывает существенного вредного влияния. Резисторы, у которых необходимо точно выдерживать отношение номиналов, должны иметь одинаковую ширину и конфигурацию и располагаться в непосредственной близости друг от друга. Если ИМС содержит резисторы с большой рассеиваемой мощностью, то их следует располагать в периферийных областях кристалла.

6. Если транзисторы ИМС работают при различных потенциалах коллекторных областей, то их располагают в отдельных изолированных областях. Для улучшения электрической развязки между коллекторными изолированными областями контакт к подложке рекомендуется выполнять в непосредственной близости от транзистора, характеризующегося наибольшей рассеиваемой мощностью. Для обеспечения согласованности характеристик транзисторов их необходимо располагать в соседних изолированных областях, причем геометрическая конфигурация коллекторной, базовой и эмиттерной областей должна быть идентичной.

7. Для каждого диода, формируемого на основе перехода коллектор — база, должна быть предусмотрена отдельная изолированная область, в противном случае может произойти смыкание областей объемного заряда соседних диодов, так как их расширение в высокоомную коллекторную область является значительным. Если диоды формируются на основе перехода эмиттер — база, то их можно размещать внутри одной изолированной области, поскольку расширение областей объемного заряда p - n -переходов, формируемых в этом случае в достаточно низкоомных материалах, невелико.

8. Форма и области локализации конденсаторов в значительной степени являются произвольными. Если конденсатор изготавливается на основе обратно смещенного p - n -перехода, то при расчете номинального значения емкости необходимо учитывать допустимые пределы расширения областей объемного заряда и напряжения пробоя. В зависимости от этого выбирают тот или иной p - n -переход, который можно использовать в качестве конденсатора.

9. Уменьшение паразитной емкости между контактными площадками и подложкой может быть достигнуто путем создания изолированной области под каждой из контактных площадок.

При этом емкость между контактной площадкой и подложкой оказывается включенной последовательно с емкостью изолирующего p - n -перехода и, следовательно, результирующая паразитная емкость будет существенно уменьшена.

10. Соединения, используемые для ввода питания и заземления, необходимо выполнять в виде коротких широких полосок, чтобы обеспечить уменьшение паразитных сопротивлений и тем самым искажение характеристик схемы.

11. Коммутация элементов ИМС должна иметь как можно меньшее количество пересечений. При разработке топологической схемы следует также стремиться к получению минимально возможной длины межэлементных соединений.

12. Одной из важнейших задач топологического проектирования является минимизация площади, занимаемой ИМС. Уменьшение этой площади позволяет увеличить количество ИМС, изготавливаемых на пластине заданного диаметра. Кроме того, необходимо учитывать, что вероятность случайных дефектов в кристалле полупроводника возрастает с увеличением площади. Размеры ИМС зависят от количества изолированных областей и их площади, а также от суммарной площади соединительных металлизированных дорожек, включая площадь, занимаемую контактными площадками.

Разработка эскиза топологии ИМС, вычерчиваемого от руки в произвольном масштабе, но с сохранением приблизительного соотношения габаритных размеров элементов, может быть начата только после расчета геометрических размеров активных и пассивных элементов. При разработке эскиза топологии сначала определяют количество изолированных областей (карманов), которые при изоляции обратным смещенным p - n -переходом получают путем проведения процесса изолирующей диффузии примесных атомов одного из элементов третьей группы, например бора. Для рассматриваемого случая каждая изолированная область представляет собой область с электропроводностью n -типа, которая соответствует коллектору транзистора. Во многих случаях такие области содержат также скрытые высоколегированные слои с электропроводностью n -типа, введение которых в транзисторную структуру позволяет существенно улучшить их характеристики, что особенно существенно при работе транзистора в быстродействующих ключевых схемах. Из анализа принципиальной электрической схемы определяют количество коллекторов, имеющих различные потенциалы. Этим главным образом и определяется число необходимых изолированных областей.

При разработке эскиза топологии ИМС площади изолированных областей делают как можно меньшими. Это позволяет, во-первых, реализовать на пластине большее количество ИМС и, во-вторых, уменьшить паразитные емкости переходов коллектор — подложка, влияющих на их характеристики. Площадь изолированной области определяется геометрическими размерами размещаемых внутри нее элементов, а также расстояниями,

которые необходимо выдержать между краем изолированной области и элементом и между соседними элементами.

● В свою очередь геометрические размеры областей элементов ИМС (эмиттера, базы, коллектора, резистора, конденсатора, токоведущей дорожки и др.) определяются требованиями, предъявляемыми к их электрическим параметрам, а также возможностями используемых технологических процессов.

Минимальное расстояние между областями отдельных элементов определяют исходя из следующих факторов, возникающих в процессе эксплуатации схемы:

а) расширения областей объемных зарядов изолирующих и рабочих p - n -переходов при смещении их в обратном направлении;

б) допустимого паразитного взаимодействия между отдельными элементами, выполняемыми в общей или смежных изолированных областях.

● Необходимо также учитывать, что реальные размеры структурных элементов, а следовательно, топологические зазоры между областями элементов, зависят от ухода p - n -перехода под край изолирующего оксида, т. е. от эффекта неоднородности диффузионного процесса.

При проведении топологического проектирования можно считать, что уход p - n -перехода под маскирующий оксид составляет примерно 0,8 от глубины диффузии в вертикальном направлении, т. е. в направлении, перпендикулярном поверхности оксида. Для определения топологических зазоров нужно также учесть погрешности, присущие тому или иному технологическому процессу изготовления ИМС. Поэтому при разработке топологии ИМС требуется вся необходимая информация, характеризующая возможности выбранного технологического процесса. Технологические погрешности возникают в основном при проведении процессов фотолитографии и диффузии.

● Ошибка, вносимая в процессе фотолитографии, обусловлена неточностями, возникающими при изготовлении фотошаблонов, размерными ошибками проявленного изображения, связанными с режимом экспонирования, размерными ошибками, возникающими при травлении оксида кремния, неточностями совмещения фотошаблонов с подложкой.

Топологические зазоры следует оптимизировать, так как при неоправданно малых зазорах может произойти перекрытие отдельных областей, например области разделительной диффузии и базовой области транзистора, что в конечном счете приведет к технологическому браку. При малых размерах возрастают также паразитные взаимодействия между областями отдельных элементов. В частности, может возникнуть паразитный транзистор со структурой база — коллектор — область разделительной диффузии. Коэффициент усиления по току такого паразитного латерального транзистора повышается по мере уменьшения зазора между базой транзистора и подложкой. С другой стороны, завышение топологических зазоров приводит к увеличению площади, занимаемой ИМС. Например, при завышении топологических зазоров всего на 0,5 мкм площадь, занимаемая транзисто-

ром, увеличивается примерно на 12 мкм², т. е. если ИМС содержит 100 транзисторов, то ее площадь возрастает на 1200 мкм², что вносит существенный вклад в потери площади.

Отметим, что обычный метод расчета топологических зазоров, или метод, основанный на критерии наихудшего случая, используют сравнительно редко. Гораздо чаще прибегают к методу, основанному на сборе статистического распределения погрешностей. Это позволяет выбрать некоторые типовые значения топологических размеров, характерные для данного технологического процесса и параметров используемого полупроводникового материала. В качестве примера ниже приводятся параметры важнейших элементов ИМС и конструктивно-технологические ограничения на процессы фотолитографии.

Параметры и допуски диффузионных процессов

П а р а м е т р	Д о п у с к
Глубина области разделительной диффузии, мкм	11
Поверхностная концентрация примеси после второй стадии разделительной диффузии, см ⁻³	10 ¹⁹
Удельное поверхностное сопротивление скрытого n ⁺ -слоя, Ом/□	8—10
Глубина перехода база—коллектор, мкм	2,2—2
Удельное поверхностное сопротивление базового диффузионного слоя, Ом/□	4
Уход области разделительной диффузии под оксид в боковую сторону, мкм	11—13
Уход области базы под оксид в боковую сторону в процессе диффузии, мкм	2—2,2
Уход области эмиттера под оксид в боковую сторону в процессе диффузии, мкм	1,2—1,5
Уход области скрытого n ⁺ -слоя в боковую сторону в процессах эпитаксии и диффузии, мкм	5—7

Параметры и допуски фотолитографических процессов

П а р а м е т р	Д о п у с к
Минимальное расстояние от окна в оксиде под область эмиттера до окна в оксиде под контактную область базы, мкм	13
Минимальная длина окна в оксиде под область базы, мкм	5—7
Минимальная ширина окна в оксиде под область базы, мкм	33
Минимальное расстояние от окна в оксиде под область базы до окна в оксиде под контактную область коллектора, мкм	10
Минимальная ширина окна в оксиде под контактную область коллектора, мкм	10
Минимальное расстояние от окна в оксиде под область базы до окна в оксиде под область разделительной диффузии, мкм	25
Минимальное расстояние от окна в оксиде под скрытый n ⁺ -слой до окна в оксиде под область разделительной диффузии, мкм	25—30
Минимальная ширина окна в оксиде под область разделительной диффузии, мкм	13,5
Минимальное расстояние от окна в оксиде под контактную область к коллектору до окна в оксиде под область разделительной диффузии, мкм	25—30
Минимальное расстояние от контактного окна в оксиде к области эмиттера до окна в оксиде под область эмиттера, мкм	5

Минимальное расстояние от окна в оксиде под область эмиттера до окна в оксиде под область базы, мкм	6,7
Минимальное расстояние от контактного окна в оксиде к области базы до окна в оксиде под область базы, мкм	6,7
Минимальное расстояние от контактного окна в оксиде к области базы до края металлизированного проводника, мкм	3—5
Минимальная ширина межэлементного соединения, мкм	14
Минимальное расстояние между металлизированными проводниками, мкм	10
Минимальный размер контактного окна к элементам в оксиде, мкм	10×10
Форма контактных площадок — прямоугольная. Минимальный размер контактных площадок, мкм	100×100
Минимальное междuoseвое расстояние контактных площадок, мкм	200
Минимальное расстояние контактных площадок от края подложки, мкм	100
Тип масок	послойный
Тип фоторезиста	позитивный
Размер поля для скрайбирования по периметру подложки, мкм	20

Эти данные являются ориентировочными, поскольку по мере совершенствования технологических процессов изготовления ИМС топологические размеры непрерывно изменяются.

После определения необходимого количества изолированных областей при разработке эскиза топологии ИМС приступают к их размещению в соответствующем порядке и соединению элементов между собой и с контактными площадками. При этом требуется получить топологический вариант принципиальной электрической схемы с минимально возможным количеством взаимных пересечений соединений и расположением контактных площадок соответственно исходным данным. Обычно задачу размещения элементов решают в два этапа. На первом этапе определяют характер размещения элементов, обеспечивающий минимум числа пересечений, а на втором этапе осуществляют привязку к конкретным геометрическим размерам. Для облегчения разработки эскиза рекомендуется вычертить принципиальную электрическую схему так, чтобы ее выводы были расположены в надлежащей последовательности.

При разработке нескольких ИМС, изготавливаемых на одном кристалле, эскиз топологии разрабатывают для схемы, содержащей наибольшее количество элементов. Затем проверяют возможность реализации остальных схем и при необходимости производят корректировку расположения элементов.

● Если принципиальная электрическая схема содержит обособленные или периодически повторяющиеся группы элементов, объединенных в одно целое с точки зрения выполняемых ими функций, то проектирование рекомендуется начинать с составления эскизов топологии для таких групп элементов, а затем объединять эти эскизы в один, соответствующий всей схеме.

На основе эскиза разрабатывают предварительный вариант топологии ИМС, который вычерчивают на миллиметровой бумаге в выбранном масштабе, кратном 100 (например, 100:1, 200:1,

500:1). Обычно топологию проектируют в прямоугольной системе координат, причем каждый элемент вычерчивают в виде замкнутой фигуры, стороны которой состоят из отрезков прямых линий, параллельных осям координат.

Для любой принципиальной электрической схемы можно разработать множество приемлемых вариантов, удовлетворяющих электрическим, технологическим и конструктивным требованиям. Однако во всех случаях нужно выбирать оптимальный вариант топологии, принимая во внимание, что главный принцип построения топологии ИМС заключается в получении максимальной плотности упаковки элементов, обеспечивающей наиболее рациональное использование площади кристалла при выполнении всех требований и ограничений.

После получения предварительного варианта топологии ИМС приступают к оценке ее качества и оптимизации. С этой целью производят контрольно-поверочные расчеты топологии ИМС, включающие в себя оценку теплового режима и паразитных связей. Исходя из этих расчетов при необходимости в топологию ИМС вносят соответствующие изменения. В процессе доработки топологии ИМС для получения оптимальной компоновки выявляют неиспользованные резервы. При этом возможно изменение геометрических размеров пассивных элементов и их конфигураций.

В тех случаях, когда после уплотнения всех элементов на кристалле выбранного размера остается свободная площадь, рекомендуется перейти на меньший размер кристалла. Если такой переход невозможен, то оставшаяся свободная площадь кристалла может быть использована для внесения в топологию ИМС изменений, направленных на снижение требований к технологии ее изготовления.

Спроектированная топология ИМС должна:

- а) удовлетворять всем электрическим и конструктивным требованиям;
- б) удовлетворять всем требованиям и ограничениям, налагаемым технологией изготовления;
- в) обеспечивать возможность проверки электрических параметров любого из реализуемых элементов;
- г) быть составлена с учетом возможностей сокращения количества операций технологического процесса и снижения стоимости изготовления ИМС;
- д) иметь по возможности максимальную плотность размещения элементов;
- е) иметь расположение элементов на кристалле, обеспечивающее нормальную работу ИМС.

§ 2.2. РАСЧЕТ И ПОСТРОЕНИЕ ПРОФИЛЕЙ ПРИМЕСНЫХ РАСПРЕДЕЛЕНИЙ В ТРАНЗИСТОРНЫХ СТРУКТУРАХ

Изменение электрофизических свойств локальных областей полупроводника (типа электропроводности, удельного сопротивления, диффузионной длины и времени жизни неосновных носителей заряда) достигается путем легирования, или контролируемого введения примесных атомов. В технологии изготовления полупроводниковых ИМС для легирования кремния обычно применяют два метода — диффузию атомов примесей и внедрение ускоренных ионов.

В большинстве случаев при изготовлении активных и пассивных элементов ИМС используют *двустадийные диффузионные процессы*. Первая стадия процесса, называемая *загонкой*, соответствует *неограниченному источнику*, вторая стадия, называемая *разгонкой*, — *ограниченному источнику*, созданному в течение первой стадии диффузии. Если на первой стадии диффузионного процесса образуется пленка SiO_2 , обладающая идеальными маскирующими свойствами, то на второй стадии поток диффундирующих частиц через поверхность кремния, соответствующую координате $x=0$, будет отсутствовать при всех значениях времени t . Это означает, что

$$\left. \frac{\partial N(x, t)}{\partial x} \right|_{x=0} = 0, \quad (2.1)$$

где $N(x, t)$ — концентрация диффундирующих атомов примеси.

Исследуем более подробно характер распределения атомов примеси на второй стадии диффузионного процесса. Будем считать, что после загонки диффундирующие атомы примеси проникают внутрь кремниевой пластины на некоторую глубину h . Если предположить, что толщина h диффузионного слоя мала и по всей его глубине концентрация продиффундировавших атомов остается постоянной, то начальное условие для второй стадии процесса запишется в виде

$$N(x, 0) = \begin{cases} N_s & \text{при } 0 \leq x \leq h, \\ 0 & \text{при } x > h. \end{cases} \quad (2.2)$$

Решением *второго диффузионного уравнения Фика*

$$\frac{\partial N(x, t)}{\partial t} = D \frac{\partial^2 N(x, t)}{\partial x^2} \quad (2.3)$$

для граничного (2.1) и начального (2.2) условий является выражение

$$N(x, t) = \frac{N_s}{2} \left(\operatorname{erf} \frac{h-x}{2\sqrt{Dt}} + \operatorname{erf} \frac{h+x}{2\sqrt{Dt}} \right). \quad (2.4)$$

К рассматриваемому типу источников относится, например, так называемый *планарный источник*. Если толщина первоначального диффузионного слоя пренебрежимо мала по сравнению

с глубиной проникновения атомов на второй стадии диффузионного процесса, то соотношение (2.4) будет описывать процесс диффузии в полубесконечное тело из бесконечно тонкого слоя, расположенного внутри тела в непосредственной близости от его поверхности. Такой тонкий слой можно характеризовать отнесенным к единице поверхности полным количеством атомов примеси Q , находящихся в слое в начальный момент времени.

Согласно граничному условию (2.1) количество атомов Q сохраняется постоянным в течение всего диффузионного процесса. Следовательно, в процессе диффузии количество атомов примеси внутри первоначального слоя уменьшается, а внутри тела увеличивается. Диффузионное распределение для бесконечно тонкого слоя можно определить из выражения (2.4), подставив в него $N_s = Q/h$, а затем переходя к пределу в правой части при $h \rightarrow 0$, т. е.

$$N(x, t) = Q \lim_{h \rightarrow 0} \frac{\operatorname{erf} \frac{h-x}{2\sqrt{Dt}} + \operatorname{erf} \frac{h+x}{2\sqrt{Dt}}}{2h} = \frac{Q}{\sqrt{\pi Dt}} \exp\left(-\frac{x^2}{4Dt}\right). \quad (2.5)$$

Поверхностная концентрация примесных атомов для такого диффузионного распределения является функцией времени и выражается как

$$N(0, t) \equiv N_s = \frac{Q}{\sqrt{\pi Dt}}. \quad (2.6)$$

В рассматриваемом случае предполагается, что диффундирующие атомы проникают в тело не извне, а находятся внутри него при всех значениях $t \geq 0$. Однако в действительности атомы примеси могут проникать в тело также через поверхность, что нарушает граничное условие (2.1). Величина Q становится при этом функцией времени. Следовательно, одна из причин отклонения действительного распределения от вычисленного теоретически может быть обусловлена временной зависимостью Q . Но на больших глубинах диффузии закон распределения примесной концентрации приближается к распределению, характерному для идеального планарного источника.

Если в процессе загонки у поверхности кремниевой пластины образуется существенно планарный источник, то распределение атомов примеси на стадии разгонки будет подчиняться закону Гаусса:

$$N(x, t) = \frac{Q}{\sqrt{\pi D_2 t}} \exp\left(-\frac{x^2}{4D_2 t}\right). \quad (2.7)$$

Здесь Q — количество введенных на стадии загонки атомов примеси, отнесенное к единице поверхности; D_2 — коэффициент диффузии атомов примеси на стадии разгонки; t — длительность разгонки.

Величину Q можно найти, пользуясь *первым диффузионным законом Фика*. Так как на первой стадии диффузионного процес-

са атомы примеси распределены по закону дополнительной функции ошибок

$$N(x, t) = N_s \operatorname{erfc} \frac{x}{2\sqrt{D_1 t}}, \quad (2.8)$$

то вычисленный с помощью первого закона Фика поток диффундирующих атомов через единицу поверхности на первой стадии процесса будет равен

$$\begin{aligned} J(t) &= -D_1 \frac{\partial N}{\partial x} \Big|_{x=0} = \frac{D_1 N_{s1}}{\sqrt{\pi D_1 t}} \exp\left(-\frac{x^2}{4D_1 t}\right) \Big|_{x=0} = \\ &= N_{s1} \sqrt{\frac{D_1}{\pi t}}, \end{aligned} \quad (2.9)$$

где D_1 — коэффициент диффузии атомов примеси на стадии загонки; N_{s1} — поверхностная концентрация атомов, диффундирующих на этой стадии.

Из выражения (2.9) следует, что

$$Q = \int_0^{t_1} J(t) dt = 2N_{s1} \sqrt{\frac{D_1 t_1}{\pi}}, \quad (2.10)$$

где t_1 — длительность стадии загонки.

Таким образом, закон распределения атомов примеси на второй стадии диффузионного процесса приобретает вид

$$N(x, t) = \frac{2N_{s1}}{\pi} \sqrt{\frac{D_1 t_1}{D_2 t}} \exp\left(-\frac{x^2}{4D_2 t}\right). \quad (2.11)$$

Полученное выражение хорошо описывает действительный примесный профиль, если толщина диффузионного слоя после стадии разгонки намного превышает соответствующую толщину после стадии загонки, т. е. для больших значений длительности разгонки t . Для малых значений t оно оказывается неверным, так как не учитывает конечной протяженности слоя, полученного на стадии загонки. Это нетрудно показать, определив из выражения (2.11) поверхностную концентрацию на стадии разгонки:

$$N(0, t) = \frac{2N_{s1}}{\pi} \sqrt{\frac{D_1 t_1}{D_2 t}}, \quad (2.12)$$

а затем исследовав эту функцию при малых значениях длительности разгонки t . В пределе при $t \rightarrow 0$ поверхностная концентрация примесных атомов, определенная из соотношения (2.12), неограниченно возрастает, тогда как в действительности она должна в точности равняться поверхностной концентрации N_{s1} , характерной для стадии загонки.

Более точную математическую модель, описывающую стадию разгонки при малой длительности процесса, можно построить исходя из предположения, что диффузия осуществляется из ограниченного источника конечной толщины h с однородной концентрацией примесных атомов, равной поверхностной концентрации

слоя N_{S1} на стадии загонки. Для такого типа источника *полное количество атомов примеси, отнесенное к единице поверхности, равно*

$$Q = N_{S1} h. \quad (2.13)$$

Это же количество атомов примеси определяется соотношением (2.10), откуда следует, что эффективная ширина диффузионного слоя на стадии разгонки

$$h_{\text{эф}} = 2 \sqrt{\frac{D_1 t_1}{\pi}}. \quad (2.14)$$

Подставляя найденное значение эффективной ширины $h_{\text{эф}}$ в решение (2.4), находим

$$N(x, t) = \frac{N_{S1}}{2} \left[\operatorname{erf} \left(\frac{2 \sqrt{\frac{D_1 t_1}{\pi}} - x}{2 \sqrt{D_2 t}} \right) + \operatorname{erf} \left(\frac{2 \sqrt{\frac{D_1 t_1}{\pi}} + x}{2 \sqrt{D_2 t}} \right) \right] \quad (2.15)$$

Из этого выражения следует, что поверхностная концентрация диффундирующих атомов на стадии разгонки

$$N(0, t) = N_{S1} \operatorname{erf} \sqrt{\frac{D_1 t_1}{D_2 t}}. \quad (2.16)$$

Исследование поведения функции $N(0, t)$ при $t \rightarrow 0$ позволяет показать, что поверхностная концентрация в начале стадии разгонки равна поверхностной концентрации на стадии загонки:

$$N(0, 0) = N_{S1}. \quad (2.17)$$

Значение этой величины в точности равно поверхностной концентрации в начале диффузионного процесса и не устремляется в бесконечность, как следовало из решения (2.6) в случае планарного источника.

Другой способ контролируемого введения примесных атомов в кремний основан на так называемом ионном легировании. По сравнению с диффузией метод ионного внедрения имеет ряд преимуществ, которыми определяется его широкое практическое применение. Одним из основных достоинств метода ионного легирования является низкая температура процесса, исключающая возникновение ряда отрицательных воздействий на исходную подложку, а также возможность независимого контроля концентрации вводимых примесных атомов и характера их распределения (профиль регулируется энергией ионов, а концентрация — дозой облучения). Кроме того, концентрация примесных атомов при ионном легировании не ограничивается предельной растворимостью, как при диффузии. Недостаток метода ионного легирования заключается в относительно неглубоком (менее 1 мкм) проникновении атомов основных легирующих элементов внутрь полупроводника. Поэтому ионное легирование обычно используют в сочетании с диффузионными методами.

В соответствии с теоретической моделью процесса внедрения

ионов в кристаллическую среду ионный пучок, воздействующий на поверхность подложки, распадается на два пучка, один из которых называют *неканализованным*, или *беспорядочным*, а другой — *канализованным*. Неканализованный пучок содержит ионы, ударяющиеся о поверхность подложки вблизи регулярных атомов кристаллической решетки на расстоянии, меньшем некоторого критического значения. В результате взаимодействия с такими атомами ионы сильно рассеиваются, поэтому для ионов неканализованного пучка анизотропные свойства бомбардируемой подложки являются несущественными. В канализованном пучке содержатся ионы, которые, не испытав близких столкновений с поверхностью, могут дальше перемещаться по междоузельному пространству кристаллической решетки вдоль атомных плоскостей, выполняющих роль канала. Канализованный пучок возникает в случае, если поверхность полупроводниковой подложки ориентирована в одной из главных кристаллографических плоскостей и ионы приближаются к оси канала под углом, меньшим некоторого критического. Ионы неканализованного пучка теряют свою энергию за счет взаимодействия как с электронами, так и с атомами кристаллической решетки материала подложки. При этом преобладающим механизмом энергетических потерь канализованного пучка является взаимодействие ионов с электронами. Если считать, что канализованный и неканализованный пучки тормозятся независимо друг от друга, то распределение внедренных ионов будет определяться суперпозицией распределений для обоих пучков.

При отсутствии эффекта канализования процесс рассеяния ионов является случайным и распределение их пробегов описывается функцией Гаусса. Для расчета кривой распределения ионов, внедряющихся внутрь полупроводника, необходимо знать среднюю проекцию пробега R_p , т. е. среднюю длину пробега в направлении первоначальной траектории иона (рис. 2.2), а также среднее квадратическое отклонение Δl_p .

Закон распределения концентрации ионов, внедрившихся в полупроводник, записывается в виде

$$N(x) = \frac{Q}{\sqrt{2\pi}\Delta R_p} \exp \left[-\frac{1}{2} \left(\frac{x - R_p}{\Delta R_p} \right)^2 \right], \quad (2.18)$$

где Q — поверхностная плотность внедряемых примесных ионов, определяемая дозой облучения $D = qlQ$ (l — целое число, соответствующее заряду иона).

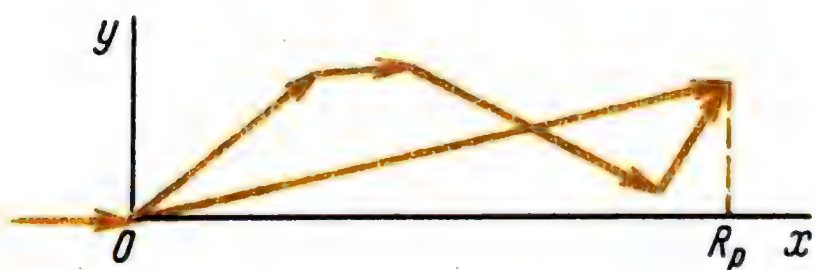


Рис. 2.2. Определение средней длины проекции имплантируемых ионов

Профили распределения ионов фосфора и бора для различных энергий представлены на рис. 2.3, а, б. По осям ординат на этом рисунке отложены относительные концентрации ионов $N(x)/N_{\max}$, где $N_{\max}$ — максимальная концен-

трация внедряющихся ионов, равная

$$N_{\max} = \frac{Q}{\sqrt{2\pi} \Delta R_p} = \frac{D}{\sqrt{2\pi} q l \Delta R_p}. \quad (2.19)$$

Из рисунка видно, что максимальное значение концентрации $N_{\max}$ наблюдается не на поверхности полупроводниковой подложки, как при диффузионных процессах, а на некотором удалении от поверхности, зависящем от энергии ионов. Увеличению энергии ионов соответствует смещение максимальной концентрации в глубь полупроводника и уменьшение поверхностной концентрации. При увеличении энергии ионов, изменяющих тип электропроводности полупроводника, их концентрация вблизи поверхности может оказаться настолько малой, что перекомпенсация концентрации исходной примеси окажется невозможной. В таких случаях инверсный слой возникает в глубине полупроводника, т. е. образуются два p - n -перехода.

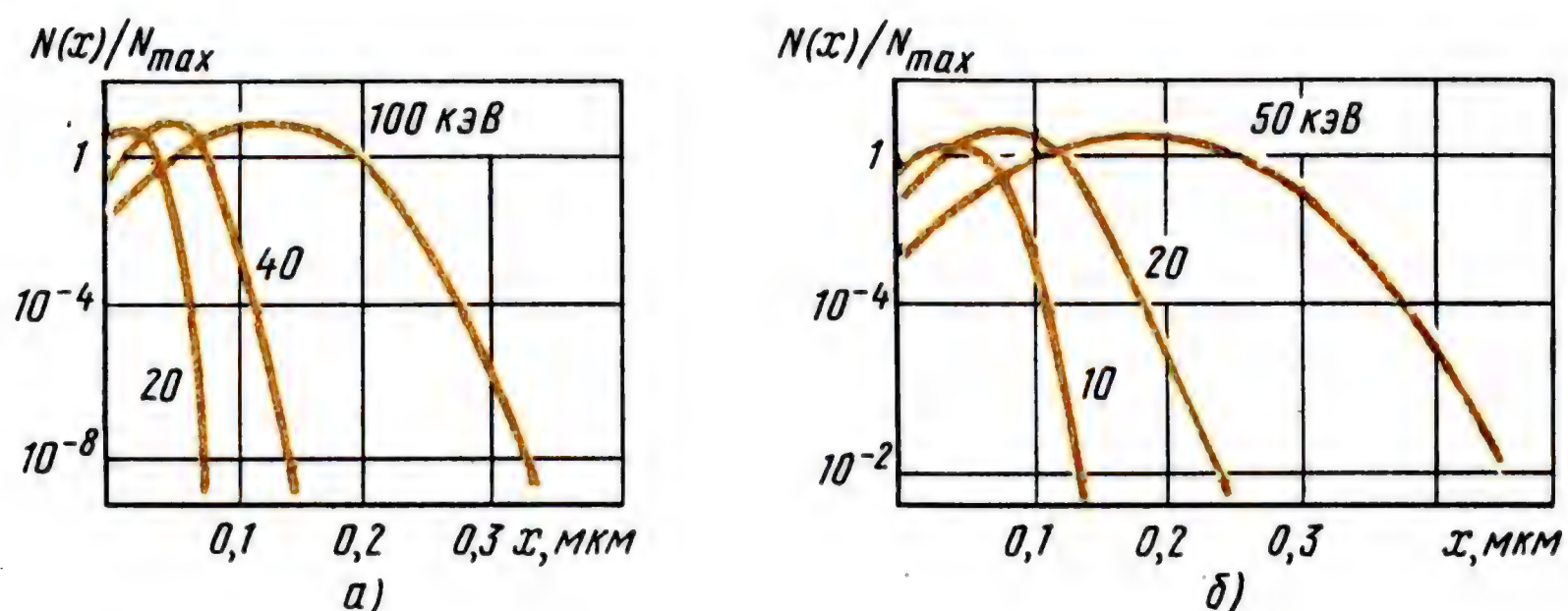


Рис. 2.3. Распределение ионов фосфора (а) и бора (б) при ионной имплантации

Характер распределения примесных ионов в значительной степени зависит от присутствия каналированных пучков. Обычно на большой глубине от поверхности полупроводника возникает второй максимум, оказывающий нежелательное влияние на свойства формируемого профиля. Исключение или ослабление эффекта каналирования достигается путем соответствующей разориентации подложки или выбором необходимого угла падения пучка относительно главных кристаллографических направлений.

Внедряющиеся в полупроводник примесные ионы занимают места как в узлах, так и в междоузлиях кристаллической решетки. В первом случае они создают свободные носители заряда и, следовательно, определяют электропроводность легированного слоя. Ионы, находящиеся в междоузлиях, являются электрически неактивными. Следовательно, при ионном легировании полупроводника концентрация свободных носителей заряда в ле-

гированном слое меньше концентрации внедренных примесных ионов.

Поэтому электропроводность слоев, полученных ионным легированием, существенно отличается от электропроводности, вычисленной исходя из концентрации введенных примесных атомов. Степень отличия этих двух величин называется *коэффициентом использования* вводимых ионов. Например, при внедрении ионов акцепторной примеси коэффициент использования

$$k_n = (p + N_d) / N_a, \quad (2.20)$$

где p — средняя концентрация дырок в легированном слое; N_d — концентрация донорных атомов в исходной кремниевой подложке; N_a — средняя концентрация введенных ионов акцепторной примеси.

Таким же образом можно определить коэффициент использования при внедрении ионов донорной примеси.

● Электрофизические свойства легированных слоев полупроводника зависят также от структурных дефектов, которые возникают при бомбардировке поверхности подложки ионами с высокими энергиями.

Такие дефекты называют радиационными. При внедрении ионов в кристалл и при их взаимодействии с кристаллической решеткой возникают структурные дефекты типа дефектов по Френкелю. В результате вблизи поверхности полупроводника появляются сильно разупорядоченные области. Структурные дефекты влияют на электрофизические свойства полупроводника по следующим основным причинам. Во-первых, они вызывают появление энергетических уровней в запрещенной зоне полупроводника, увеличивая тем самым скорость рекомбинации и снижая концентрацию подвижных носителей заряда. Во-вторых, они уменьшают подвижность носителей заряда. Все это приводит к тому, что электропроводность легированных слоев определяется не только концентрацией введенных ионов, но также концентрацией возникающих структурных дефектов. Концентрация дефектов пропорциональна дозе облучения. Однако при больших дозах наступает насыщение, что можно объяснить слиянием отдельных дефектов и образованием сплошного разупорядоченного слоя, не имеющего кристаллической структуры. Уменьшение концентрации дефектов может быть достигнуто путем последующего отжига полупроводниковых подложек. Проведение отжига при температуре $T = 400 \div 700^\circ\text{C}$ приводит к увеличению коэффициента использования вводимой примеси, так как тепловое возбуждение кристаллической решетки способствует расположению ионов в ее узлах. Коэффициент использования примеси в результате отжига приближается к единице практически для любой дозы облучения, однако для более высоких доз необходимы более высокие температуры отжига.

§ 2.3. РАСЧЕТ УСИЛИТЕЛЬНЫХ И ЧАСТОТНЫХ ПАРАМЕТРОВ БИПОЛЯРНОГО ТРАНЗИСТОРА

Основным элементом полупроводниковых биполярных ИМС является *эпитаксиально-планарный транзистор* типа *n-p-n*. Структура интегрального транзистора существенно отличается от структуры дискретного транзистора, что в свою очередь приводит к некоторому различию их физических свойств. На рис. 2.4 приведены топология (а) и структура (б) транзистора ИМС, а на рис. 2.5 — его упрощенные эквивалентные схемы при включении с общей базой (а) и общим эмиттером (б). Основное отличие *интегрального* транзистора от *дискретного* заключается в наличии у интегрального транзистора изолирующего *p-n*-перехода, необходимость использования которого вызывает появление паразитного транзистора типа *p-n-p* и увеличение сопротивления тела коллектора. Параметры интегрального транзистора типа *n-p-n* в значительной степени определяются параметрами паразитного транзистора.

● Расчет параметров транзистора представляет собой сложную многофакторную задачу, решение которой может быть выполнено только с помощью ЭВМ.

Машинные методы расчета включают в себя следующие основные этапы:

а) разработку электрической модели и эквивалентной схемы транзистора;

б) расчет рабочих характеристик;

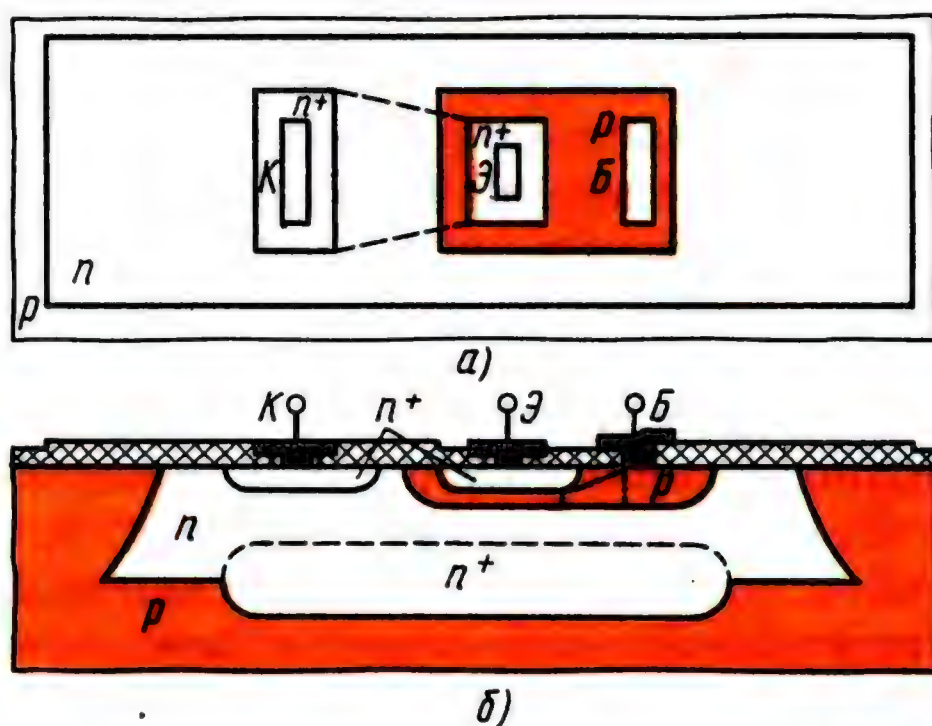


Рис. 2.4. Топология (а) и структура (б) транзистора ИМС

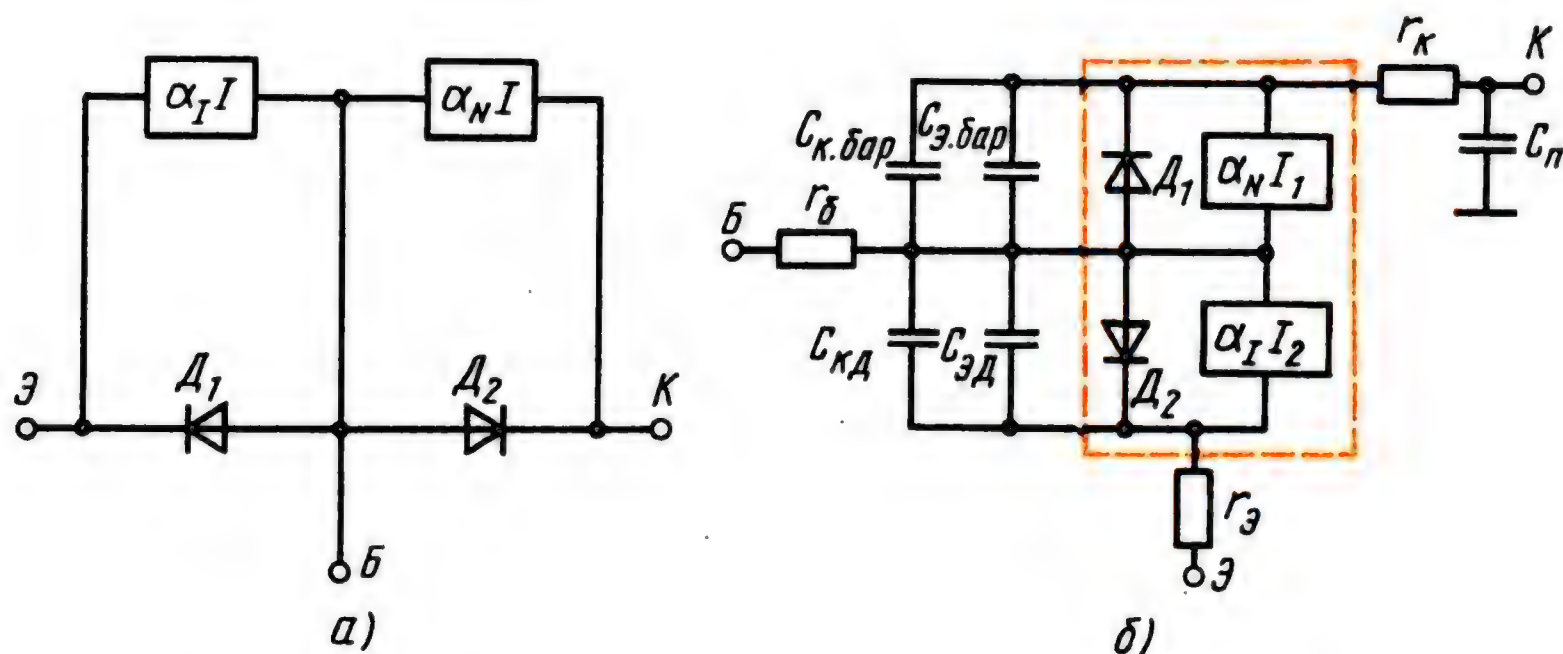


Рис. 2.5. Упрощенные эквивалентные схемы транзистора ИМС при включении с общей базой (а) и общим эмиттером (б)

в) оценку влияния изменения условий окружающей среды на характеристики транзистора.

Эквивалентная схема используется для анализа процессов в транзисторе и для вывода расчетных соотношений между током и напряжением. Эквивалентные схемы подразделяются на *формальные и физические*. Формальные схемы представляют собой схемную реализацию уравнений, описывающих четырехполюсник, причем элементы такой схемы не связаны с процессами, лежащими в основе действия прибора, описываемого уравнениями четырехполюсника. Физическая эквивалентная схема состоит из элементов, отражающих физическую природу явлений в транзисторной структуре и дающих представление о внутренней взаимосвязи этих явлений. При построении эквивалентных схем учитываются процессы инжекции, экстракции, рекомбинации, перемещения носителей заряда, а также модуляция ширины базы, зарядные и диффузионные емкости, объемные сопротивления слоев транзистора, собственные шумы в структуре и др.

В зависимости от типа проектируемой ИМС (логическая или аналоговая, низкочастотная или высокочастотная и т. д.) необходимо прибегать к использованию тех или иных эквивалентных схем. Например, при анализе логических схем следует применять модели, описывающие характеристики транзистора в широком диапазоне изменения напряжений и токов. С другой стороны, нужно учитывать, что для малосигнальных аналоговых схем важно повысить точность модели только вблизи рабочей точки, а в высокочастотных схемах возрастают роль собственной инерционности транзистора и влияние паразитных элементов.

Статические режимы работы транзистора обычно анализируют с помощью математической модели Эберса — Молла. Соответствующая этой модели эквивалентная схема интегрального транзистора, включенного по схеме с общим эмиттером, приведена на рис. 2.5, б. В такой эквивалентной схеме каждому p - n -переходу соответствует диод. Взаимодействие p - n -переходов в транзисторной структуре отражено в эквивалентной схеме введением генератора тока с бесконечно большим внутренним сопротивлением. При нормальном включении транзистора эмиттерный переход открыт и через него проходит ток I_1 , в цепи коллектора возникает ток $\alpha_N I_1$, где α_N — коэффициент передачи эмиттерного тока (индекс N относится к режиму нормального включения). Ток в цепи коллектора будет меньше тока I_1 , так как часть инжектируемых носителей заряда рекомбинирует в области базы. В эквивалентной схеме это отражается введением генератора тока $\alpha_N I_1$. При инверсном включении, когда коллекторный переход используется в качестве инжектирующего, а эмиттерный — в качестве собирающего, коллекторному току I_2 соответствует эмиттерный ток $\alpha_I I_2$, протекающий в цепи эмиттера. Коэффициент передачи тока в этом случае обозначен через α_I (индекс I относится к режиму инверсного включения).

Такая эквивалентная схема применяется для простейшего не-

линейного описания биполярного транзистора в статическом режиме. Она не позволяет учитывать эффекты накопления зарядов в транзисторной структуре. Введение в эквивалентную схему трех омических объемных сопротивлений позволяет повысить точность описания статических характеристик. Этими элементами схемы учитываются омические сопротивления транзистора между его рабочими областями и выводами от коллектора, эмиттера и базы.

Эффекты накопления зарядов в транзисторе можно моделировать путем введения следующих емкостей: двух нелинейных *барьерных* емкостей p - n -переходов, двух нелинейных *диффузионных* емкостей и постоянной емкости *относительно подложки*. Учет накопления зарядов позволяет анализировать частотные и переходные характеристики транзистора. Барьерные емкости моделируют приращение зарядов неподвижных носителей, находящихся в обедненном слое, в случае приращения напряжений на соответствующих p - n -переходах. Барьерная емкость каждого из p - n -переходов является существенно нелинейной функцией напряжения. Введением в эквивалентную схему диффузионных емкостей учитывают влияние зарядов подвижных носителей в транзисторе. Этот заряд подразделяется на две составляющие, одна из которых связана с током коллекторного генератора, а другая — с током эмиттерного генератора. Учет емкости транзистора относительно подложки необходим для анализа характеристик не только интегрального транзистора, но также других элементов ИМС. В действительности эта емкость представляет собой барьерную емкость p - n -перехода и зависит от напряжения между эпитаксиальным слоем и подложкой. В большинстве случаев ее представляют в виде постоянной емкости, что достаточно точно характеризует влияние изолирующего перехода.

В некоторых случаях можно использовать упрощенные физические эквивалентные схемы. В частности, они пригодны для решения широкого круга линейных задач, связанных с расчетом малых переменных сигналов. Одна из упрощенных эквивалентных схем представлена на рис. 2.6. Она построена на основе анализа физических процессов, протекающих в рабочих областях транзисторной структуры, и содержит следующие параметры:

а) дифференциальный коэффициент передачи тока α , опреде-

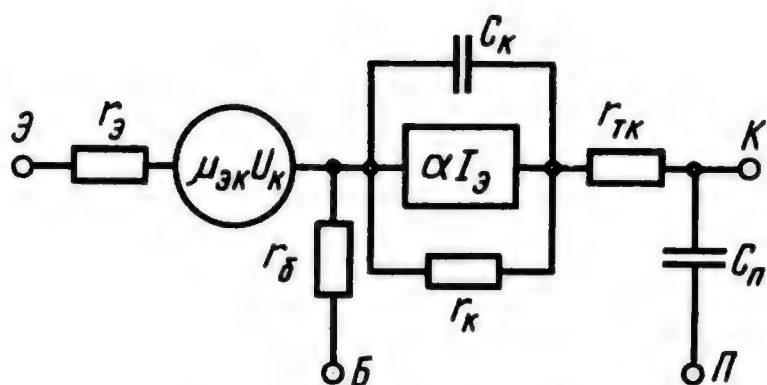


Рис. 2.6. Упрощенная эквивалентная схема транзистора ИМС для малого переменного сигнала

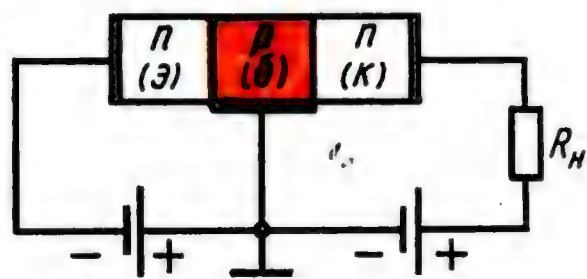


Рис. 2.7. Включение биполярного транзистора по схеме с общей базой

ляемый как отношение изменения коллекторного тока к вызвавшему его изменению эмиттерного тока в режиме короткого замыкания выходной цепи по переменному току:

$$\alpha = \left. \frac{\partial I_k}{\partial I_э} \right|_{U_{кб} = \text{const}}; \quad (2.21)$$

б) дифференциальное сопротивление эмиттерного p - n -перехода

$$r_э = \left. \frac{\partial U_{об}}{\partial I_э} \right|_{U_{кб} = \text{const}}; \quad (2.21a)$$

в) дифференциальное сопротивление коллекторного p - n -перехода

$$r_k = \left. \frac{\partial U_{кб}}{\partial I_k} \right|_{I_э = \text{const}}; \quad (2.21б)$$

г) коэффициент внутренней обратной связи по напряжению, учитывающий эффект модуляции ширины базовой области (эффект Эрли):

$$\mu_{эк} = \left. \frac{\partial U_{эб}}{\partial U_{кб}} \right|_{I_э = \text{const}}; \quad (2.21в)$$

д) объемное сопротивление базовой области $r_б$;

е) объемное сопротивление коллекторной области $r_{тк}$;

ж) барьерную емкость коллекторного p - n -перехода C_k ;

з) барьерную емкость перехода коллектор — подложка C_n .

Для определения перечисленных, а также некоторых других параметров рассмотрим важнейшие физические процессы, протекающие в транзисторной структуре при смещении p - n -переходов. В нормальном режиме работы транзистора на один из его p - n -переходов со стороны эмиттера подается прямое напряжение смещения, а на другой со стороны коллектора — обратное, как показано на рис. 2.7, на котором изображена идеализированная структура транзистора типа n - p - n , не содержащая пассивных областей. При рассмотрении принципа работы транзистора и выводе основных соотношений будем предполагать, что неосновные носители заряда распространяются в активных областях транзисторной структуры только под действием градиента их концентрации.

На рис. 2.8, а представлена зонная энергетическая диаграмма транзистора, находящегося в условиях *термодинамического равновесия*, т. е. при отсутствии электрического смещения. Электроны эмиттера и коллектора, а также дырки базы такой структуры находятся в потенциальных ямах, причем переход в смежную область могут совершать только носители заряда, обладающие достаточно высокой тепловой энергией. Кроме того, электроны базы, а также дырки эмиттера и коллектора находятся на потенциальных барьерах, с которых они могут свободно переходить в смежные области. При отсутствии смещения на обоих p - n -пере-

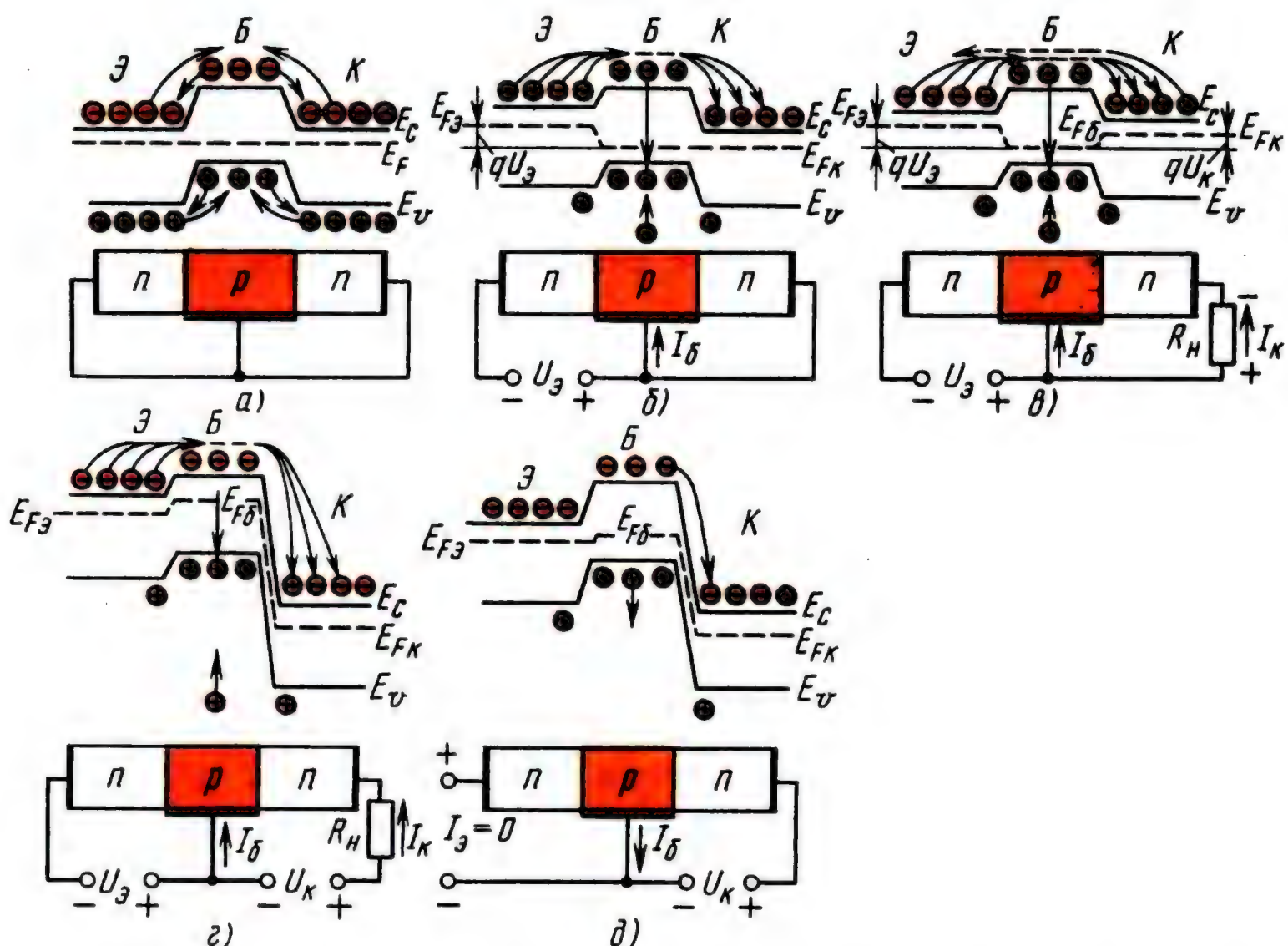


Рис. 2.8. Зонные диаграммы, характеризующие различные режимы работы биполярного транзистора

ходах между потоками электронов и дырок, перемещающихся в противоположных направлениях, существует динамическое равновесие. Следовательно, результирующий ток во внешней цепи равен нулю.

Предположим теперь, что эмиттерный переход смещен в *прямом направлении*, т. е. к нему приложен минус внешнего источника. Коллекторный переход по-прежнему остается замкнутым, как показано на рис. 2.8, б. При этом потенциальный барьер эмиттера уменьшается, в результате чего начинается инжекция электронов в базу и дырок в эмиттер. Инжектируемые электроны проходят через базу и достигают коллекторного перехода, а затем коллекторной области. При этом в выходной цепи начинает протекать ток, близкий по значению к току эмиттера, так как рекомбинация инжектируемых носителей заряда в узкой базовой области невелика. Разность между токами эмиттера и коллектора составляет ток базы, который обусловлен дырками, поставляемыми базовым контактом и восполняющими основные дырки базы, рекомбинирующие с инжектируемыми в нее электронами. Так как и коллекторному переходу не приложено напряжение от внешнего источника, то полезная мощность не выделяется и усиление отсутствует.

Если в выходную цепь включить нагрузочный резистор R_n для выделения мощности (рис. 2.8, в), то падение напряжения на нем создаст *прямое смещение* коллектора. В этом случае наряду с собиранием инжектируемых эмиттером электронов будет происходить инжекция электронов самим коллектором. В результате

коллекторный ток станет заметно меньше эмиттерного и мощность, выделяемая на нагрузочном резисторе, будет очень незначительной. Усиление мощности при этом отсутствует.

Если на коллектор подано достаточно большое *обратное смещение*, т. е. приложен плюс внешнего источника, как показано на рис. 2.8, г, то потенциальный барьер коллектора увеличивается. При выполнении условия

$$U_k - I_k R_n > 0 \quad (2.22)$$

инжекция электронов из коллектора будет полностью отсутствовать. При этом можно получить значительную выходную мощность и усиление по мощности, так как токи I_e и I_k примерно одинаковы, а сопротивление нагрузочного резистора превышает сопротивление эмиттерного перехода.

Допустим далее, что коллекторный переход смещен в *обратном направлении*, а цепь эмиттера разорвана, как показано на рис. 2.8, д. Высокий потенциальный барьер для электронов в коллекторе практически исключает их переход в базовую область. Следовательно, ток через коллекторный переход будет обусловлен неуравновешенным потоком электронов из базы в коллектор. Токи I_k и I_b в этом случае невелики и равны друг другу. Изменение смещения U_k не влияет на значения токов, если оно остается достаточно положительным, чтобы исключить уход электронов из потенциальной ямы коллектора. Экстракция, или вытягивание электронов из базы через коллекторный переход, создает отрицательный градиент их концентрации вдоль всей базовой области. Поэтому поток электронов из базы в эмиттер, существовавший в условиях термодинамического равновесия (рис. 2.8, а), уменьшается, и поток достаточно «энергичных» электронов из эмиттера в базу остается неуравновешенным. В результате в эмиттерной области возникает положительный заряд, а в базовой области — такой же отрицательный заряд. Энергетические уровни в эмиттере снижаются, затрудняя переход электронов из эмиттерной области в базовую. Такой процесс будет продолжаться до тех пор, пока потоки электронов из эмиттера и в эмиттер снова не уравновесятся. После этого ток I_e будет равен нулю, как и должно быть для разорванной цепи эмиттера.

Следует отметить, что во всех разобранных случаях у транзистора типа *n-p-n* главными рабочими носителями заряда, образующими токи через *p-n*-переходы, являются электроны, а ток базы вызывается перемещением дырок. Эти дырки компенсируют избыточный заряд электронов в базе и обеспечивают ее электронейтральность как во время переходных процессов, так и в стационарном режиме, когда убыль электронов обусловлена только рекомбинацией.

На рис. 2.9 представлена схема включения транзистора типа *n-p-n* с общей базой, на которой показаны перемещения электро-

Рис. 2.9. Процессы перемещения подвижных носителей заряда в различных областях биполярного транзистора (а) и обозначение биполярного интегрального транзистора типа $n-p-n$ (б)

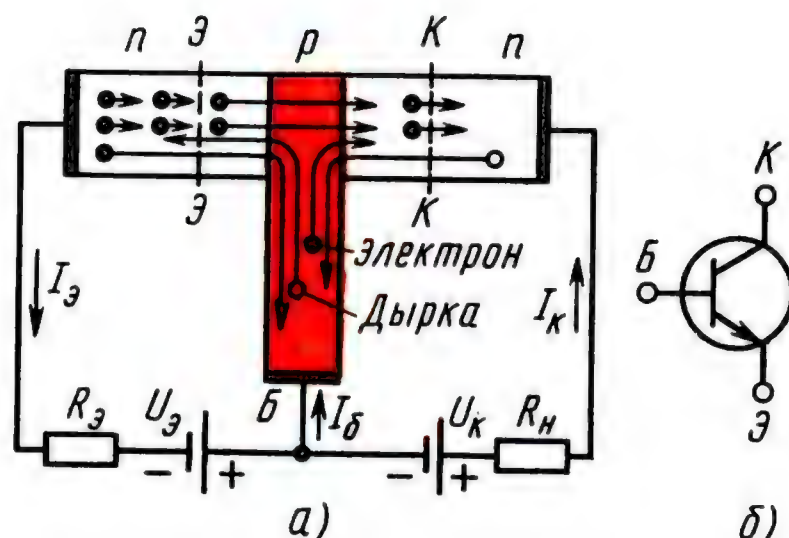
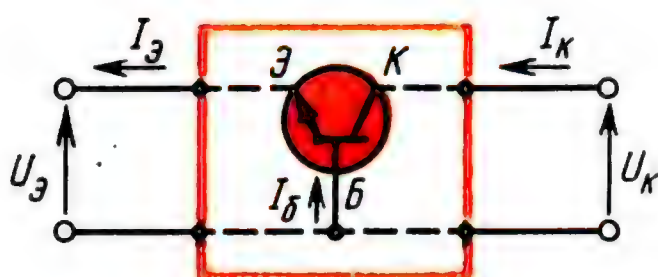


Рис. 2.10. Представление биполярного транзистора в виде четырехполюсника



нов и дырок, создающих токи во внешних цепях. Обычно транзистор удобно рассматривать как четырехполюсник, т. е. как устройство, имеющее два входных и два выходных зажима, как показано на рис. 2.10. В этом случае транзистор характеризуется четырьмя величинами: входным напряжением, приложенным между внешним зажимом эмиттера и базой: $U_э = U_{вх}$; входным током в цепи эмиттера $I_э = I_{вх}$; выходным током в цепи коллектора $I_к = I_{вых}$; выходным напряжением, приложенным между внешним зажимом коллектора и базой: $U_к = U_{вых}$. Зависимость между перечисленными токами и напряжениями можно найти аналитически или определить экспериментально. Если эту зависимость найти для постоянных токов и напряжений и представить в графической форме, то можно получить семейство статических в.а.х. транзистора. Наиболее типичными являются коллекторные и эмиттерные в.а.х.

Коллекторные в.а.х. определяют зависимость тока коллектора $I_к$ от напряжения на коллекторе $U_к$ и тока эмиттера $I_э$, т. е.

$$I_к = \varphi_1(U_к, I_э). \quad (2.23)$$

При этом значение тока $I_э$ выбирают в качестве параметра семейства характеристик. Подобные в.а.х., снятые при нескольких значениях тока $I_э$, представлены на рис. 2.11.

Наряду с коллекторными пользуются эмиттерными в.а.х., определяющими зависимость

$$I_э = \varphi_2(U_э, U_к). \quad (2.23a)$$

В качестве параметра семейства эмиттерных в.а.х. выбирают напряжение на коллекторе $U_к$ (рис. 2.12). Совокупность соотношений (2.23) и (2.23, а) позволяет по значениям двух входящих в них величин определить две другие величины.

Рис. 2.11. Семейство коллекторных характеристик биполярного транзистора

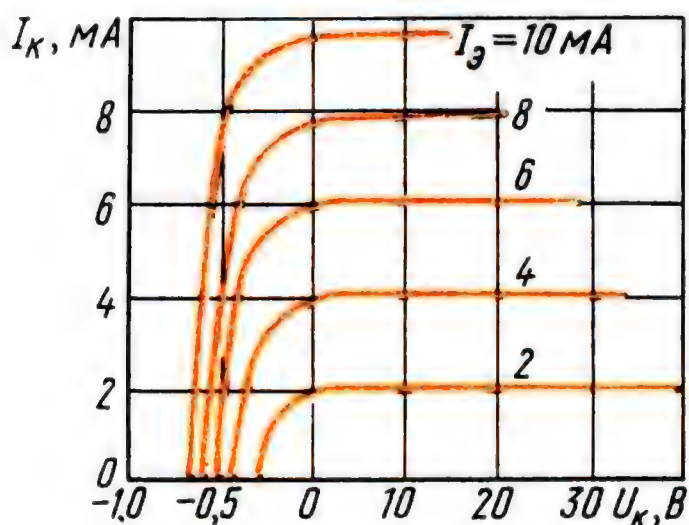
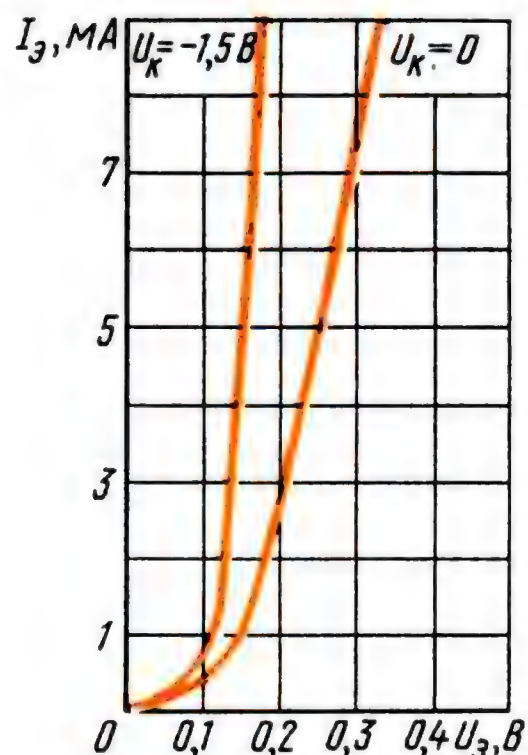


Рис. 2.12. Семейство эмиттерных характеристик биполярного транзистора



Для активного режима работы транзистора типа $n-p-n$ справедливы условия $U_K > 0$ и $U_K \gg kT/q$. При этом можно записать

$$I_K = \alpha I_E + I_{K0}, \quad (2.24)$$

$$U_E = \frac{kT}{q} \ln \frac{I_E}{I_{E0}}, \quad (2.25)$$

где I_{K0} — обратный ток коллектора; I_{E0} — обратный ток эмиттера.

Для выражения коэффициента передачи тока через физические параметры транзисторной структуры ограничимся линейной задачей, т. е. будем считать, что коэффициент передачи тока не зависит от тока эмиттера I_E . Как видно из рис. 2.8, г, ток коллектора обусловлен только электронами, так как дырки не могут перейти из базы в коллектор через высокий потенциальный барьер, а внутри коллекторной области концентрация дырок ничтожно мала. Кроме того, из этого же рисунка видно, что ток эмиттера обусловлен обоими типами подвижных носителей заряда. При этих условиях коэффициент передачи тока эмиттера можно выразить соотношением

$$\alpha = \beta \gamma, \quad (2.26)$$

где β — коэффициент переноса электронов через базу, показывающий, какая часть инжектированных электронов достигает коллекторного перехода; γ — коэффициент инжекции электронов из эмиттера в базу.

Электронную и дырочную составляющие тока эмиттера можно вычислить из решения соответствующих уравнений непрерывности. Если предположить, что в области объемного заряда эмиттерного перехода скорости рекомбинации и генерации электронно-дырочных пар малы и не учитывать влияния внутренних статических полей в базовой и эмиттерной областях, то электронная

и дырочная составляющие тока эмиттера будут соответственно равны:

$$I_{nэ} = \frac{qD_n n_{p0}}{L_n} (e^{qU_э/kT} - 1), \quad (2.27)$$

$$I_{pэ} = \frac{qD_p p_{n0}}{L_p} (e^{qU_э/kT} - 1), \quad (2.28)$$

где n_{p0} , p_{n0} — равновесные концентрации неосновных дырок и электронов в базе и эмиттере; D_n , D_p — коэффициенты диффузии инжектируемых электронов и дырок; L_n и L_p — диффузионные длины инжектируемых электронов и дырок в базовой и эмиттерной областях.

Коэффициент инжекции эмиттерного перехода определяет полезную составляющую тока эмиттера, т. е. часть полного тока эмиттера, возникающую в результате инжекции электронов в базу. Следовательно, этот коэффициент можно выразить как

$$\gamma = \frac{I_{nэ}}{I_{nэ} + I_{pэ}} = \frac{D_n n_{p0}}{L_n} \left(\frac{D_p p_{n0}}{L_p} + \frac{D_n n_{p0}}{L_n} \right)^{-1} \quad (2.29)$$

Пользуясь соотношением Эйнштейна $\mu/D = q/kT$ и учитывая, что $n_{p0}p_{p0} = p_{n0}n_{n0} = n_i^2$, $\sigma_n \approx q\mu_n n_{n0}$, $\sigma_p \approx q\mu_p p_{p0}$, получим

$$\gamma = \left(1 + \frac{I_{pэ}}{I_{nэ}} \right)^{-1} = \left(1 + \frac{1/\sigma_n L_p}{1/\sigma_p L_n} \right)^{-1} = \left(1 + \frac{\rho_n/L_p}{\rho_p/L_n} \right)^{-1} \quad (2.30)$$

Отношение ρ_n/L_p представляет собой поперечное (параллельное переходу) сопротивление R_n слоя на n -стороне эмиттерного перехода с толщиной, равной диффузионной длине L_p инжектируемых в эмиттер дырок. Аналогично предыдущему, отношение ρ_p/L_n можно рассматривать как поперечное омическое сопротивление R_p слоя на p -стороне эмиттерного перехода с толщиной, равной диффузионной длине L_n инжектируемых в базу электронов. Поэтому соотношение (2.30) можно переписать в виде

$$\gamma = \left(\frac{R_n + R_p}{R_n} \right)^{-1} = \left(1 + \frac{R_p}{R_n} \right)^{-1} \quad (2.31)$$

Так как эмиттерная область транзистора легирована намного сильнее базовой области, то $R_n \ll R_p$ и

$$\gamma \approx 1 - R_n/R_p. \quad (2.32)$$

Из соотношения (2.32) видно, что коэффициент инжекции нетрудно сделать близким к единице. В рассматриваемом случае основная часть тока через p - n -переход переносится электронами. Любую транзисторную структуру изготавливают так, чтобы ширина базовой области w была намного меньше диффузионной длины L инжектируемых в нее носителей. Для транзисторов типа n - p - n всегда выполняется условие $L_n \gg w$. Так как коллекторный переход смещается в обратном направлении, то концент-

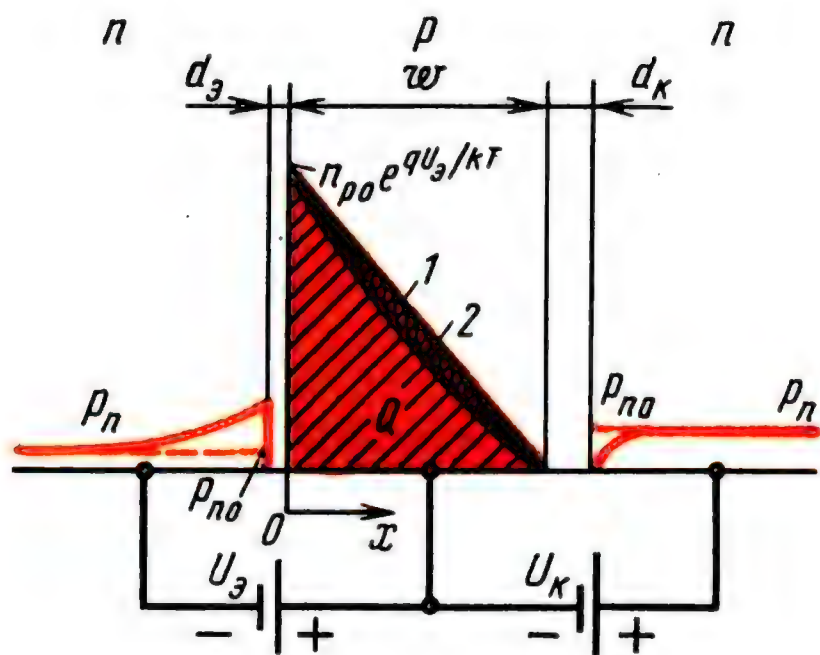


Рис. 2.13. Распределение концентрации подвижных носителей заряда в активных областях биполярного транзистора

распределение концентрации электронов в базе оказывается нелинейным (кривая 2). Заметим, что наклон кривой 1 пропорционален току и по ширине базы не сохраняется постоянным, как это имеет место при линейной аппроксимации распределения. Этот наклон уменьшается по мере приближения к коллекторному переходу, что легко объяснить, если учесть, что часть инжектируемых носителей заряда рекомбинирует и не дает вклада в ток коллектора.

Коэффициент инжекции для этого случая может быть представлен в виде

$$\gamma = \left(1 + \frac{I_{pэ}}{I_{nэ}}\right)^{-1} \approx \left[1 + \frac{(qD_p p_{n0}/L_p) \exp(qU_э/kT)}{(qD_n n_{p0}/L_n) \exp(qU_э/kT)}\right]^{-1} \approx \left[1 + \frac{1/\sigma_{nэ} L_p}{1/\sigma_{pб} w}\right]^{-1} = \left(1 + \frac{R_{nэ}}{R_{pб}}\right)^{-1}. \quad (2.33)$$

Приведенное соотношение имеет такой же вид, как и соотношение (2.32), если не считать, что сопротивление слоя $R_{pб}$ представляет теперь сопротивление базовой области, имеющей ширину w . Как и в предыдущем случае, при более сильном легировании эмиттерной области, т. е. при $R_{pб} \gg R_{nэ}$, коэффициент инжекции близок к единице.

Коэффициент переноса β определяется как отношение тока неосновных носителей заряда, достигающих коллекторного перехода, к току неосновных носителей заряда, инжектируемых в базу эмиттером. Коэффициент переноса вычисляют из решения уравнения непрерывности

$$\frac{d^2(n - n_{p0})}{dx^2} - \frac{n - n_{p0}}{D_n \tau_n} = 0 \quad (2.34)$$

с граничными условиями в точках $x = 0$ и $x = w$.

В результате решения получаем

$$\beta = \frac{I_{нк}}{I_{nэ}} = \frac{1}{\text{ch}(w/L_n)} \approx 1 - w^2/2L_n^2. \quad (2.35)$$

рация неосновных носителей заряда вблизи него стремится к нулю. Распределение концентрации неосновных носителей заряда в рабочих областях транзисторной структуры показано на рис. 2.13. На этом рисунке распределение концентрации неосновных носителей заряда — электронов, инжектируемых в базу, аппроксимировано линейной функцией (прямая 1), равной нулю у коллектора при $x = w$. В действительности часть электронов рекомбинирует с основными дырками базы, поэтому истинное рас-

Отсюда следует, что коэффициент переноса стремится к единице при $w \ll L_n$. Приближенное соотношение (2.35) можно вывести исходя из более простых физических соображений.

Для линейного приближения распределения концентрации электронов в базовой области транзистора плотность электронной составляющей тока эмиттера

$$j_{nэ} \approx \frac{qD_n n_{p0} \exp(qU_э/kT)}{w}. \quad (2.36)$$

Вследствие рекомбинации части инжектированных электронов с основными дырками базы плотность электронной составляющей тока эмиттера уменьшается на величину $J_{рек}$. Поскольку плотность рекомбинационного тока определяется скоростью рекомбинации избыточных электронов во всей базовой области, ее можно выразить как

$$J_{рек} \approx \frac{qwn_{p0}}{2\tau_n} \exp(qU_э/kT). \quad (2.37)$$

Далее из соотношений (2.36) и (2.37) получаем

$$\beta \approx \frac{J_{nэ} - j_{рек}}{j_{рек}} = 1 - \frac{J_{рек}}{J_{nэ}} = 1 - \frac{w^2}{2L_n^2}. \quad (2.38)$$

Ранее было показано, что коэффициент передачи тока α зависит от коэффициента инжекции γ и коэффициента переноса носителей через базу β . Однако этот коэффициент может также зависеть от эффективности работы коллектора. Из рис. 2.13 видно, что электроны, диффундирующие через базу и собирающиеся справа от коллекторного перехода, становятся основными носителями заряда. Эти электроны создают в коллекторной области электрическое поле, которое стремится вытянуть из нее неосновные носители заряда — дырки — в коллекторный переход. *Вытягиваемые дырки* дают дополнительный вклад в коллекторный ток неосновных носителей заряда, т. е. увеличивает эффективность коллектора и коэффициент передачи тока α .

Другим механизмом, увеличивающим эффективность коллектора и коэффициент передачи тока, является лавинный эффект. При большом обратном смещении коллектора поле в области объемного заряда становится достаточно сильным и может сообщать подвижным носителям заряда кинетическую энергию, достаточную для разрыва валентных связей между атомами кристаллической решетки полупроводника. Возникающие в результате такого процесса электроны и дырки также ускоряются электрическим полем до приобретения необходимой кинетической энергии, что приводит к возникновению лавины. Механизм лавинного умножения играет очень важную роль в определении пробивного напряжения переходов.

На рис. 2.13 показано распределение концентрации подвижных носителей заряда при так называемом *нормальном включении транзистора*, когда эмиттерный переход смещается в прямом

направлении, а коллекторный — в обратном. Поскольку удовлетворяется условие $L_n \gg w$, распределение концентрации неосновных носителей заряда — электронов, инжектируемых из эмиттерной области в базовую, можно представить экспоненциальным законом (кривая 1 на рис. 2.13). Прямая 1 на рис. 2.13 представляет собой результат линейной аппроксимации распределения $n(x)$, которым удобно пользоваться в инженерных расчетах. Однако в наиболее общем случае необходимо учитывать, что часть электронов, инжектированных в базу, рекомбинирует внутри нее с основными носителями заряда — дырками. Заряд, вносимый электронами в базу,

$$Q_n = \frac{w}{2} q n_{p0} \exp\left(\frac{qU_3}{kT}\right), \quad (2.39)$$

где n_{p0} — равновесная концентрация неосновных носителей заряда — электронов в базовой области.

Если коллектор и эмиттер поменять местами (инверсное включение), то коэффициентом передачи тока будет инверсный коэффициент α_I , определяемый концентрацией электронов, инжектируемых из коллектора в базу. Так как коллекторная область содержит малую по сравнению с эмиттерной областью концентрацию примесей, то инверсный коэффициент инжекции γ_I оказывается весьма малым и обычно изменяется в пределах 0,1—0,6.

При анализе статических режимов работы транзистора удобно пользоваться формулами Эберса — Молла, которые содержат нормальные и инверсные значения параметров и пригодны для любого сочетания полярностей напряжений на переходах. Эти формулы определяют следующие значения токов эмиттера, коллектора и базы:

$$I_3 = \frac{I_{30}}{1 - \alpha \alpha_I} \left[\exp\left(\frac{qU_3}{kT}\right) - 1 \right] - \frac{\alpha_I I_{K0}}{1 - \alpha \alpha_I} \left[\exp\left(\frac{qU_K}{kT}\right) - 1 \right], \quad (2.40)$$

$$I_K = \frac{\alpha I_{30}}{1 - \alpha \alpha_I} \left[\exp\left(\frac{qU_3}{kT}\right) - 1 \right] - \frac{I_{K0}}{1 - \alpha \alpha_I} \times \\ \times \left[\exp\left(\frac{qU_K}{kT}\right) - 1 \right], \quad (2.41)$$

$$I_6 = \frac{(1 - \alpha) I_{30}}{1 - \alpha \alpha_I} \left[\exp\left(\frac{qU_3}{kT}\right) - 1 \right] + \frac{(1 - \alpha_I) I_{K0}}{1 - \alpha \alpha_I} \times \\ \times \left[\exp\left(\frac{qU_K}{kT}\right) - 1 \right]. \quad (2.42)$$

В соотношениях (2.40) — (2.42) через α обозначен нормальный коэффициент передачи тока. Если учесть, что $\alpha I_{30} = \alpha_I I_{K0}$ и решить уравнения (2.40), (2.41) относительно $I_K = I_K(U_K, I_3)$ и $U_3 = U_3(I_3, U_K)$, то можно построить семейства коллекторных и эмиттерных характеристик, выбирая в качестве параметров соответственно I_3 , U_K . Рассмотрим особенности работы транзистора при его инверсном включении в переключающих транзисторных

схемах. Простейшая из них показана на рис. 2.14. В режиме насыщения падения напряжений на эмиттерном и коллекторном переходах не превышают нескольких значений отношения $kT/q = 0,26$ В (при $T = 300$ К). Поэтому напряжения U_K и U_6 значительно превышают междуэлектродные напряжения $U_{6э}$ и $U_{Kэ}$. В таком режиме, соответствующем открытому состоянию транзистора, входной I_6 и выходной I_K токи задаются параметрами внешней цепи:

$$I_6 = (U_6 - U_{6э})/R_6 \approx U_6/R_6, \quad (2.43)$$

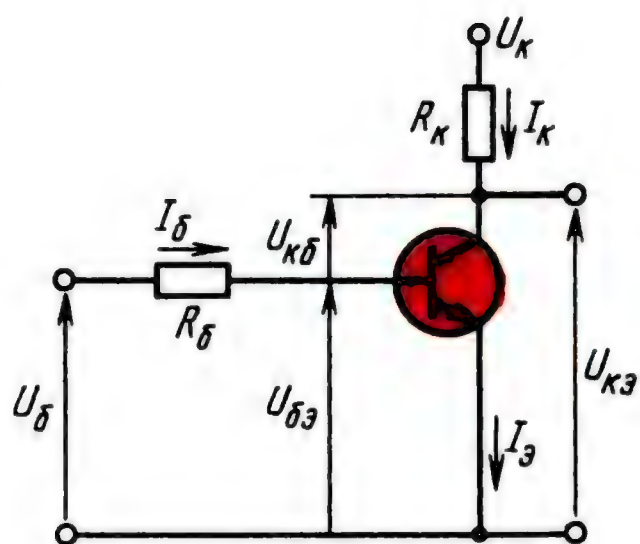


Рис. 2.14. Переключающая схема на биполярном транзисторе

$$I_K = (U_K - U_{Kэ})/R_K \approx U_K/R_K. \quad (2.44)$$

Для характеристики режима насыщения пользуются так называемым критерием насыщения, который определяется следующим образом. На границе насыщения при $U_K = 0$ ток коллектора

$$I_K = BI_6, \quad (2.45)$$

где B — коэффициент усиления по току транзистора, включенного по схеме с общим эмиттером.

При насыщении ток коллектора I_{Ks} практически не зависит от тока базы, поэтому

$$I_6 > I_{Ks}/B = I_{6s}. \quad (2.46)$$

Степень насыщения определяется отношением

$$N = (I_6 - I_{6s})/I_{6s} = (BI_6 - I_{Ks})/I_{Ks}. \quad (2.47)$$

Существенным параметром является напряжение насыщения между коллектором и эмиттером. В режиме насыщения потенциал базы становится более отрицательным, чем потенциал эмиттера и коллектора, поэтому напряжение $U_{K0} = U_{K6} - U_{6э}$ очень мало, так как оно представляет собой сумму двух противоположных по знаку потенциалов.

Если транзистор типа $n-p-n$ включен по схеме с общим эмиттером, то напряжение насыщения

$$U_{K0} = -\frac{kT}{q} \ln \frac{\alpha_f \left[1 - \frac{I_K(1-\alpha)}{\alpha I_6} \right]}{1 + \frac{I_K(1-\alpha_f)}{I_6}}. \quad (2.48)$$

Из этого соотношения следует, что напряжение насыщения зависит от токов, задаваемых внешними цепями транзистора.

Однако соотношение (2.48) является приближенным, так как не учитывает объемных омических сопротивлений эмиттерной и коллекторной областей транзистора, которые в режиме насыщения играют существенную роль. Поэтому для определения точно-

го значения напряжения $U_{к0}$ в эквивалентной схеме насыщенного транзистора должны быть учтены сопротивления материалов эмиттера $r_{тэ}$ и коллектора $r_{тк}$, включенные последовательно с сопротивлениями переходов. При этом напряжение насыщения

$$U_{к0} = -\frac{kT}{q} \ln \frac{\alpha_I \left[1 - \frac{I_{к(1-\alpha)}}{\alpha I_6} \right]}{1 + \frac{I_{к(1-\alpha)}}{I_6}} + I_э r_{тэ} + I_к r_{тк}. \quad (2.49)$$

Основные параметры, характеризующие усилительные свойства транзистора, зависят от частоты вследствие конечного значения времени пролета носителей заряда через базу и область объемного заряда коллекторного перехода, а также вследствие влияния емкостей эмиттера и коллектора. В зависимости от конструкции транзистора, физических параметров его областей и режима работы частотные свойства определяются в основном одним или несколькими из перечисленных факторов.

Рассмотрим некоторые другие параметры транзистора, определяющие его важнейшие свойства.

Дифференциальное сопротивление эмиттерного перехода вычисляют из в. а. х., уравнение которой для прямого смещения имеет вид

$$I_э = I_{э0} \left[\exp \left(\frac{qU_{эб}}{kT} \right) - 1 \right], \quad (2.50)$$

откуда следует, что

$$r_э = \left. \frac{\partial U_{эб}}{\partial I_э} \right|_{U_{кб} = \text{const}} = \frac{kT}{qI_э}. \quad (2.51)$$

Дифференциальное сопротивление $r_э$ обратно пропорционально току эмиттера.

Дифференциальное сопротивление коллекторного перехода $r_к$ обусловлено расширением области объемного заряда при увеличении обратного смещения и описывается выражением

$$r_к = \left. \frac{\partial U_{кб}}{\partial I_к} \right|_{I_э = \text{const}} = \sqrt{\frac{2qN_a}{\varepsilon\varepsilon_0}} \frac{L\sqrt{U_{кб}}}{\omega\gamma I_э}, \quad (2.52)$$

где $U_{кб}$ — напряжение смещения коллекторного перехода; N_a — концентрация акцепторных атомов в базовой области для случая их равномерного распределения; ε — относительная диэлектрическая проницаемость полупроводника; ε_0 — диэлектрическая проницаемость вакуума.

Необходимо отметить, что сопротивление $r_к$ обратно пропорционально току эмиттера.

Коэффициент обратной связи по напряжению, характеризующий влияние коллекторного напряжения на эмиттерное в связи с модуляцией ширины базы, определяется так:

$$\mu_{эк} = \frac{\partial U_{эб}}{\partial U_{кб}} = -\frac{kT}{q\omega\sqrt{U_{кб}}} \sqrt{\frac{\varepsilon\varepsilon_0}{2qN_a}}. \quad (2.53)$$

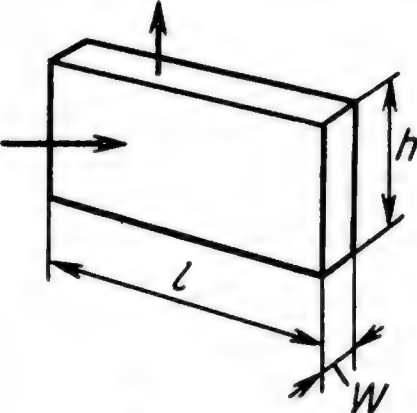
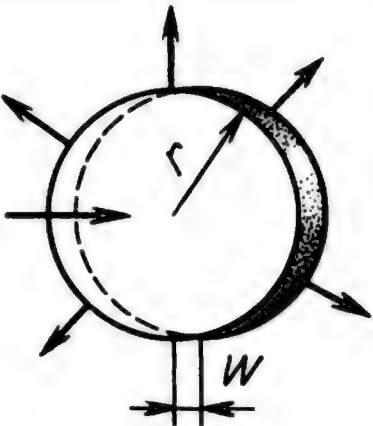
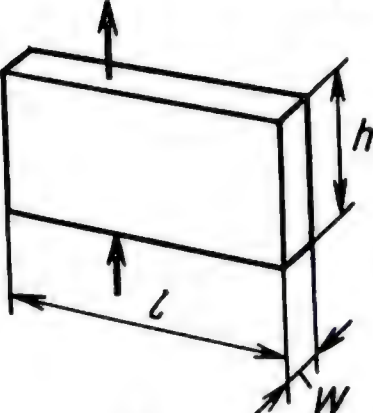
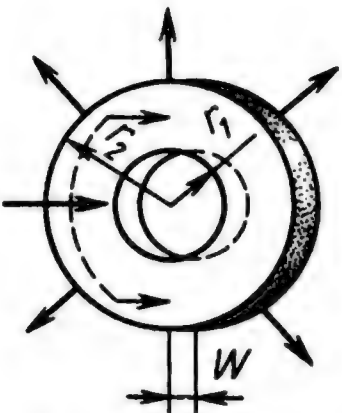
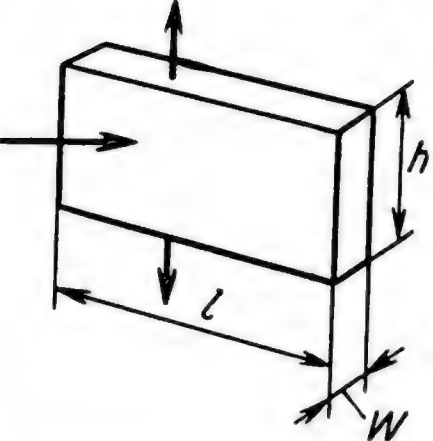
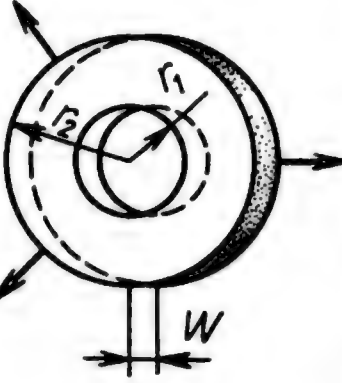
Знак минус в правой части соотношения (2.53) показывает,

что возрастание по абсолютному значению напряжения на коллекторе вызывает уменьшение напряжения на эмиттере.

Объемное сопротивление базовой области транзистора в сильной степени зависит от конфигурации. Расчетные формулы сопротивлений базовой области для некоторых несложных конфигураций транзисторов приведены в табл. 2.1. Стрелками на

Т а б л и ц а 2.1

Расчетные формулы сопротивления базовой области транзистора

Форма базовой области	Сопротивление r_6	Форма базовой области	Сопротивление r_6
	$\frac{\rho}{3w} \frac{h}{l}$		$\frac{\rho}{8\pi w}$
	$\frac{\rho}{12w} \frac{h}{l}$		$\frac{\rho}{4\pi w} \ln \frac{r_2}{r_1}$
	$\frac{\rho}{w} \frac{h}{l}$		$\frac{\rho}{2\pi w} \ln \frac{r_2}{r_1}$

рисунках таблицы обозначены направления тока. Заштрихованные участки соответствуют омическим базовым контактам.

Коллекторный и эмиттерный p - n -переходы транзистора обладают емкостными свойствами. Эквивалентная емкость p - n -перехода включает в себя барьерную и диффузионную составляющие и подключена параллельно сопротивлению p - n -перехода. Диффузионная емкость преобладает при прямом смещении, а барьерная — при обратном. Диффузионная емкость эмиттера

$$C_{э. \text{ диф}} = \frac{1}{r_э} \frac{w}{2D_n} = \frac{qI_э t_D}{kT} = \frac{t_D}{r_э}, \tag{2.54}$$

где t_D — среднее время пролета носителей заряда через базу; D_n — коэффициент диффузии электронов через базу.

Диффузионная емкость коллекторного перехода

$$C_{\text{к. диф}} = \sqrt{\frac{\epsilon \epsilon_0}{2qN_a} \frac{wI_3}{D_n \sqrt{U_{\text{кб}}}}} \quad (2.55)$$

Барьерные емкости p - n -переходов определяются суммой:

$$C_{\text{бар}} = C'_{0\text{бар}} S_{\text{раб}} + C''_{0\text{бар}} S_{\text{бок}}, \quad (2.56)$$

где $C'_{0\text{бар}}$ — удельная барьерная емкость в рабочей части перехода; $C''_{0\text{бар}}$ — удельная барьерная емкость боковой поверхности перехода; $S_{\text{раб}}$ — площадь рабочей поверхности перехода; $S_{\text{бок}}$ — площадь боковой поверхности перехода, равная произведению периметра перехода на его глубину.

Для ступенчатого или резкого p - n -перехода при $N_d \gg N_a$ удельная барьерная емкость

$$C'_{0\text{бар}} = \sqrt{\frac{\epsilon \epsilon_0 q N_a}{2(\varphi_k - U)}} \quad (2.57)$$

Здесь N_a — концентрация атомов акцепторной примеси в низколегированной p -области; φ_k — диффузионный, или контактный, потенциал; U — напряжение, приложенное к p - n -переходу.

Для линейного, или плавного, p - n -перехода удельная барьерная емкость

$$C'_{0\text{бар}} = \sqrt[3]{\frac{q \epsilon^2 \epsilon_0^2 a}{12(\varphi_k - U)}}, \quad (2.58)$$

где a — градиент примесной концентрации в плоскости технологической границы p - n -перехода.

Как следует из рассмотрения, работа биполярного транзистора основана на процессах перемещения подвижных носителей заряда (электронов и дырок) через эмиттерный и коллекторный p - n -переходы. В различных ИМС наряду с наиболее распространенными транзисторами типа n - p - n используются транзисторы типа p - n - p , причем комбинация обоих типов биполярных транзисторов в некоторых случаях позволяет существенно улучшить частотные свойства ИМС и снизить потребляемую мощность.

Однако по мере дальнейшего развития микроэлектроники четко определяются области, в которых применение биполярных транзисторов оказывается невозможным или экономически нецелесообразным. В первую очередь это относится к таким функционально законченным изделиям, как постоянные и оперативные запоминающие устройства, калькуляторы и микропроцессоры. Существенные недостатки биполярных транзисторов проявляются также при их использовании в микромощных ИМС, предназначенных для применения в бортовых и космических системах. Все это потребовало разработки новых активных приборов, которые были бы свободны от ряда недостатков, присущих биполярным транзисторам. Наибольшие успехи в этом направлении достигнуты в области практического использования различных

классов приборов, принцип действия которых основан на управлении электронными процессами со стороны внешнего электрического поля.

§ 2.4. ПРОЕКТИРОВАНИЕ БИПОЛЯРНЫХ ТРАНЗИСТОРОВ

● Транзистор является основным элементом ИМС, поэтому исходя из предъявляемых к нему требований выбирают физическую структуру различных областей, т. е. задаются определенными электрофизическими параметрами, к числу которых относятся концентрации легирующих примесей, подвижности электронов и дырок, времена жизни и скорости рекомбинации подвижных носителей заряда, диэлектрическая проницаемость исходного полупроводникового материала.

Выбранная физическая структура транзистора используется для расчета остальных элементов ИМС.

Рассмотрим в качестве примера транзистор ИМС, элементы которой изолированы обратно смещенными p - n -переходами. Транзистор такой схемы содержит следующие слои: эмиттерный, базовый, коллекторный, эпитаксиальный, а также скрытый высоколегированный. Все эти слои изготавливаются на исходном высокоомном основании полупроводникового материала, обычно кремния. Удельное объемное сопротивление подложки должно быть большим ($1—10 \text{ Ом} \cdot \text{см}$), чтобы обеспечить получение высокого пробивного напряжения перехода коллектор — подложка и малую барьерную емкость. Толщину подложки выбирают достаточно большой ($0,25—0,40 \text{ мм}$), чтобы она выдерживала механические нагрузки в процессе обработки.

Уровень легирования эпитаксиального n -слоя выбирают исходя из противоречивых требований: для получения высокого пробивного напряжения и малой емкости перехода коллектор — база уровень легирования должен быть низким, а для получения низкого последовательного сопротивления коллекторной области — высоким. В большинстве случаев удельное сопротивление эпитаксиального слоя составляет $0,1—0,5 \text{ Ом} \cdot \text{см}$, а его толщина изменяется в пределах от $2,5$ до 10 мкм . Использование тонких эпитаксиальных слоев (до 3 мкм) позволяет существенно уменьшить паразитные емкости и тем самым увеличить плотность размещения элементов и повысить максимальную рабочую частоту ИМС.

Последовательное сопротивление коллекторной области транзистора регулируется путем введения в его структуру скрытого n^+ -слоя. В области коллектора, где формируется омический контакт, проводится диффузия донорной примеси для образования n^+ -области. Этим обеспечивается предотвращение инверсии слаболегированного эпитаксиального слоя, так как алюминий, используемый при выполнении омического контакта, является акцептором. В структуре со скрытым высоколегированным слоем последовательное сопротивление коллекторной области составляет обычно $10—50 \text{ Ом}$.

Уровни легирования эмиттерной и базовой областей также

выбирают с учетом нескольких противоречивых требований. В частности, для увеличения коэффициента инжекции эмиттера и повышения пробивного напряжения перехода эмиттер — база уровень легирования базовой области необходимо понижать. Однако это привело бы к недопустимому возрастанию паразитного омического сопротивления между базовым контактом и активной областью базы. Кроме того, если поверхностная концентрация базового слоя становится менее $5 \cdot 10^{16} \text{ см}^{-3}$, то на поверхности этого слоя возможно образование инверсной n -области, наводимой нескомпенсированным положительным неподвижным зарядом, локализованным в покрывающем поверхность слое оксида. В результате между коллекторной и эмиттерной областями может возникнуть проводящий слой. Увеличение уровня легирования эмиттера требуется для получения более высокого коэффициента инжекции. Но при очень высоких уровнях легирования, близких к пределу растворимости соответствующей примеси в кремнии (до 10^{21} см^{-3}), возникают искажения структуры кристаллической решетки, что в свою очередь вызывает уменьшение времени жизни неосновных носителей заряда в эмиттере и, следовательно, уменьшение коэффициента инжекции.

На рис. 2.15, а показана структура планарно-эпитаксиального транзистора полупроводниковой ИМС со скрытым n^+ -слоем. Его отличие от дискретного транзистора подобного типа заключается в том, что коллекторный вывод выполнен с верхней стороны исходной подложки, что и обуславливает более высокое последовательное сопротивление коллекторной области. Диодная изоляция островка вокруг коллекторной области интегрального транзистора вносит два паразитных элемента: диод $D_{кп}$ на переходе коллектор — подложка и емкость $C_{кп}$ на том же переходе,

как показано на рис. 2.15, б. Структура между эмиттерным, базовым и коллекторным контактами на рис. 2.15, б электрически эквивалентна дискретному транзистору. Те или иные числовые значения номиналов сопротивления r_k и емкости $C_{кп}$ зависят от геометрической конфигурации и расположения транзистора на подложке. Скрытый n -слой обеспечивает низкоомный путь тока от активной коллекторной области к коллекторному контакту и уменьшает паразитное влияние транзистора p - n - p между базой p -типа и подложкой n -типа при прямом смещении.

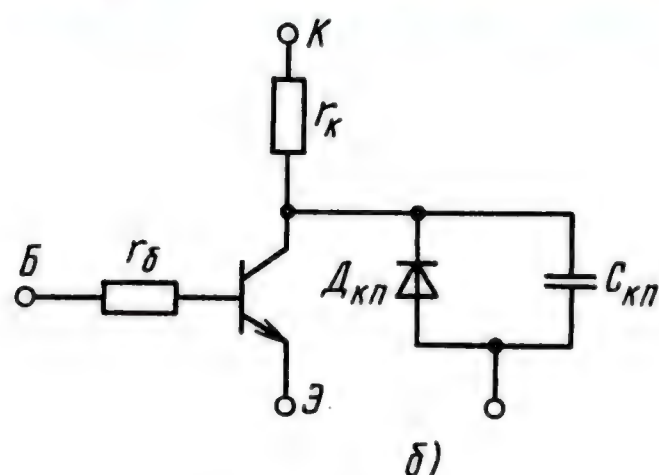
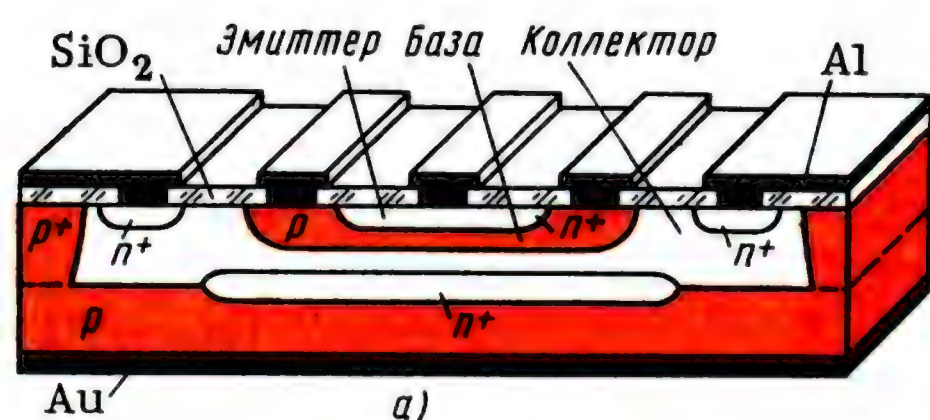


Рис. 2.15. Структура (а) и эквивалентная схема (б) транзистора ИМС со скрытым n^+ -слоем

Типичное распределение концентраций примесных атомов в структуре планарно-эпитаксиального транзистора полупроводниковой ИМС показано на рис. 2.16.

Расплывание примесного профиля внутри скрытого n^+ -слоя (кривая 1) обусловлено диффузией атомов примеси из высоколегированного слоя исходной подложки в эпитаксиальный слой как непосредственно в процессе эпитаксиального на-

ращивания, так и при последующих высокотемпературных процессах. Для типичных структур с изоляцией p - n -переходом при толщине эпитаксиального слоя 8—10 мкм область расплывания, отсчитанная от верхней поверхности исходной подложки p -типа, составляет 3—4 мкм. Поверхностное сопротивление материала скрытого n^+ -слоя обычно изменяется в пределах 12—18 Ом/□. Область расплывания профиля в n -слое можно уменьшить, если в качестве легирующих элементов использовать элементы с меньшими коэффициентами диффузии, например мышьяк или сурьму.

Пунктирная прямая 2 на рис. 2.16 соответствует распределению примесных атомов в эпитаксиальном слое, которое обычно является однородным. Выбор значения удельного объемного сопротивления эпитаксиального слоя $\rho_{\text{эп}}$ обусловлен необходимостью обеспечения достаточно высокого напряжения пробоя перехода база — коллектор. Кривая 3 соответствует распределению примесных атомов акцепторного типа в базе. Уравнение этой кривой приблизительно может быть представлено гауссовой функцией, а типичные значения удельного поверхностного сопротивления составляют 120—200 Ом/□. Распределение атомов эмиттерной примеси донорного типа представлено кривой 4. При формировании эмиттерной области транзисторной структуры в качестве легирующего элемента обычно используют фосфор. Уравнение кривой 4 с высокой степенью точности может быть представлено двумя функциями дополнительного интеграла ошибок способом, описанным в настоящей главе. Поверхностная концентрация атомов эмиттерной примеси примерно соответствует пределу их растворимости при температуре диффузии, т. е. составляет величину порядка 10^{21} см $^{-3}$. Ширину базовой области транзистора, заключенной между коллекторным и эмиттерным переходами, обычно выбирают в пределах 0,6—0,8 мкм с допустимыми отклонениями, составляющими $\pm 0,1$ мкм.

Внутри базовой области транзистора, изготовленного методом двойной диффузии, возникает сильное электрическое поле, обусловленное действием градиента примесной концентрации. Поэто-

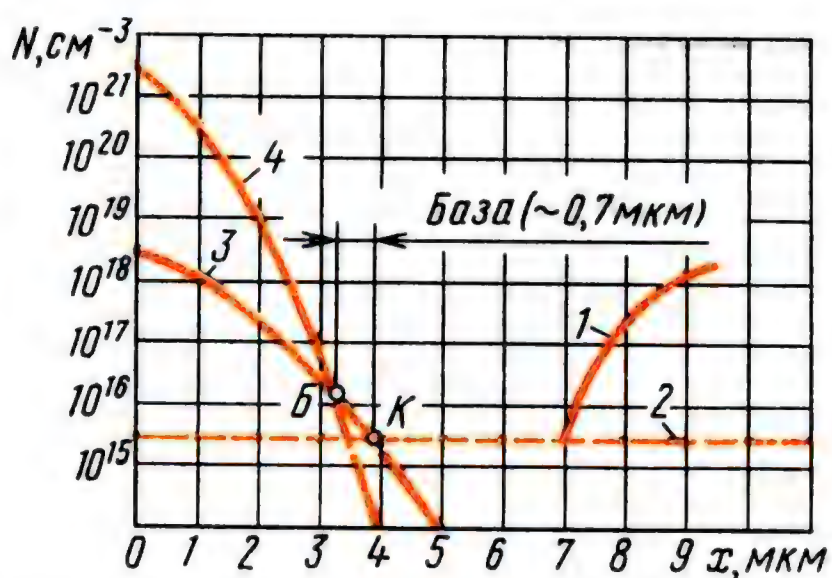


Рис. 2.16. Распределение концентрации примесных атомов в структуре транзистора ИМС

му перенос неосновных носителей заряда через базу осуществляется как за счет диффузии, так и за счет дрейфа под действием электрического поля. Поскольку толщина активной области базы очень мала, время пролета неосновных носителей заряда через базу не является основным фактором, определяющим частотные свойства транзистора ИМС. В большинстве случаев частотные характеристики схем в наибольшей степени зависят от паразитных емкостей переходов и последовательных сопротивлений областей транзистора. Влияние паразитных параметров может быть уменьшено за счет максимально возможного уменьшения геометрических размеров транзистора, допускаемого разрешающей способностью процесса фотолитографии.

● В процессе проектирования топологии транзистора полупроводниковой ИМС целесообразно проанализировать несколько различных конфигураций, из которых затем можно выбрать вариант, в наибольшей степени удовлетворяющий тому или иному схемотехническому решению.

Электрические характеристики транзистора зависят в основном от размеров его областей, поэтому необходимо учитывать следующие факторы:

а) площадь коллектора определяет емкость перехода коллектор — подложка и последовательное сопротивление коллекторной области;

б) площадь базы определяет емкость перехода база — коллектор и распределенное сопротивление базовой области;

в) площадь и периметр эмиттера оказывают влияние на частотные и токовые характеристики транзистора.

В цифровых ИМС, являющихся обычно маломощными, размеры каждой из областей транзистора стараются делать как можно меньшими. Однако площади p - n -переходов нельзя уменьшать беспрестанно, поскольку минимальный размер этих областей ограничивается разрешающей способностью фотолитографии, т. е. возможностью получения минимального размера окна в маскирующем слое оксида. Современная технология изготовления ИМС позволяет получать ширину окна, составляющую примерно 3—4 мкм. Необходимо также учитывать, что геометрическая конфигурация той или иной области транзисторной структуры зависит от расположения омических контактов и допустимых зазоров на совмещение.

Наиболее пригодной для микромощных ИМС является однополосковая конструкция транзистора, показанная на рис. 2.17, а. Для двухбазовой полосковой конструкции (рис. 2.17, б, в) характерно низкое сопротивление базовой области и повышенный по сравнению с предыдущей конструкцией коэффициент передачи тока. При необходимости получения малого сопротивления тела коллектора применяют конструкции транзисторов с увеличенными контактными областями к коллекторам (рис. 2.17, б—д).

Минимальные горизонтальные размеры областей транзистора определяются точностью изготовления и совмещения фотошаблонов, а также влиянием боковой диффузии. Последний эффект

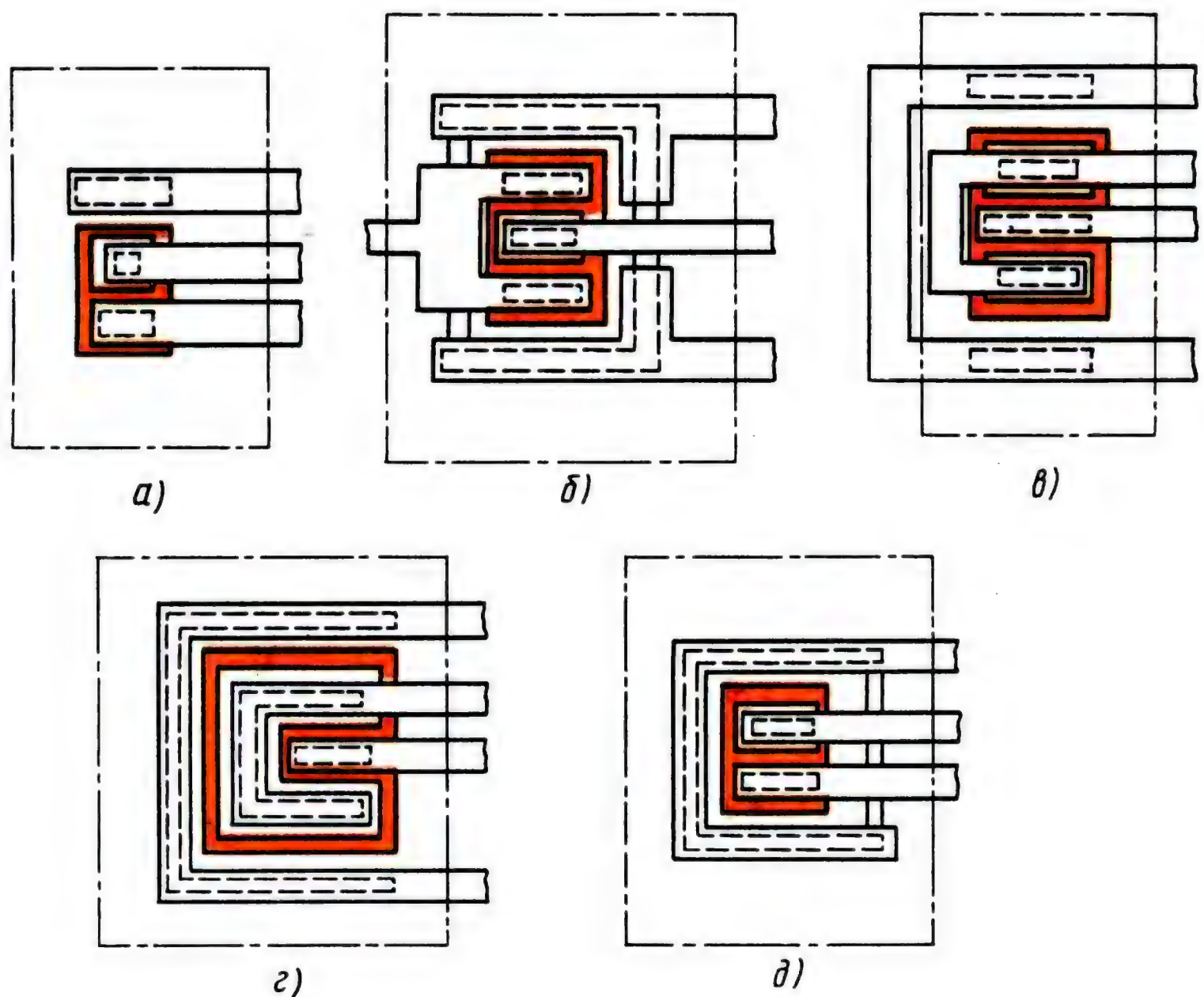


Рис. 2.17. Конфигурации транзисторов ИМС:
а — однополосковая; б—д — двухбазовые полосковые

обусловлен неоднородностью диффузионного процесса. Это означает, что при формировании любой из областей транзисторной структуры примесные атомы диффундируют не только в глубь исходной полупроводниковой подложки, но и в боковых направлениях. Поскольку при формировании полупроводниковой ИМС подложка неоднократно подвергается высокотемпературной обработке, действительные площади эмиттерной, базовой и коллекторной областей будут несколько превышать площади вскрытых окон, через которые проводилась диффузия. Эффект боковой диффузии показан на рис. 2.18 для случая диффузии примесных атомов из неограниченного (а) и ограниченного (б) источников. Кривые на этих рисунках являются так называемыми кривыми постоянной концентрации (изоконцентрационными), т. е. удовлетворяют условию $N(x, y, t)/N_s = \text{const}$, где $N(x, y, t)$ характеризует двумерное распределение атомов примеси при произвольном значении длительности диффузионного процесса t . Если $N(x, y, t)/N_s < 0,1$, то глубина диффузии в боковом направлении в обоих случаях составляет более 75% от глубины диффузии в вертикальном направлении. Поэтому с учетом воздействия обоих отмеченных факторов вокруг контактных окон в маске из двуокиси кремния оставляют зазоры размером 5—6,5 мкм.

Как видно из рис. 2.15, а, рабочая область транзистора начи-

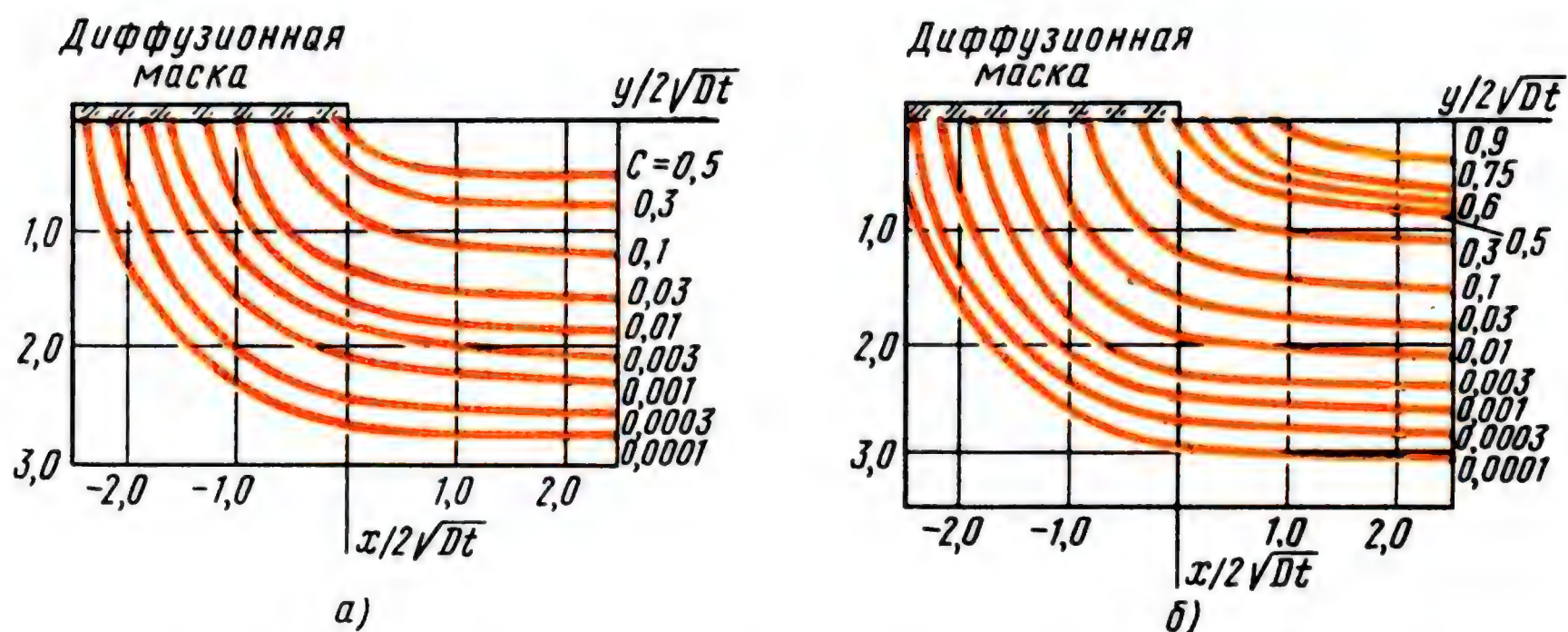


Рис. 2.18. Влияние боковой диффузии на распределение атомов примеси вблизи края маски при диффузии из неограниченного (а) и ограниченного (б) источников

нается непосредственно под эмиттером. Отсюда следует, что для обеспечения необходимого тока коллектора при минимальном последовательном падении напряжения коллекторный контакт должен располагаться как можно ближе к эмиттерному. С другой стороны, расстояние между базовой областью и коллекторным контактом должно значительно превышать длину, на которую диффундируют примесные атомы при формировании p -базы и контактной n^+ -области к коллектору в боковых направлениях. Без учета этого ограничения коллекторная и базовая области могут сомкнуться, что вызовет резкое уменьшение напряжения пробоя и увеличение обратного тока перехода коллектор — база. При типичных значениях глубины коллекторного перехода это расстояние должно составлять 12—15 мкм.

Скрытый n^+ -слой располагается под базовой областью транзистора и в принципе может простираться до площади непосредственно под коллекторным контактом. Фактическое расстояние между изолирующей стенкой p -типа и внутренними элементами транзисторной структуры сильно зависят от диффузии в боковых направлениях. При проектировании транзистора полупроводниковой ИМС следует особо учитывать, что длительность процесса изолирующей диффузии намного превышает длительность диффузии атомов примеси, в процессе которой формируется базовая область. Поэтому влияние диффузии в боковых направлениях при формировании изолированных областей и последующих процессах высокотемпературной обработки является очень существенным. Оптимальным считается такое расположение изолирующей стенки p -типа и внутренних элементов транзисторной структуры, при котором расстояние между ними составляет не менее удвоенной глубины эмиттерного перехода.

Если транзисторы ИМС предназначены для использования в высокочастотных аналоговых или быстродействующих цифро-

вых устройствах, то коллекторную область целесообразно дополнительно легировать атомами золота. Это позволяет резко сократить время жизни неосновных носителей заряда, а тем самым и время переключения транзистора.

§ 2.5. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ДИОДОВ

● Полупроводниковые диоды представляют собой электропреобразовательные элементы, имеющие два вывода от p - и n -областей соответственно. В ИМС диоды чаще всего используют в качестве выпрямителей, или элементов с односторонней электропроводностью.

Это свойство присуще p - n -переходу, на котором возникает потенциальный барьер, препятствующий перемещению основных носителей заряда. Значение возникающего при этом контактного потенциала φ_k возрастает с повышением концентраций примесных атомов с обеих сторон p - n -перехода. Если контактирующие p - и n -области являются невырожденными, то

$$\varphi_k = \frac{kT}{q} \ln \frac{n_n}{n_p} = \frac{kT}{q} \ln \frac{p_p}{p_n} \approx \frac{kT}{q} \ln \frac{N_a N_d}{n_i^2}. \quad (2.59)$$

Максимально возможное значение контактного потенциала φ_k для этого случая определяется шириной запрещенной зоны полупроводника:

$$\varphi_{k \max} = \Delta E / q. \quad (2.60)$$

Температурная зависимость контактного потенциала определяется в основном изменением собственной концентрации подвижных носителей заряда n_i , которая сильно зависит от температуры:

$$n_i = AT^{3/2} \exp(-\Delta E / 2kT), \quad (2.61)$$

где A — некоторая постоянная величина, определяемая свойствами полупроводникового материала.

Числовое значение потенциала φ_k уменьшается для кремния при повышении температуры примерно на 2 мВ на каждый градус.

Зависимость постоянного тока I , протекающего через p - n -переход, от приложенного к нему постоянного напряжения описывается идеализированным теоретическим соотношением

$$I = I_s [\exp(qU/kT) - 1], \quad (2.62)$$

где I_s — ток насыщения.

Этот ток обусловлен дрейфовым перемещением через p - n -переход неосновных носителей заряда:

$$I_s = qS \left(\frac{p_n L_p}{\tau_p} + \frac{n_p L_n}{\tau_n} \right) = qS n_i^2 \left(\frac{L_p}{\tau_p N_a} + \frac{L_n}{\tau_n N_d} \right), \quad (2.63)$$

где S — площадь p - n -перехода; L_p , τ_p — диффузионная длина и время жизни инжектируемых дырок в n -области; L_n , τ_n — диффу-

зионная длина и время жизни инжектируемых электронов в p -области.

В большинстве случаев в ИМС используют p - n -переходы, у которых концентрация примесных атомов в одной из областей значительно больше, чем в другой. Если, например, $N_d \gg N_a$, то в соотношении (2.63) существенным окажется только первое слагаемое, заключенное в скобки, и ток насыщения

$$I_s \approx qSn_i^2 \frac{L_p}{\tau_p N_a}. \quad (2.64)$$

Так как ток насыщения пропорционален квадрату собственной концентрации носителей заряда, то он проявляет сильную температурную зависимость (в кремниевых p - n -переходах удваивается при повышении температуры на каждые 5°C).

В. а. х. диода, определяемая соотношением (2.62), представлена кривой 1 на рис. 2.19. При прямом напряжении смещения ($U > 0$), превышающем несколько kT/q , выполняется условие $\exp(q/kT) \gg 1$, тогда уравнение прямой ветви в. а. х. принимает вид

$$I_{пр} \approx I_s e^{qU/kT}. \quad (2.65)$$

При обратном напряжении смещения ($U < 0$), также превышающем несколько kT/q , в соотношении (2.62) можно пренебречь экспоненциальным членом и считать, что $I_{обр} \approx I_s = \text{const.}$

У реальных полупроводниковых диодов часто наблюдается отклонение от зависимости типа (2.62). В материалах с широкой запрещенной зоной, в частности в кремнии, концентрация неосновных носителей заряда очень мала. Поэтому преимуществен-

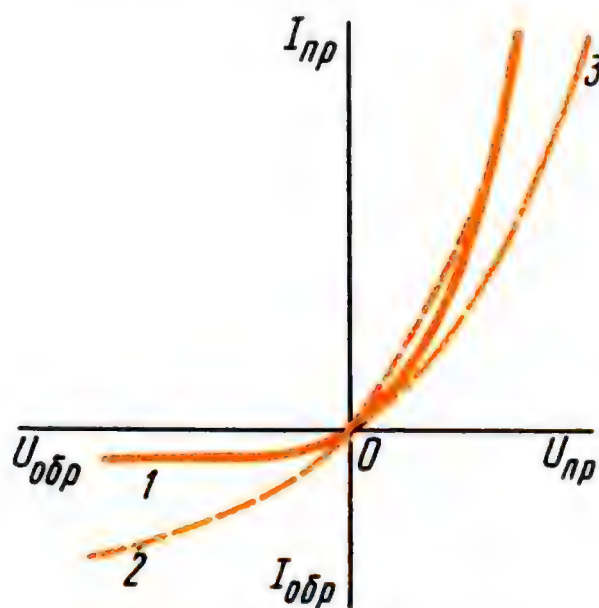


Рис. 2.19. Вольт-амперные характеристики полупроводниковых диодов:

1 — вычисленная по формуле (2.62); 2 — вычисленная с учетом процессов рекомбинации — генерации носителей заряда в области объемного заряда; 3 — отклонение прямой ветви за счет падения напряжения в объеме полупроводника

ное влияние на ток насыщения оказывают носители, генерируемые в области объемного заряда в виде электронно-дырочных пар. При этом в обратном токе появляется составляющая, пропорциональная ширине области объемного заряда и зависящая от напряжения обратного смещения. В этом случае прямой ток на начальном участке в.а.х. (кривая 2 на рис. 2.19) оказывается больше, чем это следует из соотношения (2.62).

В отличие от тока насыщения I_s генерационный ток пропорционален первой степени собственной концентрации подвижных носителей заряда:

$$I_{ген} \approx qSn_i d/\tau, \quad (2.66)$$

где d — ширина области объемного заряда p - n -перехода; τ — время жизни электронно-дырочной пары.

Поэтому ток $I_{\text{ген}}$ с повышением температуры возрастает медленнее, чем I_s (в кремниевых p - n -переходах удваивается при повышении температуры на каждые 10°C).

Дополнительные составляющие обратного тока возникают вследствие влияния различных объемных и поверхностных дефектов. Эти составляющие обычно называют током утечки, причем считают, что он линейно зависит от приложенного обратного напряжения смещения. При повышении температуры быстрее других составляющих возрастает ток насыщения I_s , который в конечном счете становится преобладающим над всеми остальными составляющими обратного тока.

Падение напряжения в объеме полупроводника между p - n -переходом и выводами при больших прямых токах уменьшает крутизну прямой ветви в. а. х. (кривая 3 на рис. 2.19). Замедление нарастания тока при увеличении напряжения прямого смещения обусловлено также эффектами высокого уровня инжекции, т. е. большой плотности прямого тока. При достаточно большом прямом токе концентрация инжектируемых в более высокоомную область полупроводника носителей заряда может оказаться соизмеримой с концентрацией основных носителей в ней и даже существенно превысить ее. Это и приводит к появлению в полупроводнике электрического поля, изменяющего закономерности перемещения носителей заряда.

Отличие в. а. х. реальных полупроводниковых диодов от в. а. х., определяемой соотношением (2.62), связано также с возникновением пробоя при достаточно большом напряжении обратного смещения. В p - n -переходах могут проявляться три механизма пробоя: лавинный, туннельный и тепловой.

Для маломощных диодов, используемых в качестве выпрямителей ИМС, наиболее типичным является *лавинный пробой*, обусловленный размножением носителей заряда в области переходного слоя p - n -перехода при высокой напряженности электрического поля за счет ударной ионизации. Если ток, протекающий через p - n -переход в режиме лавинного пробоя, ограничен сопротивлением внешней цепи и рассеиваемая в диоде мощность не вызывает недопустимого перегрева прибора, то необратимого изменения в характеристике прибора не происходит.

Туннельный пробой возникает непосредственно при воздействии сильного электрического поля на кристаллическую решетку полупроводникового материала. Для возникновения туннельного пробоя необходим высокий уровень легирования хотя бы одного из контактирующих материалов, образующих диодный p - n -переход. При этом наклон энергетических зон становится таким, что вероятно туннелирование возникающих носителей заряда через запрещенную зону. Туннельный пробой характерен для достаточно сильных электрических полей, причем напряженность поля должна быть тем больше, чем шире запрещенная зона. Для кремниевых p - n -переходов этот механизм пробоя наблюдается

при уровне легирования порядка 10^{19} см^{-3} и напряжении обратного смещения $U > 5 \text{ В}$.

Тепловой пробой чаще всего наблюдается в мощных выпрямительных диодах и связан с нарушением теплового равновесия, при котором выделяемое в p - n -переходе количество теплоты превышает отдаваемое окружающей среде. В результате температура диода начинает самопроизвольно повышаться вплоть до выхода прибора из строя. Такие условия возникают, если увеличение обратного тока $I_{\text{обр}}$, вызванное некоторым повышением температуры ΔT_1 , приводит к дополнительному нагреву p - n -перехода на $\Delta T_2 > \Delta T_1$. Вследствие экспоненциальной зависимости обратного тока от температуры одинаковые значения ΔT_1 вызывают возрастающие с повышением температуры приращения обратного тока и разности температур ΔT_2 . Поэтому при некоторой достаточно высокой температуре может выполняться условие $\Delta T_2 > \Delta T_1$, и наступает тепловой пробой. Величина ΔT_2 пропорциональна приращению мощности, рассеиваемой в p - n -переходе за счет обратного тока, следовательно, она возрастает при повышении напряжения обратного смещения. Отсюда можно заключить, что более высокому обратному напряжению соответствует более низкая температура, при которой также развивается тепловой пробой.

Частотные свойства диода в первую очередь зависят от емкости $C_{\text{п}}$, шунтирующей p - n -переход. Эта емкость складывается из барьерной емкости $C_{\text{бар}}$, обусловленной наличием в области объемного заряда ионизированных примесных атомов, заряд которых не скомпенсирован основными носителями, и диффузионной емкости $C_{\text{диф}}$, связанной с инерционностью установления распределения концентраций неравновесных носителей заряда внутри p - и n -областей структуры.

Изменение суммарного заряда ионов в области объемного заряда возможно только за счет изменения ширины этой области под действием напряжения, приложенного к p - n -переходу. Этот процесс является практически безынерционным, поэтому барьерная емкость p - n -перехода не зависит от частоты во всем диапазоне используемых частот. Дифференциальное значение емкости, характеризующее емкостную реакцию на переменное напряжение U , малое по сравнению с постоянным напряжением на p - n -переходе, равно

$$C_{\text{бар}} = \frac{dQ}{dU} = \frac{K \epsilon \epsilon_0}{(\varphi_k - U_0)^n}, \quad (2.67)$$

где K — постоянная величина, пропорциональная площади p - n -перехода; n — показатель степени, определяемый характером распределения концентраций примесных атомов вблизи p - n -перехода.

Барьерная емкость уменьшается с увеличением напряжения обратного смещения. Если $U_0 < 0$, то всю емкость p - n -перехода можно считать равной его барьерной емкости.

При протекании через p - n -переход прямого тока проявляется диффузионная емкость, которая по мере увеличения тока может превысить барьерную. Носители заряда, инжектируемые p - n -переходом, распространяются в p - и n -областях, подчиняясь законам диффузии. Вследствие рекомбинации концентрация этих носителей по мере диффузии в глубь областей полупроводниковой структуры убывает, причем глубина их проникновения имеет порядок диффузионной длины L . Этот процесс приводит к накоплению неравновесных носителей заряда вблизи p - n -перехода. Заряд этих носителей пропорционален току через p - n -переход, однако из-за сравнительно медленного характера диффузии и рекомбинации неравновесных носителей заряда он не может мгновенно изменяться при изменениях тока. Инерционность зарядов описывается временами жизни инжектируемых электронов и дырок и обуславливает емкостный характер реакции p - n -перехода на всякое изменение прямого тока. Это явление описывается эквивалентной диффузионной емкостью p - n -перехода, которая при достаточной протяженности обеих областей полупроводниковой структуры, превышающей диффузионную длину, на низких частотах составляет

$$C_{\text{диф}} = \frac{q^2}{kT} [n_p L_n + p_n L_p] e^{qU/kT}, \quad (2.68)$$

где n_p , p_n — концентрации неосновных равновесных электронов и дырок в p - и n -областях; L_n , L_p — диффузионные длины электронов и дырок в тех же областях.

При повышении частоты диффузионная емкость уменьшается и стремится к нулю на частотах, период которых намного меньше времен жизни неосновных носителей τ_n и τ_p .

Накопление неравновесных носителей заряда при прохождении прямого тока и конечное время их рассасывания после выключения прямого тока сказываются на импульсных свойствах диодов в схемах переключения. При изменении полярности напряжения на диоде с прямой на обратную в первый момент возникает большой обратный ток (рис. 2.20, а) и лишь спустя время $t_{\text{вос}}$, равное времени жизни носителей заряда, его значение снижается до нормального, соответствующего приложенному обратному напряжению. Если длитель-

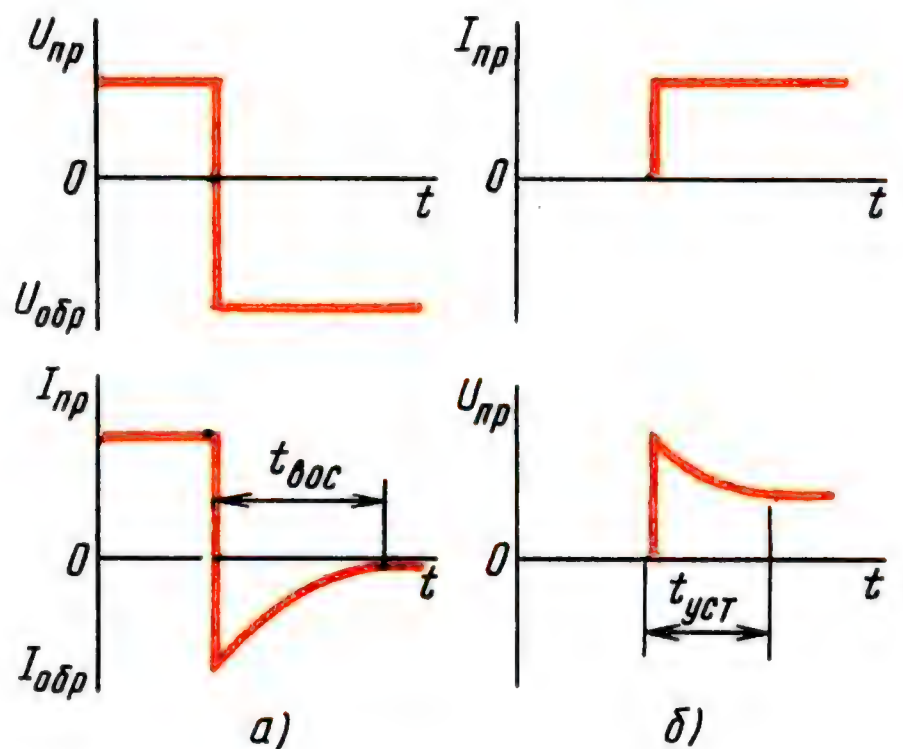


Рис. 2.20. Характеристики процессов установления обратного тока (а) и падения прямого напряжения (б) у диода, обусловленные эффектом накопления неосновных носителей заряда в объеме полупроводника

ность импульса обратного напряжения будет значительно меньше $t_{\text{вос}}$, то диод не будет выполнять функции выпрямителя.

Наоборот, при резком включении достаточно большого прямого тока (рис. 2.20, б) в первый момент прямое сопротивление оказывается больше, чем в статическом состоянии, и только спустя некоторое время $t_{\text{уст}}$, в течение которого произойдет накопление неосновных носителей заряда в объеме полупроводника, сопротивление и падение прямого напряжения уменьшатся до значений, измеряемых на постоянном токе. При коротком импульсе прямого тока этот процесс может не завершиться, и тогда прямое сопротивление диода будет повышенным.

Важным параметром диода, характеризующим его работу на переменном токе, является дифференциальное сопротивление которое определяется выражением

$$r_{\text{диф}} = \frac{dU}{dI} \quad (2.69)$$

и представляет собой изменение тока, протекающего через диод, при изменении напряжения вблизи некоторого значения U , заданного рабочей точкой. Для идеализированного диода сопротивление $r_{\text{диф}}$ вычисляют путем дифференцирования уравнения в. а. х. (2.62):

$$r_{\text{диф}} = \frac{dU}{dI} = \frac{kT}{q(I + I_s)} \quad (2.70)$$

Дифференциальное сопротивление зависит как от тока, так и от приложенного к диоду напряжения. В случае обратного смещения дифференциальное сопротивление велико и изменяется в пределах от нескольких десятков килоом до сотен мегаом. При прямом смещении это сопротивление обычно составляет десятки ом, так как определяется большим током, протекающим в прямом направлении.

● При проектировании диодных структур, предназначенных для использования в полупроводниковых ИМС, должны быть известны параметры, определяющие уравнение в. а. х., быстродействие, емкость диодного перехода, емкость диода на подложку и паразитный ток утечки на подложку.

Из анализа типовой структуры интегрального транзистора следует, что для формирования диода полупроводниковой ИМС можно применять любой из двух переходов транзистора путем использования пяти различных схем включения. Характеристики диодов в значительной степени определяются способом включения, поэтому при проектировании интегральных диодов имеется широкая возможность получения заданных параметров.

На рис. 2.21, а, б показаны пять различных вариантов построения интегральных диодов на основе структуры интегрального планарно-эпитаксиального транзистора, а также их эквивалентные схемы. В этих вариантах использованы: в варианте I — переход эмиттер — база при короткозамкнутом переходе база — коллектор, в варианте II — переход эмиттер — база при разом-

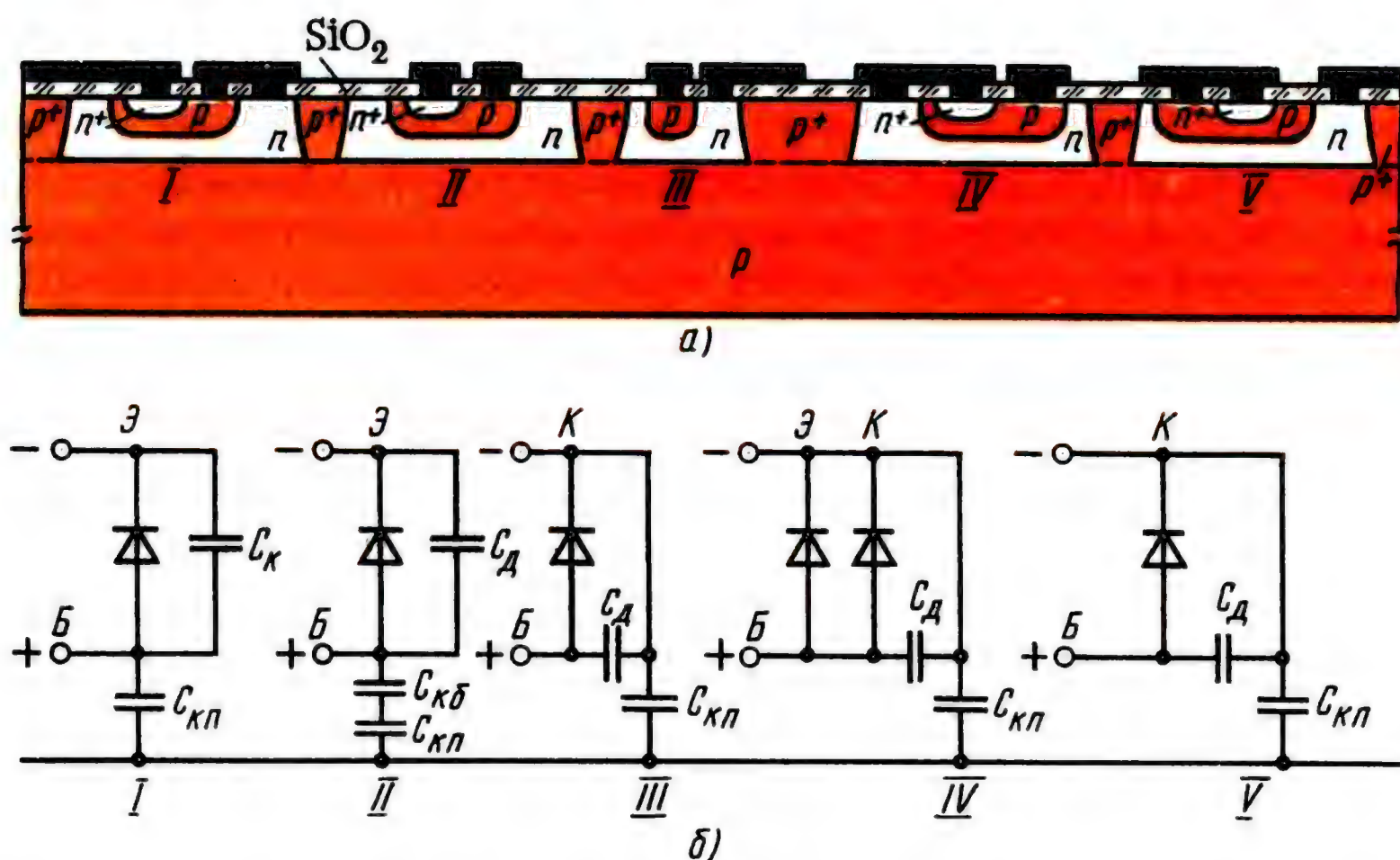


Рис. 2.21. Пять диодных схем включения интегрального транзистора:
а — структуры диодов; б — полная эквивалентная схема

кнutoй коллекторной цепи, в варианте *III* — переход база — коллектор при отсутствии эмиттерной области (при формировании интегрального диода процесс эмиттерной диффузии был исключен), в варианте *IV* коллектор и эмиттер короткозамкнуты и, следовательно, получаются два параллельно включенных диода, один из которых представляет собой переход эмиттер — база, а другой — переход база — коллектор; в варианте *V* использован переход база — коллектор при короткозамкнутом переходе эмиттер — база.

Характерное отличие интегрального диода от дискретного заключается в наличии паразитной емкости и паразитного транзистора. Интегральный диод можно рассматривать как трехполюсный прибор, третьим электродом которого служит подложка. Влияние паразитного транзистора, включающего в себя базу, коллектор и подложку, необходимо учитывать при проектировании полупроводниковых ИМС. Так как в полупроводниковой ИМС, изолированной с помощью p - n -перехода, подложка соединяется с наиболее отрицательной точкой схемы, то коллекторный переход паразитного транзистора смещается в прямом направлении. Если интегральный диод смещен в прямом направлении, то эмиттерный переход паразитного транзистора также будет смещен в прямом направлении во всех случаях включения, кроме варианта *I*.

Так как паразитный транзистор работает в режиме усиления, то часть тока через диод ответвляется в подложку, т. е. ток, втекающий в диод, не равен току, вытекающему из него. Значение ответвляющегося тока зависит от коэффициента передачи тока паразитного транзистора, включенного по схеме с общим эмиттером. Коэффициент инжекции эмиттера паразитного транзистора обычно достаточно мал, поэтому коэффициент передачи

тока в схеме с общим эмиттером такого транзистора не превышает 1—3. Активные свойства паразитного транзистора можно уменьшить путем легирования золотом коллекторной области транзистора типа $n-p-n$ или базовой области транзистора типа $p-n-p$. Этим достигается резкое уменьшение коэффициента переноса носителей заряда через базу паразитного транзистора, который становится практически равным нулю.

Если через диод проходит достаточно большой прямой ток, то уравнение в.а.х. можно записать в упрощенном виде

$$I_d \approx I_{обр} \exp \frac{qU}{kT} . \quad (2.71)$$

Важным параметром интегрального диода, характеризующим его в.а.х., является падение прямого напряжения при заданном значении прямого тока:

$$U_{пр} = \frac{kT}{q} \ln \frac{I_{пр}}{I_{обр}} . \quad (2.72)$$

Если ток через диод достаточно мал, то падение напряжения определяется идеализированными характеристиками переходов, при больших токах существенную роль играют также последовательные объемные сопротивления соответствующих областей. Наименьшее падение напряжения при одинаковых значениях тока наблюдается для варианта I . Это объясняется тем, что диод в этом случае работает как транзистор с замкнутым коллекторным переходом. Электроны, инжектируемые эмиттером, перемещаются через базу, достигают коллекторного перехода и свободно попадают в коллектор. Поэтому основная часть входного тока проходит через коллектор, и падение напряжения на сопротивлении базы будет значительно меньше, чем в других диодных структурах. В варианте V транзисторная структура находится в инверсном включении; так как инверсный коэффициент передачи тока мал, то базовый ток, протекающий через такую структуру, будет большим, что в свою очередь вызовет значительное падение напряжения на диоде.

При обратном смещении интегрального диода необходимо учитывать, что напряжения, прикладываемые к диоду и изолирующему $p-n$ -переходу, не должны превышать пробивных напряжений соответствующих переходов. Максимально допустимое обратное напряжение для вариантов I , II и IV ограничивается напряжением пробоя перехода эмиттер — база, а для вариантов III , V — напряжением пробоя перехода коллектор — база. Напряжение пробоя перехода эмиттер — база обычно составляет 5—7 В, перехода коллектор — база — 50—60 В и перехода коллектор — подложка — свыше 70 В. К параметрам диода, характеризующим обратную ветвь в.а.х., относится постоянный обратный ток через диод при смещении его в обратном направлении. Как отмечалось, в кремниевых $p-n$ -переходах основной составляющей обратного тока является ток термогенерации, зависящий от площади $p-n$ -перехода и концентрации центров рекомбинации

в области объемного заряда перехода. Для всех рассматриваемых вариантов включения обратные токи изменяются в пределах 0,1—100 нА.

Быстродействие полупроводниковых ИМС в значительной степени определяется паразитной емкостью элементов, поэтому для каждого из вариантов диодного включения транзистора необходимо знать значения паразитных емкостей. На рис. 2.21 показаны емкости, действующие в пяти рассматриваемых вариантах диодного включения. Любая емкость, закорачивающая на землю какую-либо точку схемы, уменьшает ее быстродействие, т. е. является паразитной. Поскольку подложка ИМС обычно соединена с точкой самого низкого потенциала, вывод емкости перехода коллектор — подложка оказывается заземленным по высокой частоте. Наибольшая паразитная емкость характерна для варианта IV, наименьшая — для варианта II.

Частотные свойства диодов характеризуются также временем восстановления обратного сопротивления. Основная причина инерционности диодов при работе в импульсном режиме обусловлена процессом накопления неравновесных носителей заряда в областях транзисторной структуры. Время восстановления обратного сопротивления зависит от размеров областей транзисторной структуры, времени жизни неравновесных носителей заряда и значения прямого тока через диод. При одинаковых значениях тока накопление заряда в различных диодных структурах будет различным, как это видно из рис. 2.22. В варианте I

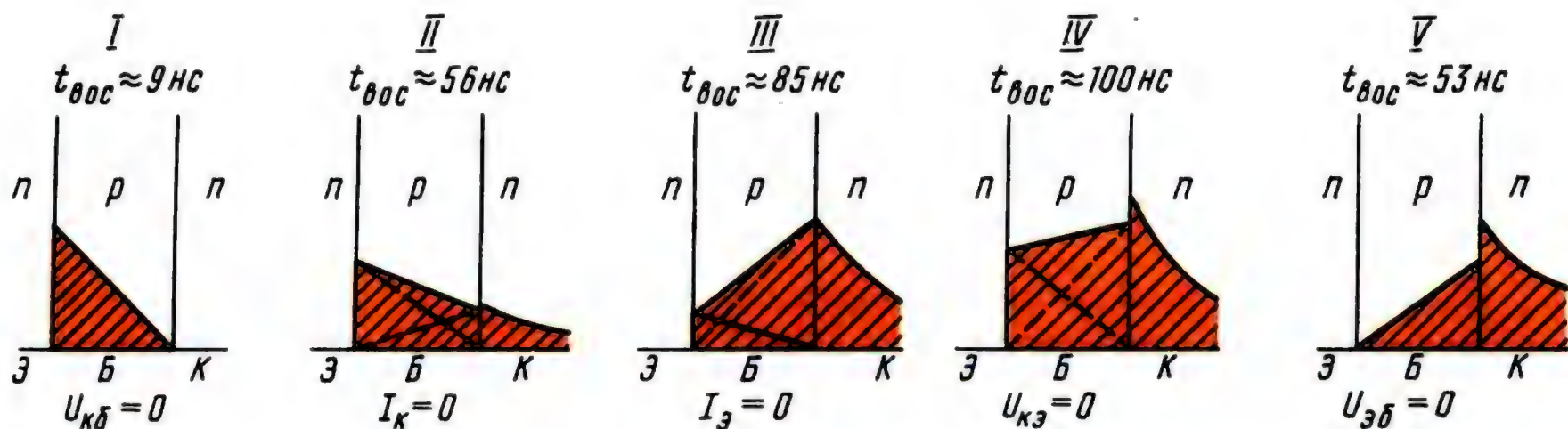


Рис. 2.22. Распределения неосновных носителей заряда для различных диодных схем включения интегрального транзистора

время восстановления обратного сопротивления будет наименьшим, так как в коллекторной области не происходит накопления дополнительного заряда (переход коллектор — база является короткозамкнутым). В варианте II цепь коллектора разомкнута и, следовательно, инжекция неосновных носителей заряда в область базы смещает коллекторный переход в прямом направлении. Это вызывает появление дополнительного заряда в базовой и коллекторной областях. Время восстановления обратного сопротивления для варианта II оказывается существенно больше, чем для варианта I.

Как видно из рис. 2.22, накопленный заряд неосновных носи-

телей для варианта *V* больше, чем для варианта *I*. При этом коллекторный переход смещается в прямом направлении, и происходит инжекция носителей заряда как в базовую, так и в коллекторную области транзисторной структуры. Для варианта *III*, характеризующегося разомкнутой цепью эмиттера, инжекция электронов из коллектора в базу вызывает снижение потенциального барьера между эмиттером и базой, что в свою очередь приводит к незначительной инжекции носителей из эмиттера в базу, увеличивающей время восстановления сопротивления. Вариант *IV* характеризуется самым большим временем восстановления обратного сопротивления, так как в этом случае оба перехода транзисторной структуры смещены в прямом направлении и происходит наибольшее накопление заряда.

Важнейшие параметры рассмотренных типов интегральных диодов, формируемых на структуре транзистора ИМС, приведены в табл. 2.2.

Т а б л и ц а 2.2

Сравнительные параметры диодов для пяти схем включения интегрального транзистора

Параметр	$\begin{matrix} D_1 \\ U_{кб} = 0 \end{matrix}$	$\begin{matrix} D_2 \\ I_к = 0 \end{matrix}$	$\begin{matrix} D_3 \\ I_э = 0 \end{matrix}$	$\begin{matrix} D_4 \\ U_{кэ} = 0 \end{matrix}$	$\begin{matrix} D_5 \\ I_{бэ} = 0 \end{matrix}$
Пробивное напряжение $U_{пр}$	$U_{пр. эб}$	$U_{пр. эб}$	$U_{пр. кб}$	$U_{пр. эб}$	$U_{пр. кб}$
Постоянная времени рассасывания τ	$\tau_{д1}$	$\tau_{д2} \approx 5\tau_{д1}$	$\tau_{д3} \approx 6\tau_{д1}$	$\tau_{д4} \approx 10\tau_{д1}$	$\tau_{д5} \approx 5\tau_{д1}$
Емкость диода C_d	$C_э$	$C_э$	$C_к$	$C_э + C_к$	$C_к$
Емкость диода на подложку $C_{п}$	$C_{и}$	$\frac{C_к C_{и}}{C_к + C_{и}}$	$C_{и}$	$C_{и}$	$C_{и}$

П р и м е ч а н и е. В таблице приняты следующие обозначения: $\tau_{д1} — \tau_{д5}$ — постоянные времени рассасывания для диодов $D_1 — D_5$; $U_{пр. эб}, U_{пр. кб}$ — соответственно пробивные напряжения эмиттерного и коллекторного переходов транзистора; $C_э, C_к, C_{и}$ — соответственно емкости эмиттерного, коллекторного и изолирующего переходов транзистора.

Характеристики интегрального диода в значительной степени зависят от температуры окружающей среды. Температурная зависимость падения прямого напряжения U_d определяется из выражения

$$\frac{\partial U_d}{\partial T} = \frac{k}{q} \ln \frac{I_d}{I_s} - \frac{kT}{qI_s} \left(\frac{\partial I_s}{\partial T} \right). \tag{2.73}$$

Из экспериментального анализа температурной зависимости величины U_d следует, что в диапазоне рабочих температур для большинства практических схем диодного включения транзистора

$$\frac{\partial U_d}{\partial T} = -(1,5 \div 2,0) \text{ мВ/град.} \tag{2.74}$$

Наименьший температурный дрейф наблюдается для перехода эмиттер — база, который достаточно часто используют в качестве интегрального диода.

Температурная зависимость проявляется также для постоянной времени переключения диода τ_d . Из экспериментального анализа следует, что температурный коэффициент этой величины

$$TK_{\tau_d} = \frac{1}{\tau_d} \frac{\partial \tau_d}{\partial T} = \frac{C}{T^2}, \quad (2.75)$$

где C — некоторая постоянная, зависящая от свойств перехода, используемого для реализации интегрального диода.

При температуре окружающей среды $18\text{—}20^\circ\text{C}$ температурный коэффициент времени переключения диода $TK_{\tau_d} \approx 0,005 \div 0,01 \text{ град}^{-1}$.

Из анализа свойств различных типов диодов можно сделать следующее общее заключение. Вариант *I* с замкнутым переходом коллектор — база предпочтителен в логических ИМС, так как он позволяет получить наибольшее быстродействие. Вариант *II* следует применять в логических ИМС в качестве накопительного элемента, а диоды, реализуемые по вариантам *III* и *V* и имеющие наибольшее напряжение пробоя, можно использовать в качестве диодов общего назначения.

§ 2.6. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ДИФФУЗИОННЫХ РЕЗИСТОРОВ

● Резистивные элементы, используемые в полупроводниковых ИМС, можно подразделить на диффузионные резисторы, формируемые на основе эпитаксиального слоя, пинч-резисторы, пленочные резисторы на основе поликристаллического кремния, резисторы, получаемые методом ионного легирования.

Наиболее широкое распространение в полупроводниковых ИМС нашли диффузионные резисторы, которые изготавливают на диффузионных слоях базовой или эмиттерной области транзисторной структуры и формируют непосредственно в процессе изготовления транзистора, а также пинч-резисторы.

Исходными данными для определения геометрических размеров резистора, формируемого на диффузионном слое, являются:

- а) номинальное значение сопротивления и допуск на него, заданные в принципиальной электрической схеме;
- б) поверхностное сопротивление материала диффузионного слоя;
- в) температурный коэффициент сопротивления;
- г) средняя мощность, рассеиваемая резистором;
- д) точность выполнения основных технологических операций.

Номинальное значение сопротивления резистора определяют из соотношения

$$R = \rho_v \frac{l}{bd}, \quad (2.76)$$

где ρ_v — удельное объемное сопротивление материала резистора; l , b и d — соответственно длина, ширина и толщина резистивного материала.

Сопротивление резистора пропорционально удельному объемному сопротивлению, которое определяется уровнем легирования полупроводникового материала и температурой. Более высокому уровню легирования соответствует меньшее значение ρ_v и, следовательно, более низкое сопротивление R , отнесенное к единице длины при одинаковых значениях ширины и толщины. Поэтому можно было бы заключить, что при заданной геометрической конфигурации резистивный элемент наиболее целесообразно формировать на чистом или слаболегированном полупроводниковом материале. Однако удельное сопротивление такого материала сильно зависит от температуры, что полностью исключает возможность его практического использования. Для уменьшения температурной зависимости сопротивления резистора необходимо применять высоколегированный полупроводниковый материал. Увеличение концентрации подвижных носителей заряда в таком материале за счет проявления собственной электропроводности будет незначительным по сравнению с концентрацией основных носителей заряда в широком диапазоне температур. В технологии изготовления полупроводниковых ИМС этому условию удовлетворяют базовые и эмиттерные слои биполярного транзистора, формируемые методом диффузии. Как видно из рис. 2.23, температурная зависимость сопротивления резистора становится значительной, если поверхностное сопротивление диффузионного слоя составляет 300 Ом/□ и выше. Площадь, занимаемая резистивным элементом в полупроводниковой ИМС, зависит от номинального значения его сопротивления, ширины и удельного поверхностного сопротивления. Взаимосвязь между этими величинами для различных значений

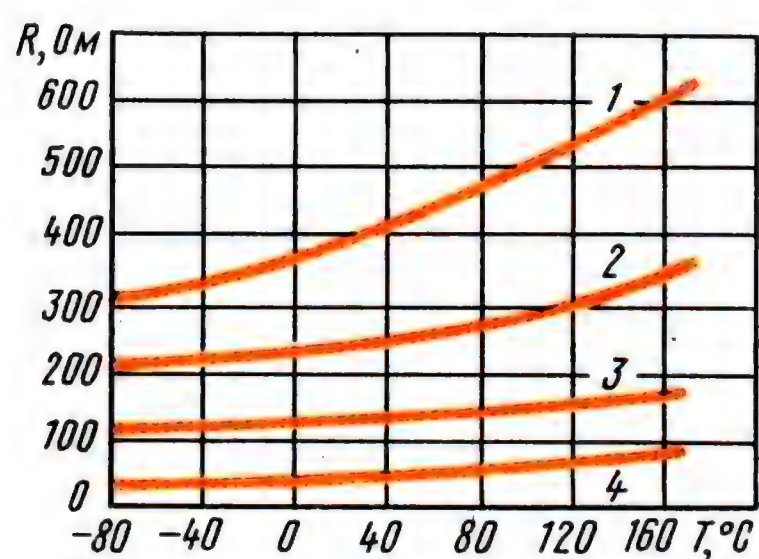


Рис. 2.23. Температурная зависимость сопротивлений резисторов, сформированных на диффузионных слоях с различными значениями удельного поверхностного сопротивления:

1 — $\rho_s = 300 \text{ Ом}/\square$; 2 — $\rho_s = 200 \text{ Ом}/\square$; 3 — $\rho_s = 100 \text{ Ом}/\square$; 4 — $\rho_s \approx 50 \text{ Ом}/\square$.

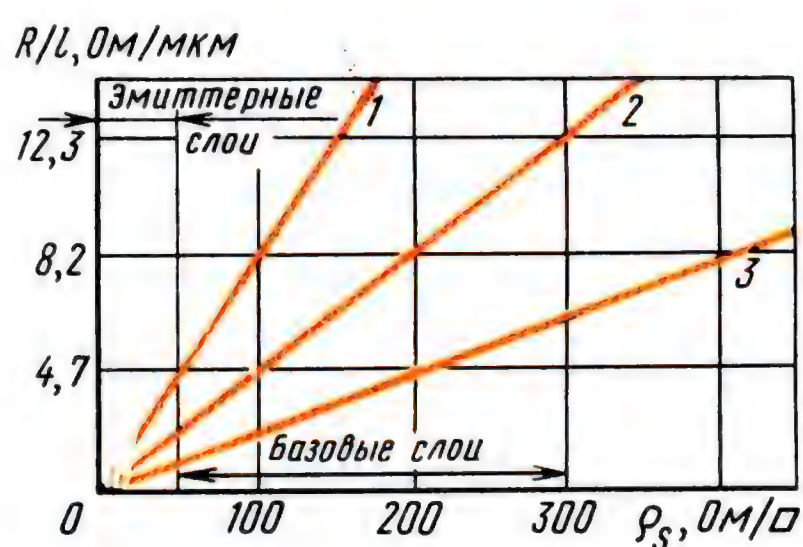


Рис. 2.24. Зависимость номинальных значений сопротивлений диффузионных резисторов, отнесенных к единице длины, от удельного поверхностного сопротивления при различных значениях ширины резистивного элемента:

1 — $b = 12,3 \text{ мкм}$; 2 — $b = 24,5 \text{ мкм}$; 3 — $b = 49 \text{ мкм}$.

ширины резистивного элемента может быть установлена из графиков рис. 2.24. Из этих же графиков нетрудно определить номиналы резисторов, которые могут быть сформированы на эмиттерных или базовых слоях транзисторной структуры.

Для материала с заданным удельным объемным сопротивлением номинальное сопротивление резистора зависит главным образом от геометрической структуры элемента. Из (2.76) видно, что сопротивление резистора можно увеличить путем увеличения его длины или уменьшения площади поперечного сечения. Ограничения на геометрические размеры резистивного элемента накладываются отдельными чисто практическими факторами. В частности, если увеличить удельное сопротивление материала заданной длины, то в некотором пределе он разрушится под влиянием даже незначительных механических нагрузок. Если уменьшать ширину материала резистора до ничтожно малых размеров, то с ним окажется невозможно работать под микроскопом даже с сильным увеличением и при использовании самого совершенного оборудования.

Диффузионные резисторы, применяемые в полупроводниковых ИМС, формируют на той же подложке, что и остальные элементы схемы (транзисторы, диоды, конденсаторы). Поскольку для изготовления транзисторной структуры требуется большое количество высокотемпературных процессов, резистивный элемент может быть получен одновременно с какой-либо из областей транзистора. В практических случаях, как было отмечено ранее, резистор чаще всего формируют на базовом слое транзисторной структуры. Выбор этого слоя представляет компромиссное решение между большими геометрическими размерами, которые были бы необходимы при использовании эмиттерного слоя, и высоким температурным коэффициентом сопротивления резистора, который получался бы при очень слабом легировании кремния, т. е. при выборе в качестве материала резистора коллекторного слоя транзистора. Следует, однако, отметить, что эмиттерный слой можно применять при формировании низкоомных термостабильных резисторов.

На рис. 2.25 показаны сечение (а) и вид сверху (б) диффузионного резистора с электропроводностью p -типа, сформированного на базовом слое транзисторной структуры типа n - p - n . Как видно из рисунка, структура диффузионного резистора состоит из базового слоя, коллекторного слоя и исходной подложки. Следовательно, эту структуру можно рассматривать как особый

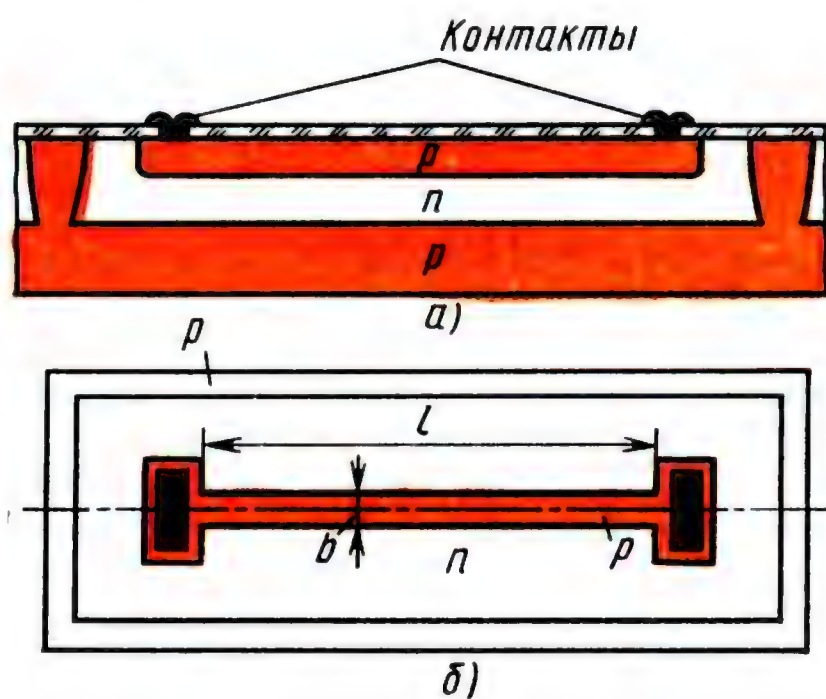


Рис. 2.25. Сечение (а) и вид сверху (б) типичного диффузионного резистора

транзистор типа $p-n-p$. Однако усиление такого транзистора очень незначительно, так как его база, роль которой выполняет коллекторный слой транзистора ИМС, имеет достаточно большую ширину. Если переход эмиттер — база транзистора типа $p-n-p$ не смещен в обратном направлении, то будет наблюдаться большая утечка тока из резистора в подложку, поэтому n -область этой транзисторной структуры необходимо подключать к источнику питания, сообщая ему положительный потенциал относительно резистивного p -слоя. Исходная подложка p -типа должна иметь наиболее отрицательный потенциал, чтобы поддерживать переход база — коллектор паразитной транзисторной структуры типа $p-n-p$ в закрытом состоянии.

Конструктивные элементы и эквивалентная схема диффузионного резистора показаны на рис. 2.26, а, б. Эквивалентная схема

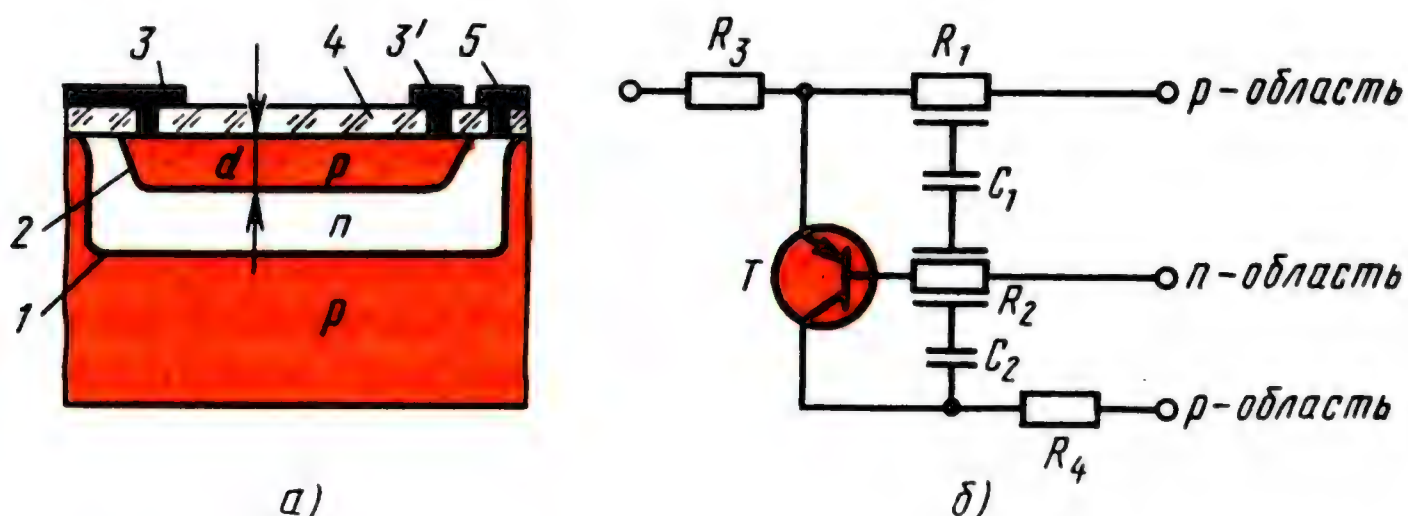


Рис. 2.26. Конструктивные элементы (а) и эквивалентная схема (б) диффузионного резистора:

1 и 2 — $p-n$ -переходы; 3 и 3' — омические контакты к резистору; 4 — проводящий слой; 5 — омический контакт к n -области для приложения запирающего напряжения

диффузионного резистора содержит следующие основные и паразитные элементы: R_1 — сопротивление проводящего слоя резистора (p -области, свободной от объемного заряда); R_2 — сопротивление токам утечки n -области; R_3 — омическое сопротивление контактов; R_4 — сопротивление токам утечки подложки; C_1 — емкость верхнего $p-n$ -перехода 2; C_2 — емкость нижнего $p-n$ -перехода 1; T — паразитный транзистор типа $p-n-p$ с малым коэффициентом передачи тока.

Из анализа эквивалентной схемы диффузионного резистора следует, что его сопротивление зависит от частоты. Эта зависимость определяется влиянием распределенных емкостей C_1 и C_2 . Емкости C_1 и C_2 шунтируют резистор на подложку непосредственно в виде цепочки двух последовательно соединенных емкостей, а также через цепи питания полупроводниковой ИМС, подключенные к n -области. Обычно $C_1 < C_2$, так как площадь перехода 1 больше площади перехода 2. Путем уменьшения площади резистора можно снизить емкость C_2 . С приложением к n -области большого запирающего напряжения емкости C_1 и

C_2 уменьшаются, но такой способ уменьшения емкостей ограничивается напряжениями пробоя соответствующих p - n -переходов. Влиянием рассматриваемых емкостей объясняется спад частотной характеристики резистора. Для каждого резистора имеется своя частота, выше которой наблюдается спад, но в большинстве практических случаев она составляет около 10 МГц (рис. 2.27).

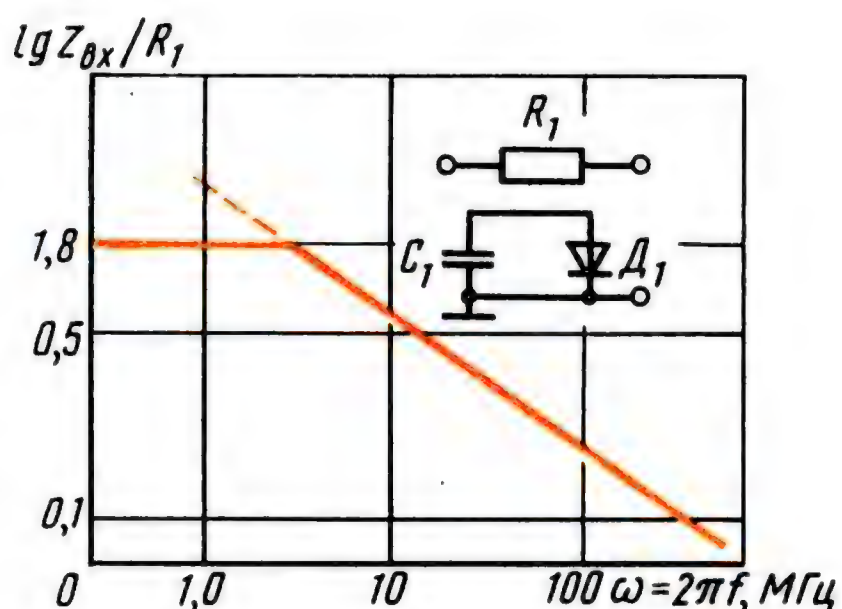


Рис. 2.27. Эквивалентная схема и частотная характеристика диффузионного резистора для области высоких частот

При расчете номинальных значений сопротивлений диффузионных резисторов удобно пользоваться удельным поверхностным сопротивлением (сопротивлением слоя) $\rho_s = \rho_v / d$, где ρ_v — среднее значение удельного объемного сопротивления материала резистивной области, учитывающее неравномерный характер распределения диффундирующих примесных атомов; d — толщина проводящего слоя резистора. Величина ρ_s представляет собой сопротивление слоя с квадратной поверхностью, равной произвольной единице площади для случая протекания тока параллельно этой поверхности. Поэтому номинальное значение сопротивления резистора

$$R = \rho_s \frac{l}{d}. \quad (2.77)$$

Параметры ρ_v и d определяются диффузионными профилями транзисторной структуры. Поэтому удельное поверхностное сопротивление ρ_s является конструктивным параметром резистора, связанным с диффузионным режимом формирования базовой или эмиттерной области интегрального транзистора. Вычисление ρ_v представляет сложную и трудоемкую задачу, что обусловлено неоднородностью распределения концентрации примесных атомов по сечению резистивного слоя и концентрационной зависимостью подвижности основных носителей заряда. В общем случае с достаточно хорошим приближением можно записать, что

$$\bar{\mu}_p \bar{N}_a = \frac{1}{d} \int_0^d \mu_p(x) N_a(x) dx, \quad (2.78)$$

где $\bar{\mu}_p$ — усредненная подвижность дырок в проводящем p -слое резистора; $\bar{N}_a$ — усредненная концентрация атомов акцепторной примеси; x — текущая координата, отсчитанная от поверхности резистивного слоя.

При этом предполагается, что концентрация основных дырок в p -слое резистора примерно равна концентрации атомов акцепторной примеси ($p \approx N_a$).

Для получения числового значения $\tilde{\rho}_V$, равного

$$\hat{\rho}_V = \frac{1}{q\tilde{\mu}_p\tilde{N}_a}, \quad (2.79)$$

необходимо знать аналитический вид зависимостей $\mu_p = \mu_p(x)$ и $N_a = N_a(x)$. Если резистор формируется на базовом слое транзисторной структуры, то

$$N_a(x) = N_{s6} \exp\left(-\frac{x^2}{4D_6t_6}\right), \quad (2.80)$$

где N_{s6} — поверхностная концентрация атомов базовой примеси после второй стадии диффузионного процесса; D_6 , t_6 — соответственно коэффициент диффузии и длительность второй стадии диффузионного процесса.

Зависимость $\mu_p = \mu_p(x)$ может быть определена из концентрационной зависимости подвижности основных дырок $\mu_p = \mu_p(N_a)$ с последующей подстановкой в нее закона распределения $N_a(x)$ из соотношения (2.80).

Более простым оказывается способ определения величины $\tilde{\rho}_V$ с помощью аналитического вида концентрационной зависимости удельного объемного сопротивления. На рис. 2.28 представлена экспериментальная концентрационная зависимость $\rho_V = \rho_V(N)$ для германия и кремния p - и n -типов, снятая при $T = 300$ К. Определяя из этих кривых вид зависимости ρ_V для заданного диапазона изменения концентрации и подставляя затем в эту зависимость закон изменения концентрации по сечению резистивного элемента, можно вычислить величину ρ_V . Для рассматриваемого резистора среднее значение удельного объемного сопротивления

$$\tilde{\rho}_V = \frac{1}{d} \int_0^d \rho_V[N_a(x)] dx. \quad (2.81)$$

В практических случаях при расчете диффузионных резисторов удобно пользоваться также результатами численного решения

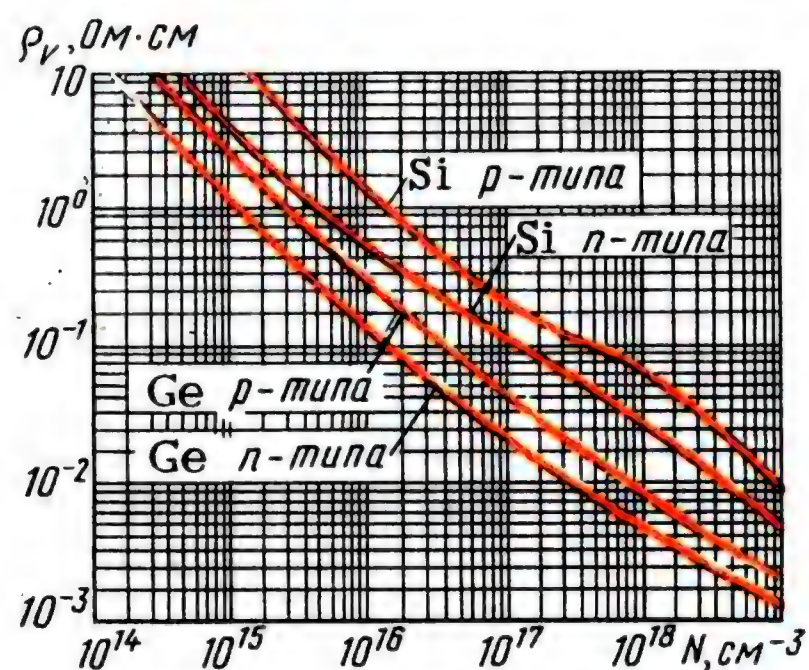


Рис. 2.28. Концентрационная зависимость удельного объемного сопротивления германия и кремния p - и n -типов

уравнений (2.78) и (2.81). На рис. 2.29 представлены номограммы для вычисления среднего значения удельной объемной проводимости $\tilde{\sigma}_V = 1/\tilde{\rho}_V$ диффузионных слоев кремния p -типа при гауссовом распределении концентрации $N_a(x)$ в базе транзистора. На рисунке приняты обозначения: N_s — поверхностная концентрация; N_n — концентрация в исходной кремниевой подложке или в эпитаксиальном n -слое; x/d — отношение текущей координаты,

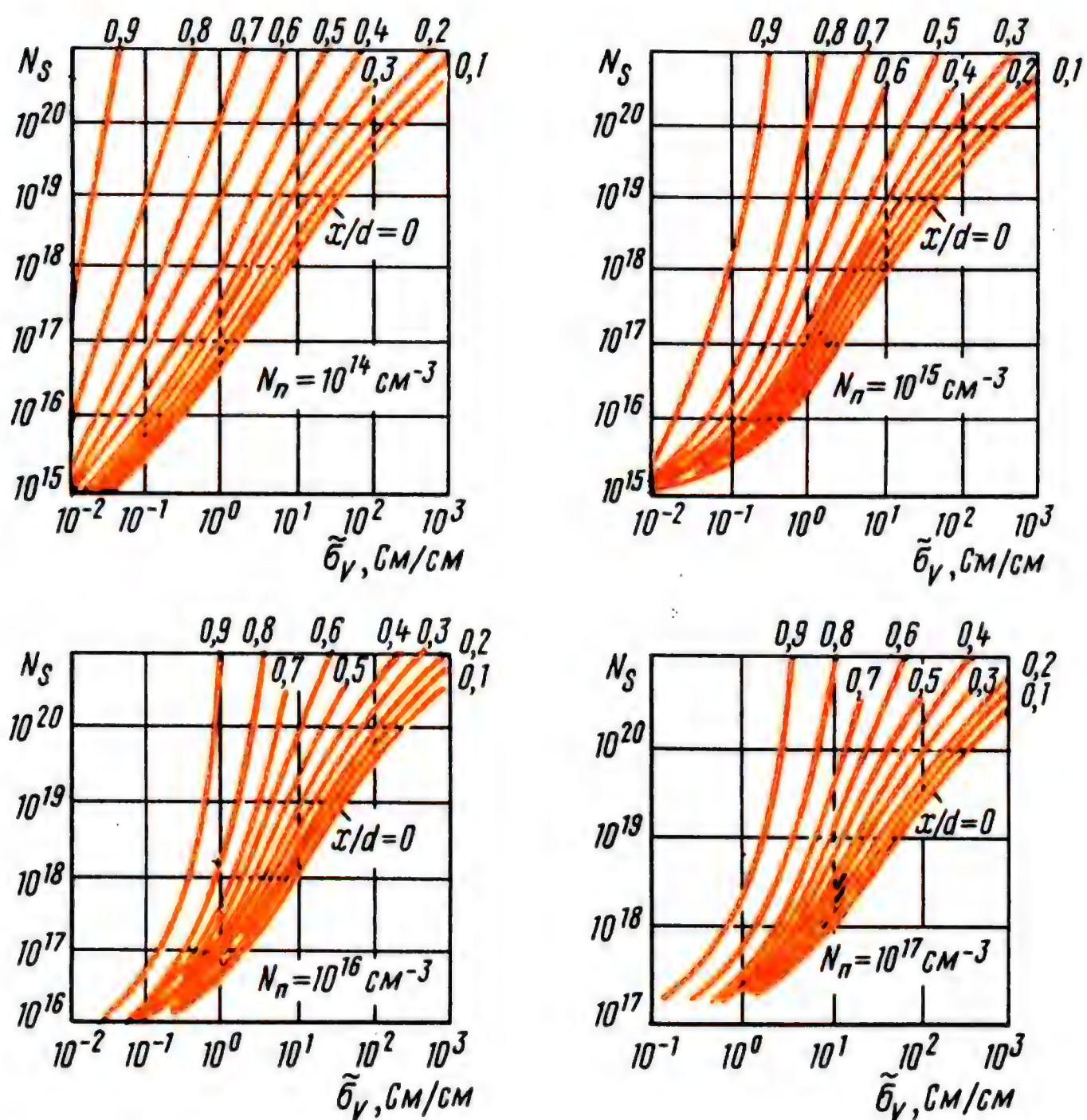


Рис. 2.29. Номограммы для вычисления среднего значения удельной объемной проводимости σ_v диффузионных слоев кремния p -типа при гауссовом распределении концентрации примесных атомов

отсчитанной от поверхности подложки, к толщине диффузионного слоя. Так как процесс базовой диффузии при формировании интегральных транзисторов типа n - p - n хорошо аппроксимируется гауссовой функцией, то приведенные номограммы пригодны для расчета большинства резисторов p -типа.

Возможные конфигурации диффузионных резисторов приведены на рис. 2.30. Формулы для вычисления номинального значения сопротивления резистора различны для каждой из приведенных конфигураций и учитывают соотношения между размерами контактной области и шириной резистора, а также число изгибов резистивной полоски. В зависимости от этих факторов по-разному проявляется влияние концевых и краевых эффектов. Для конфигураций, изображенных на рис. 2.30 (в направлении сверху вниз), справедливы следующие расчетные соотношения:

$$R = \rho_s / b(l + 16); \quad (2.82)$$

$$R = \rho_s / b(l + 3,4); \quad (2.83)$$

$$R = \rho_s / b(l_1 + l_2 + l_3 + 6b + 16), \quad (2.84)$$

где ρ_s — поверхностное сопротивление диффузионного слоя.

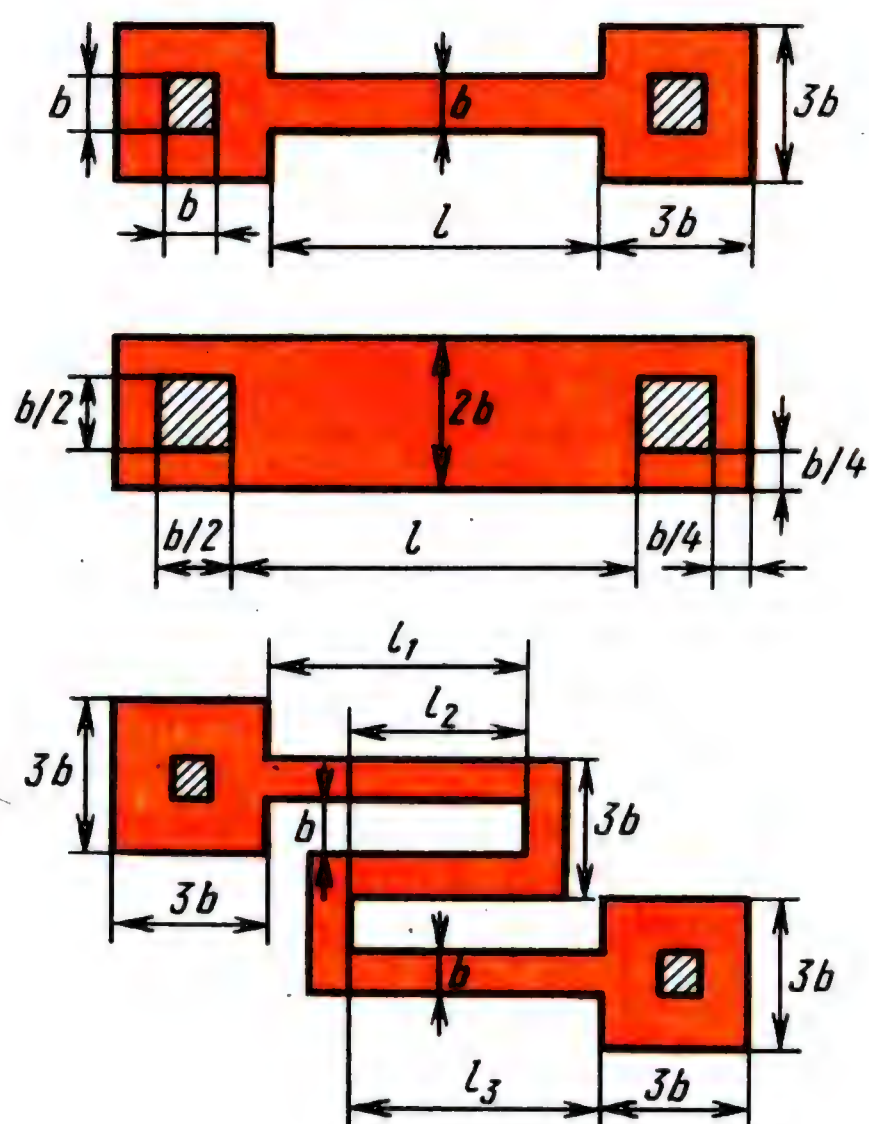


Рис. 2.30. Конфигурации
← диффузионных резисторов

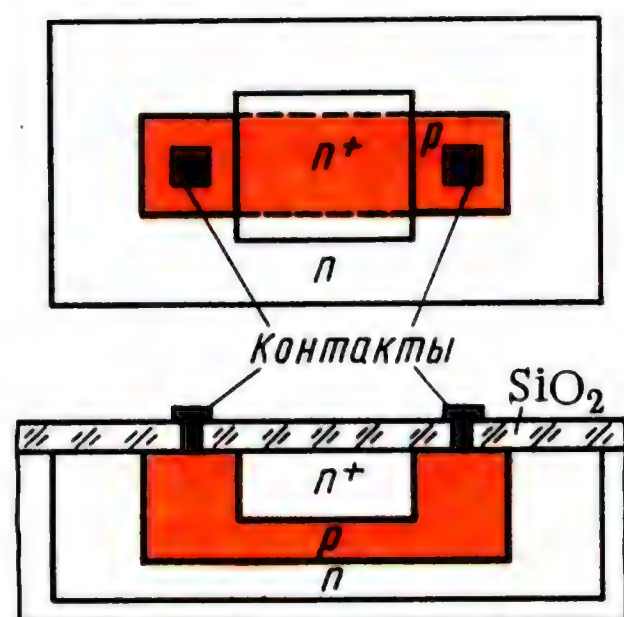


Рис. 2.31. Структура диффузионного резистора, применяемая для увеличения номинального значения сопротивления резистора, отнесенного к единице длины (пинч-резистор)

Геометрические размеры в соотношениях (2.82) — (2.84) даны в микрометрах.

Таким образом, можно заключить, что максимальное номинальное значение сопротивления резистора зависит от отношения длины к ширине резистивной полоски, которое в свою очередь зависит от наличия свободной площади на исходной подложке. Современные технологические методы позволяют получить резисторы с сопротивлением до 50 кОм на площади подложки 0,03—0,04 мм². Способ увеличения номинального значения сопротивления резистора, занимающего определенную площадь на подложке, иллюстрируется рис. 2.31. В резистивную полоску p -типа проводят диффузию примеси n -типа. Резистивная область оказывается ограниченной двумя p - n -переходами, каждый из которых должен быть смещен в обратном направлении. Следовательно, сечение проводящего слоя резистора при этом уменьшается. Диффузию примесных атомов, формирующих n -слой, удобно совмещать с диффузией, в процессе которой изготавливается эмиттерная область транзистора. Такой резистивный элемент называют пинч-резистором. Существенные недостатки пинч-резисторов связаны с большим разбросом сопротивлений, который может достигать 100%. Поэтому такие конфигурации резисторов могут применяться только в случаях, если допустимые отклонения от их номиналов не оказывают отрицательного влияния на работу схемы в целом.

При расчете и проектировании резистора следует учитывать, что номинальное значение его сопротивления не может быть определено заранее с высокой степенью точности при массовом процессе производства полупроводниковых ИМС. Это вызвано

многими факторами. Наибольшая погрешность обусловлена неточностью процесса диффузии. При изготовлении ИМС чрезвычайно сложно поддерживать необходимые концентрации атомов примеси и глубины диффузионных слоев. Этим определяется точность получения заданного значения удельного поверхностного сопротивления диффузионного слоя, малые изменения которого могут вызвать заметные отклонения сопротивления резистора от номинального значения. Кроме того, на точность получения номинала резистора влияет точность процессов фотолитографии. Ошибка при этом составляет 2—5%. Для резисторов с узкой диффузной полоской влияние ошибок выражается сильнее, чем для резисторов с более широкой полоской. При ширине полоски 12 мкм полный допуск, включая все источники ошибок, может достигать $\pm 20\%$, а при ширине полоски 25 мкм — примерно $\pm 10\%$. Следовательно, проектирование диффузионного резистора предполагает ряд компромиссов и оптимальных решений, которые часто требуют использования более широких и длинных резистивных полосок, что позволяет уменьшить пределы допусков. Однако несмотря на трудности обеспечения малых пределов допусков на номинальные значения сопротивлений резисторов, малые пределы допусков на отношения номиналов получают сравнительно легко. Например, в процессе диффузии, предназначенной для изготовления резистора с номинальным сопротивлением 10 кОм и точностью $\pm 5\%$, могут быть получены резисторы с номинальными значениями сопротивлений, равными 5 и 15 кОм и с той же точностью. Но при этом имеется большая вероятность того, что номинальные значения сопротивлений других подобных резисторов, изготавливаемых на той же подложке, будут отличаться не более чем на $\pm 5\%$. Причина этого заключается в том, что отклонения в процессе изготовления, влияющие на номинальные значения сопротивлений одних резисторов, будут аналогичным образом влиять и на все остальные резисторы, расположенные на той же подложке.

Достижимые пределы допусков на номинальные значения сопротивлений резисторов необходимо учитывать при проектировании полупроводниковых ИМС. Например, ИМС можно спроектировать так, чтобы она была нечувствительной к изменениям отношений номиналов.

В практических случаях расчет геометрических размеров диффузионных резисторов начинают с определения их ширины. За ширину резистора принимают значение, которое не меньше наибольшего значения одной из трех величин:

а) минимально допустимой ширины диффузионного резистора $b_{\text{тех}}$, определяемой разрешающей способностью фотолитографического процесса ($b_{\text{тех}} = 3,0 \div 4$ мкм);

б) минимальной ширины диффузионного резистора $b_{\text{т}}$, при которой точность его изготовления соответствует заданной;

в) минимальной ширины диффузионного резистора $b_{\text{р}}$, определяемой исходя из максимально допустимой рассеиваемой мощности.

Минимальная ширина b_p определяется выражением

$$b_p = \sqrt{\frac{PR_s}{P_0R}} = \sqrt{\frac{P}{P_0n}}, \quad (2.85)$$

где P — действительная рассеиваемая мощность; P_0 — предельно допустимая удельная рассеиваемая мощность; $n = l/b$ — число квадратов резистивного элемента.

В процессе разработки топологического чертежа определяют графическую ширину. За графическую ширину резистора принимают ближайшее к вычисленному большее значение, кратное шагу координатной сетки, принятому для чертежа топологии. После этого определяют длину резистора. При округлении ширины и длины резистора оценивают вносимую погрешность. Затем к расчетным значениям ширины и длины резистора вносят поправку, учитывающую технологическое отклонение размеров. В соответствии с этим графические значения этих величин можно определить таким образом:

$$b_{\text{граф}} = b - 2\Delta_{\text{травл}} - \alpha x_j, \quad (2.86)$$

$$l_{\text{граф}} = l - 2\Delta_{\text{травл}} - \alpha x_j, \quad (2.87)$$

где $\Delta_{\text{травл}}$ — погрешность, вносимая за счет систематического растравливания контактных окон в оксиде; αx_j — погрешность, вносимая за счет ухода базовой или эмиттерной диффузии под край оксида в боковую сторону. Через α в соотношениях (2.86) и (2.87) обозначен коэффициент, учитывающий распределение примесных атомов вблизи границы резистора, причем обычно $0 \leq \alpha \leq 2$.

Для резисторов, ширина которых превышает 10 мкм, влиянием боковой диффузии можно пренебречь, т. е. считать $\alpha = 0$. В более узких резисторах боковая диффузия оказывает значительное влияние, поэтому в расчеты необходимо вводить соответствующую поправку.

Температурная зависимость номинального значения сопротивления резистора определяется температурной зависимостью удельной объемной проводимости σ_V , которая для кремния n - и p -типов представлена соответственно на рис. 2.32, а, б. Если уровень легирования кремния велик и влиянием на электропроводность электронно-дырочных пар, образующихся за счет тепловой генерации из валентной зоны, можно пренебречь, то концентрация подвижных носителей заряда будет слабо зависеть от температуры. Для кремния p -типа при произвольной температуре удельная проводимость

$$\sigma_V = q[\mu_p N_a^- + p'_i(\mu_p + \mu_n)], \quad (2.88)$$

где N_a^- — концентрация ионизированных атомов акцепторной примеси; $p'_i = n'_i$ — концентрация дырок и равная ей концентрация электронов, возникающих в результате тепловой генерации из валентной зоны.

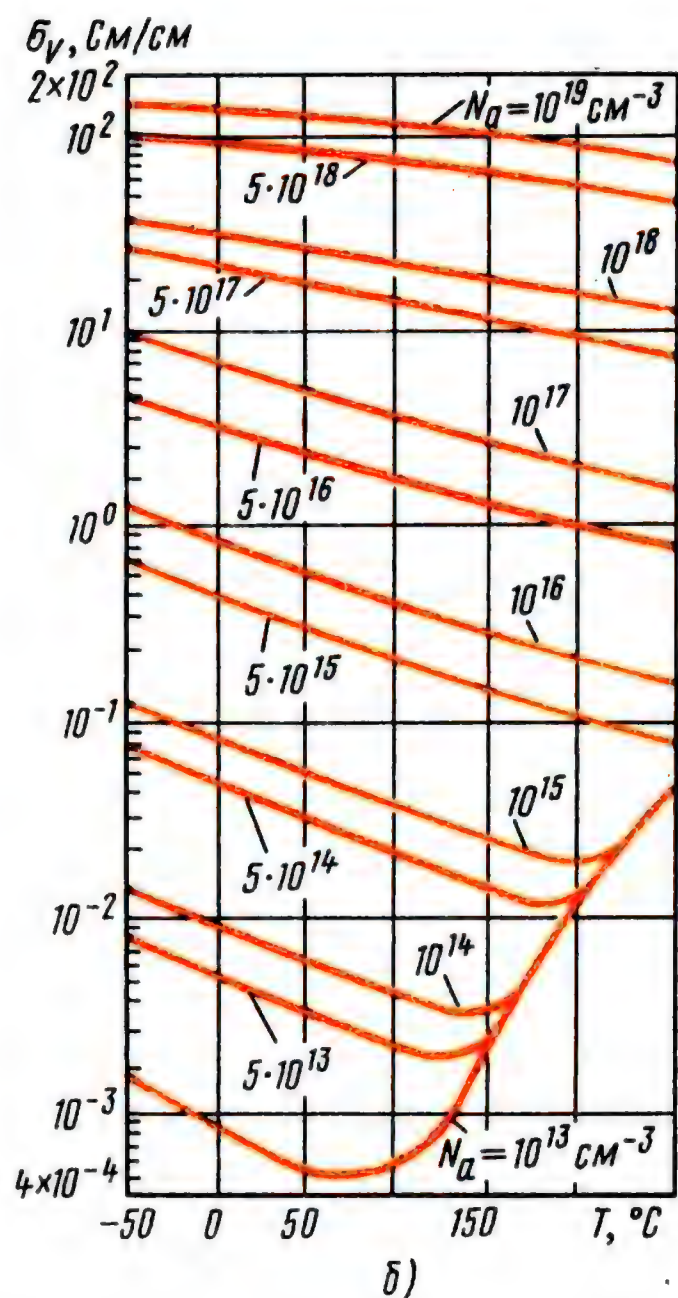
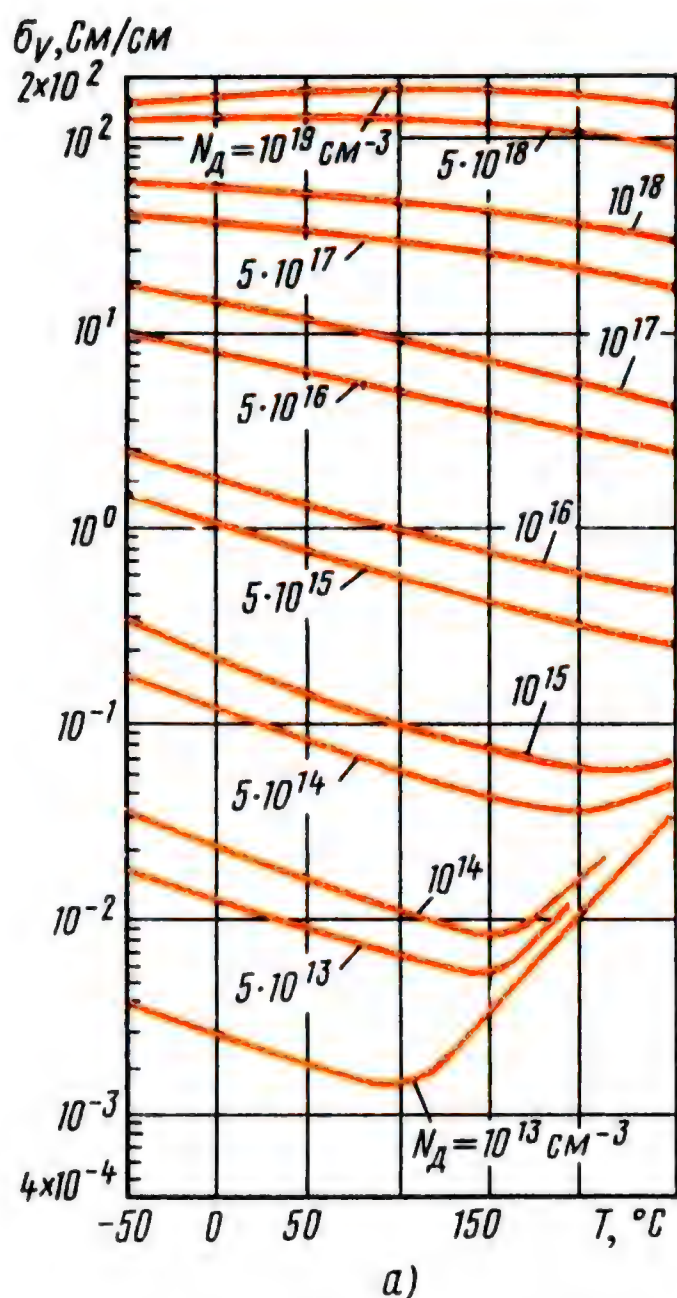


Рис. 2.32. Температурная зависимость удельной объемной проводимости кремния с различными типами электропроводности:
а — кремний *n*-типа; б — кремний *p*-типа

При высоком уровне легирования, когда $N_a^- \gg p_i'$, выражение (2.88) принимает вид

$$\sigma_v \approx q\mu_p N_a^-. \quad (2.89)$$

Подвижность дырок μ_p проявляет зависимость как от концентрации атомов акцепторной примеси, так и от температуры. Те же самые выводы справедливы для кремния *n*-типа. Зависимость подвижности основных электронов и дырок в кремнии, легированном атомами донорной и акцепторной примесей, показана на рис. 2.33, а, б. Рассмотрим более подробно кремний *p*-типа, который чаще всего используют для формирования диффузионных резисторов.

В идеальном случае можно предположить, что подвижность μ_p определяется рассеянием основных дырок на тепловых колебаниях атомов кристаллической решетки и на ионизированных атомах примеси. Поэтому можно записать

$$\frac{1}{\mu_p} = \frac{1}{\mu_{pL}} + \frac{1}{\mu_{pI}}, \quad (2.90)$$

где индексы *L* и *I* относятся к механизмам рассеяния дырок соответственно на тепловых колебаниях атомов решетки и на ионизированных атомах примеси.

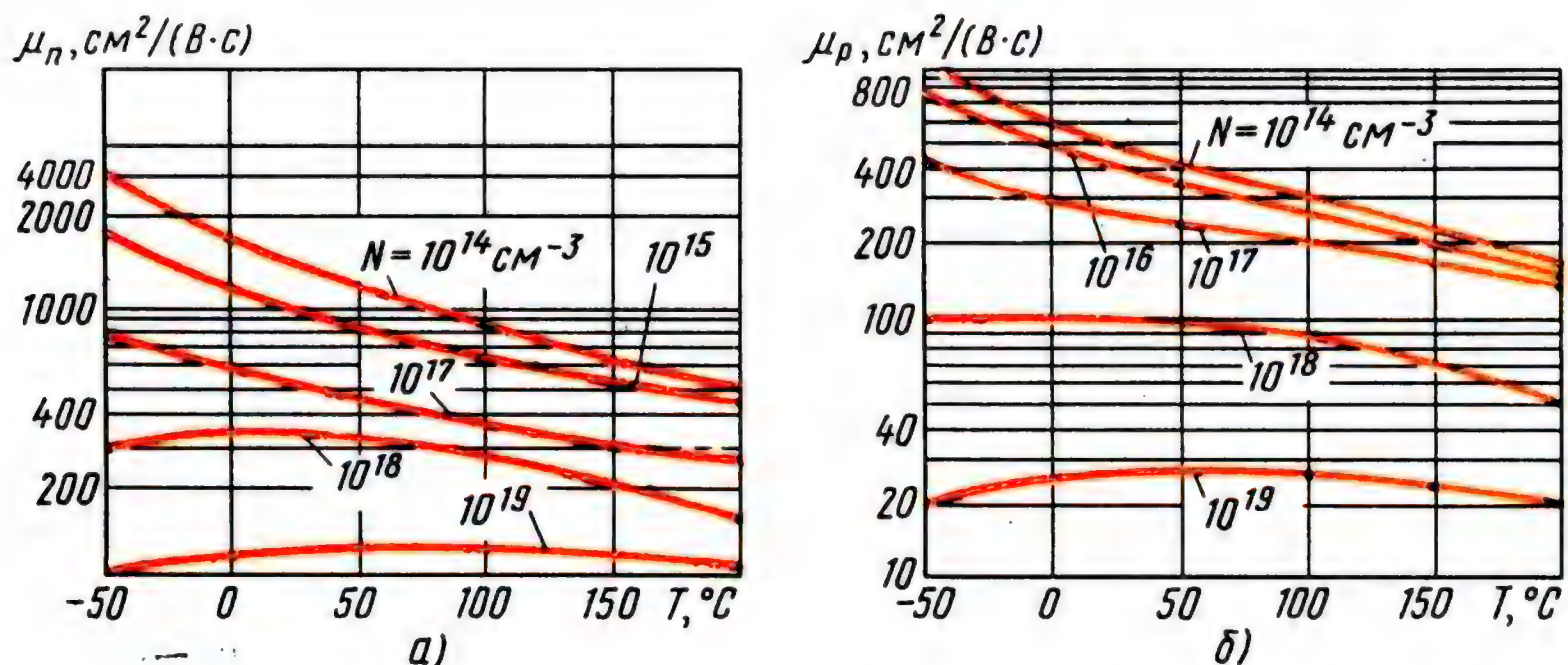


Рис. 2.33. Температурная и концентрационная зависимость подвижности основных носителей заряда в кремнии с различными типами электропроводности:

a — кремний *n*-типа; *б* — кремний *p*-типа

Рассеяние на ионизированных атомах примеси описывается теоретической формулой Конуэлл — Вайскопфа, хорошо совпадающей с экспериментальными результатами. Для рассеяния дырок на ионизированных атомах акцепторной примеси эта формула имеет вид

$$\mu_{pl} = \frac{a_l T^{3/2}}{N_a^- \ln \{1 + [b_l T + (N_a^-)^{1/3}]^2\}}, \quad (2.91)$$

где a_l и b_l — некоторые постоянные величины.

Для рассеяния дырок на тепловых колебаниях атомов кристаллической решетки справедлива следующая зависимость подвижности от температуры:

$$\mu_{pL} = a_L T^{-b_L}, \quad (2.92)$$

где a_L и b_L — также некоторые постоянные величины.

Концентрации N_a^- и p_i' в соотношении (2.88) можно вычислить с помощью закона действующих масс. Так, если в исследуемом температурном диапазоне выполняется условие $N_a^- \gg p_i$, где p_i — концентрация собственных дырок, то

$$N_a^- = \frac{N_V}{4} e^{-\frac{\Delta E_a}{kT}} \left(\sqrt{1 + \frac{8N_a}{N_V} e^{\frac{\Delta E_a}{kT}}} - 1 \right). \quad (2.93)$$

Здесь ΔE_a — энергия ионизации атомов акцепторной примеси; N_a — полная концентрация атомов введенной акцепторной примеси; N_V — эффективная плотность квантовых состояний в валентной зоне кремния,

$$N_V = 2 \left(\frac{2\pi m_p kT}{h^2} \right)^{3/2}, \quad (2.94)$$

где m_p — эффективная масса дырки в валентной зоне; k — постоянная Больцмана; T — абсолютная температура; h — постоянная Планка.

При повышении температуры концентрация ионизированных атомов акцепторной примеси N_a^- увеличивается, приближаясь к полной концентрации атомов введенной акцепторной примеси N_a . Однако концентрация p_i' в соотношении (2.88) возрастает еще быстрее, так как она пропорциональна $T^{3/2}e^{-\frac{\Delta E_a}{kT}}$. Следовательно, при некоторой температуре неравенство $N_a^- \gg p_i$ перестает выполняться. В этом диапазоне температур все атомы примеси оказываются ионизированными, т. е. $N_a^- \approx N_a$, а концентрация дырок p определяется из закона действующих масс, который записывается в виде

$$pn_i' = n_i^2, \quad (2.95)$$

или

$$p(p - N_a) = n_i^2. \quad (2.96)$$

Решая уравнение (2.96) относительно параметра p , получаем, что в рассматриваемом диапазоне температур концентрация дырок

$$p = \frac{N_a}{2} + \sqrt{\frac{N_a^2}{4} + n_i^2}. \quad (2.97)$$

По формуле (2.88) — (2.97) вычислены и построены кривые, характеризующие температурную зависимость удельной объемной проводимости кремния при различных уровнях легирования (см. рис. 2.32). Из анализа этих кривых следует, что наиболее сильно изменяется удельное сопротивление кремния с малым содержанием примесных атомов. Температурный коэффициент сопротивления определяется соотношением

$$\text{TKR} = \frac{1}{R} \frac{dR}{dT}. \quad (2.98)$$

Нетрудно показать, что для собственного кремния температурный коэффициент сопротивления

$$\text{TKR}_i = -\frac{\Delta E}{2kT^2}, \quad (2.99)$$

где ΔE — ширина запрещенной зоны кремния.

Величина TKR_i отрицательна, и ее абсолютное значение возрастает при снижении температуры.

При введении в кремний примесных атомов температурный коэффициент сопротивления уменьшается и становится сложной функцией температуры и концентрации. При этом он может быть как положительным, так и отрицательным; для уровней легирования, превышающих 10^{17} см^{-3} , этот коэффициент близок к нулю в широком диапазоне температур.

Для высокоомного кремния при $N_a \gg p_i$ коэффициент TKR является положительным в диапазоне рабочих температур полупроводниковой ИМС. Это объясняется тем, что в указанных пределах изменения температуры и концентрации почти все примес-

ные атомы ионизированы. Поэтому изменение удельного сопротивления связано только с зависимостью $\mu_p = \mu_p(T)$, которая при малых концентрациях примесных атомов определяется рассеянием основных дырок на тепловых колебаниях атомов кристаллической решетки. При более высоких концентрациях атомов акцепторной примеси существенным становится их влияние на подвижность дырок. В области температур, для которой справедливо условие $p_i \approx N_a$, знак температурного коэффициента сопротивления резистора может измениться на отрицательный. При $p_i < N_a$ коэффициент ТКР с дальнейшим повышением температуры всегда остается отрицательным.

В процессе разработки полупроводниковой ИМС необходимо учитывать, что заданный температурный коэффициент сопротивления резистора в значительной степени определяет максимальное значение номинального сопротивления, которое может быть получено при строго ограниченных геометрических размерах резисторов. Действительно, использование для резистора наиболее низкоомного материала с меньшим температурным коэффициентом сопротивления требует увеличения площади, занимаемой резистором. Более того, поскольку изготовление резистора производится совместно с формированием базовой области транзисторной структуры, возможности изменения удельного поверхностного сопротивления диффузионного слоя являются крайне ограниченными.

В табл. 2.3 приводится оценка погрешностей, вносимых при изготовлении диффузионных резисторов.

Т а б л и ц а 2.3

Погрешности, вносимые при изготовлении диффузионных резисторов

Операция	Относительная погрешность, %	Разброс номинальных значений сопротивлений, %
Изготовление фотошаблонов и фотолитографическая обработка	1	1
Травление	2	1
Диффузия	6	1
Весь процесс (наихудший случай)	± 9	± 3

Как следует из табл. 2.3, обеспечение необходимых допусков на значения сопротивлений резисторов сводится к точному контролю процессов изготовления фотошаблонов, проведения диффузии и фотолитографии. Нетрудно заключить, что сравнительно легко получить пределы допусков на отношения номиналов сопротивлений. Это достоинство диффузионных резисторов используют при проектировании ИМС: обычно их строят так,

Характеристики диффузионных резисторов

Тип диффузионного слоя	Удельное поверхностное сопротивление, Ом/□	Разброс номинальных значений сопротивлений, %	Температурный коэффициент сопротивления резисторов, град ⁻¹
Эмиттерный	2—3	± 20	$(1—5) \cdot 10^{-4}$
Базовый	100—300	$\pm (5—20)$	$(1,5—3) \cdot 10^{-3}$
Базовый, ограниченный эмиттерным (пинч-резистор)	$(5—10) \cdot 10^3$	$\pm (30—50)$	$(3—6) \cdot 10^{-3}$
Коллекторный на эпитаксиальном слое	$5 \cdot 10^3$	± 30	$(5—7) \cdot 10^{-3}$

чтобы основное влияние на характеристики оказывали не абсолютные значения допусков, а их отношения.

В табл. 2.4 приведены основные характеристики диффузионных резисторов.

При расчете диффузионных резисторов важно также учитывать рассеиваемую мощность. Чрезмерное рассеяние мощности при нагреве резистора в процессе работы приводит к появлению нелинейной зависимости между током и напряжением, так как сопротивление резистора зависит от температуры. Для диффузионных резисторов в корпусе типа ТО-18 предельное значение рассеиваемой мощности, отнесенное к единице площади, составляет 50 мВт/мм². Это требует использования более широких диффузионных полосок в схемах, рассеивающих при работе сравнительно большую мощность. Следует заметить, что предельное значение рассеиваемой мощности зависит от теплорассеивающих свойств корпусов, герметизирующих полупроводниковые ИМС.

§ 2.7. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ПОЛУПРОВОДНИКОВЫХ КОНДЕНСАТОРОВ

- В полупроводниковых ИМС обычно используют два типа конденсаторов: конденсаторы на основе обратно смещенных *p-n*-переходов и конденсаторы со структурой металл — диэлектрик — полупроводник (МДП-конденсаторы).

Независимо от типа конденсаторы характеризуются следующими основными параметрами: номинальным значением емкости C ; удельной емкостью C_0 , или емкостью, отнесенной к единице площади; технологическим разбросом номинального значения емкости $\pm \Delta C$; рабочим напряжением $U_{\text{раб}}$; температурным коэффициентом емкости ТКС; добротностью Q .

Создание конденсаторов на основе *p-n*-перехода не требует введения дополнительных технологических операций, поскольку они выполняются на переходах, предназначенных для формирования структуры интегральных транзисторов. Структура инте-

гравального конденсатора, выполненного на основе p - n -перехода, показана на рис. 2.34, где цифрами 1 и 2 обозначены омические (невыпрямляющие) контакты.

Применение конденсаторов на основе p - n -перехода ограничивается двумя паразитными параметрами: эквивалентным последовательным сопротивлением и параллельной емкостью. Паразитные элементы интегрального конденсатора, сформированного на основе коллекторного p - n -перехода, показаны на эквивалентной схеме (рис. 2.35, а). Эта схема содержит полезную емкость C_1 , паразитную емкость изолирующего перехода коллектор — подложка C_2 , диоды D_1 , D_2 , образующие полезную и паразитную емкости, и последовательное сопротивление R . Для получения максимального коэффициента передачи сигнала от вывода 1 к выводу 2 необходимо стремиться к получению максимального отношения C_1/C_2 . На рис. 2.35, б показана зависимость этого отношения от запирающего напряжения U_n , приложенного к переходу коллектор — подложка, для двух значений напряжения смещения перехода база — коллектор.

Рассмотрим важнейшие особенности конденсаторов, формируемых на основе p - n -перехода. Емкость перехода определяется диффузионной и барьерной составляющими. Барьерная емкость

связана с образованием области объемного заряда и потенциального барьера между p - и n -областями перехода. Область объемного заряда p - n -перехода можно рассматривать как аналог диэлектрика обычного конденсатора, если считать, что она не содержит подвижных носителей заряда. Ширина этой области и плотность объемных зарядов неподвижных ионов донорных и акцепторных примесей зависят от

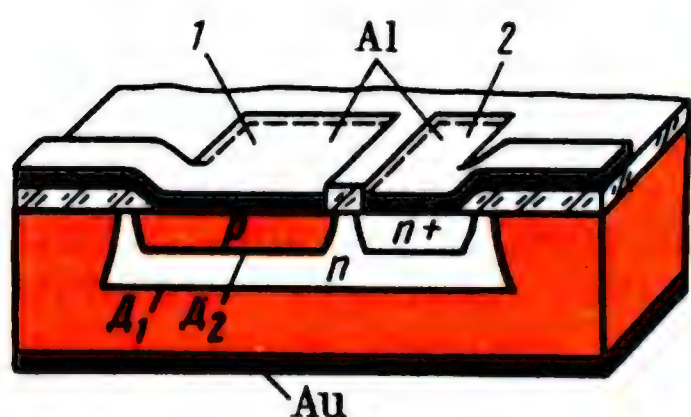


Рис. 2.34. Структура интегрального конденсатора, выполненного на основе p - n -перехода

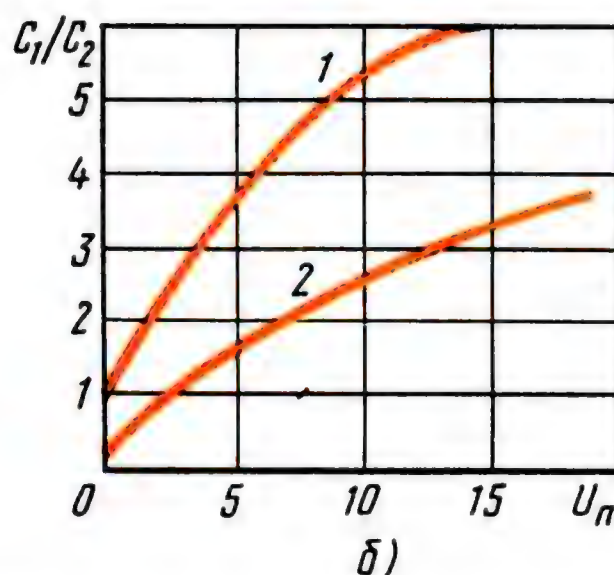
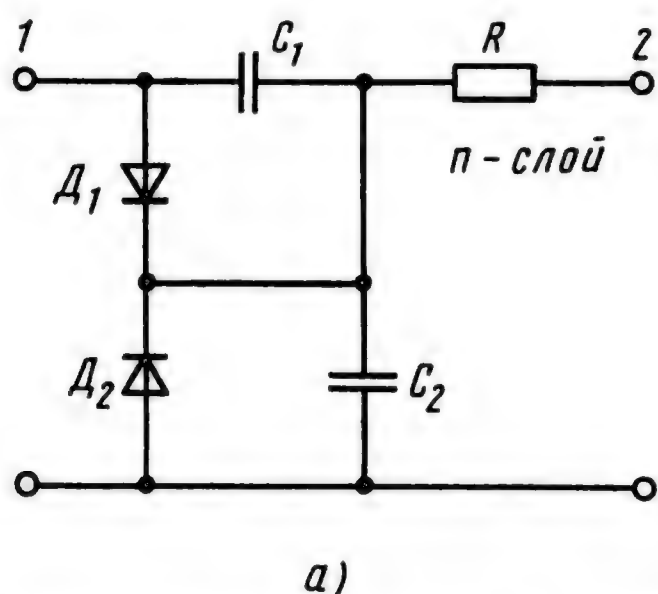


Рис. 2.35. Эквивалентная схема интегрального конденсатора на основе p - n -перехода (а) и зависимость отношения емкости p - n -перехода C_1 к паразитной емкости C_2 от напряжения обратного смещения подложки (б):

1 — $U_{C_2} = 0$ В; 2 — $U_{C_2} = 5$ В

напряжения обратного смещения, приложенного к переходу, а также от диффузионного, или контактного, потенциала φ_k . С повышением напряжения обратного смещения ширина области объемного заряда увеличивается и, следовательно, барьерная емкость уменьшается. Вычисление барьерной емкости сводится к вычислению зависимости ширины области объемного заряда от напряжения обратного смещения, так как эту емкость можно определить из выражения

$$C = \frac{\epsilon \epsilon_0 S}{x_n - x_p}, \quad (2.100)$$

где ϵ_0 — абсолютная диэлектрическая проницаемость; S — площадь p - n -перехода; x_n , x_p — границы области объемного заряда в материалах n - и p -типов.

Для определения координат x_n и x_p удобно воспользоваться системой уравнений для двойного электрического слоя:

$$\begin{aligned} \int_{x_p}^{x_n} \rho(x) dx &= 0, \\ \int_{x_p}^{x_n} x \rho(x) dx &= \epsilon \epsilon_0 U, \end{aligned} \quad (2.101)$$

где $\rho(x)$ — плотность объемного заряда; $U = \varphi_k + U_{обр}$ — полное напряжение, приложенное к p - n -переходу.

Чтобы выразить плотность объемного заряда $\rho(x)$ через концентрации примесных атомов N_d и N_a , сделаем следующие допущения. Будем считать, что атомы донорной и акцепторной примесей полностью ионизированы. Тогда, пренебрегая концентрацией подвижных носителей заряда, получим

$$\rho(x) = q[N_d(x) - N_a(x)]. \quad (2.102)$$

Таким образом, соотношение (2.102) справедливо только в предположении, что область объемного заряда полностью лишена подвижных носителей заряда. В действительности концентрация подвижных носителей заряда убывает по экспоненциальному закону и, следовательно, вблизи границ области объемного заряда подвижные носители удалены не полностью. Однако концентрация подвижных носителей заряда в области объемного заряда уменьшается очень быстро и при $U(x) > 2,3(kT/q)$ составляет менее 0,1 от их концентрации на границе области.

С другой стороны, если p - n -переход смещен в обратном направлении, то падение напряжения на нем будет больше диффузионного потенциала φ_k , который более чем на порядок превышает величину kT/q . Таким образом, краевые участки области объемного заряда незначительно влияют на положения координат x_n и x_p , которые определяются из системы уравнений (2.101).

Если p - n -переход смещен в прямом направлении, то потенциальный барьер и ширина области объемного заряда уменьшаются, т. е. влияние подвижных носителей заряда возрастает.

В этом случае соотношение (2.102) и все полученные с его использованием выражения становятся неверными.

Отметим, что система уравнений (2.101), определяющая ширину области объемного заряда, может быть решена только для двух теоретических моделей p - n -перехода: со ступенчатым и линейным законами распределения концентраций примесных атомов.

Для p - n -перехода со ступенчатым законом распределения концентрации примесных атомов имеем

$$N_d(x) - N_a(x) = \begin{cases} -N_a & \text{при } x \leq 0, \\ N_d & \text{при } x \geq 0. \end{cases} \quad (2.103)$$

На рис. 2.36 показаны распределения результирующей концентрации примесных атомов $N_{рез} = N_d(x) - N_a(x)$ (а), плотности объемного заряда, обусловленного концентрациями неподвижных ионизированных атомов акцепторной и донорной примесей (б), а также напряженности электрического поля и полного напряжения обратного смещения (в) для p - n -перехода со ступенчатым законом распределения.

Записывая выражение для $\rho(x)$ и подставляя его в систему уравнений для двойного электрического слоя (2.101), получаем

$$x_p = - \left[\frac{2\epsilon\epsilon_0}{q} \frac{N_d}{N_a(N_a + N_d)} (U_{обр} + \varphi_k) \right]^{1/2}, \quad (2.104)$$

$$x_n = \left[\frac{2\epsilon\epsilon_0}{q} \frac{N_a}{N_d(N_a + N_d)} (U_{обр} + \varphi_k) \right]^{1/2}. \quad (2.105)$$

Таким образом, ширина области объемного заряда p - n -перехода со ступенчатым законом распределения концентрации примесных атомов равна

$$x_n - x_p = \left[\frac{2\epsilon\epsilon_0}{q} \frac{N_a + N_d}{N_a N_d} (U_{обр} + \varphi_k) \right]^{1/2}. \quad (2.106)$$

Удельная барьерная емкость такого перехода

$$C_0 = \left[\frac{\epsilon\epsilon_0 q}{2(U_{обр} + \varphi_k)} \frac{N_a N_d}{(N_a + N_d)} \right]^{1/2}. \quad (2.107)$$

В частном случае несимметрично p - n -перехода, когда концентрация примесных атомов по одну сторону технологической границы намного больше, чем по другую, например $N_a \gg N_d$, из соотношений (2.104), (2.105) следует, что $x_n \gg |x_p|$. Следовательно, область объемного заряда будет почти полностью сосредоточена в материале n -типа и удельная барьерная емкость

$$C_0 = \left[\frac{\epsilon\epsilon_0 q N_d}{2(U_{обр} + \varphi_k)} \right]^{1/2}. \quad (2.108)$$

Из соотношений (2.107) и (2.108) вытекает, что при ступенчатом законе распределения концентрации примесных атомов удельная барьерная емкость p - n -перехода обратно пропорцио-

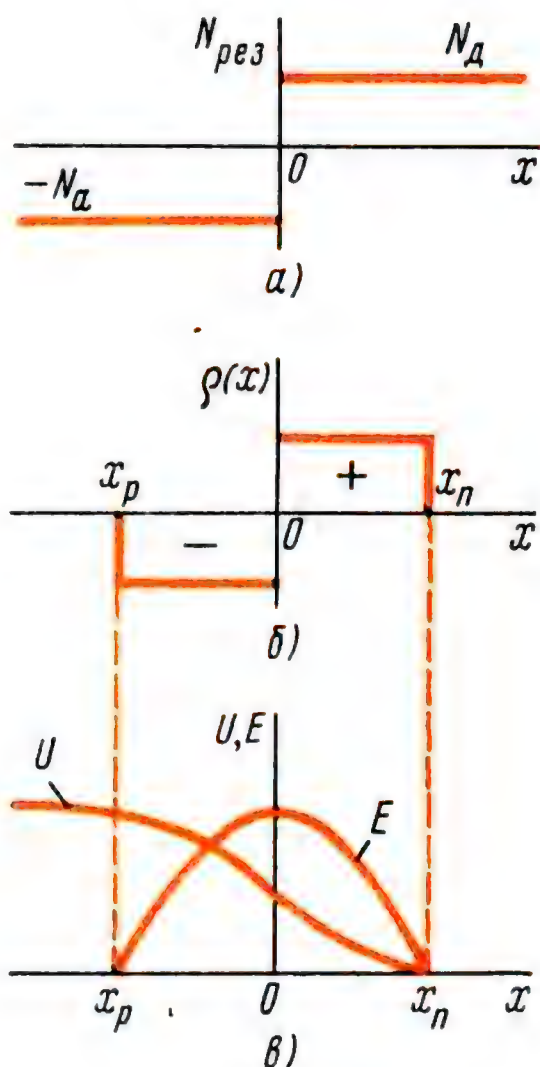


Рис. 2.36. Характеристики p - n -перехода со ступенчатым законом распределения концентрации примесных атомов

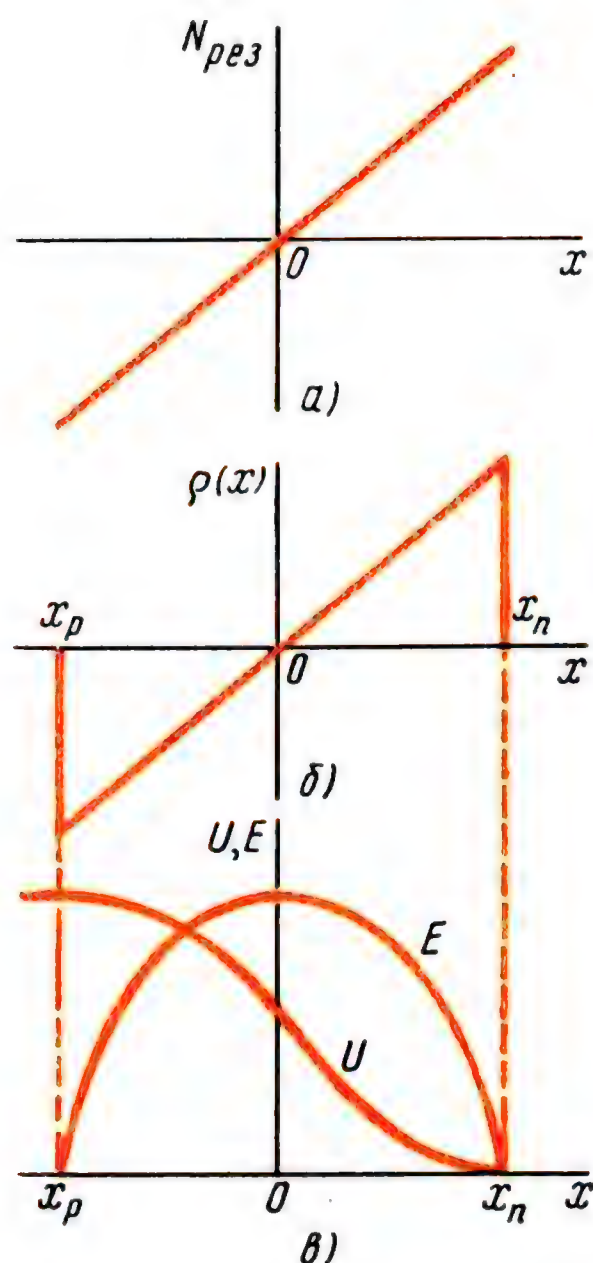


Рис. 2.37. Характеристики p - n -перехода с линейным законом распределения концентрации примесных атомов

нальна корню квадратному из полного напряжения, приложенного к переходу. Подставляя в выражение (2.107) значения постоянных величин, получаем, что для p - n -переходов на кремнии

$$C_0 = 3 \cdot 10^{-4} \sqrt{\frac{N_d}{U_{обр} + \varphi_k}} [\text{пФ/см}^2]. \quad (2.109)$$

Для p - n -переходов с линейным законом распределения концентрации примесных атомов плотность объемного заряда

$$\rho(x) = aqx, \quad (2.110)$$

где a — градиент концентрации.

На рис. 2.37 показаны распределения результирующей концентрации примесных атомов $N_{рез} = ax$ (а), плотности объемного заряда (б), напряженности электрического поля и полного напряжения обратного смещения (в) для p - n -перехода с линейным законом распределения.

Из решения системы уравнений для двойного электрического слоя в этом случае получаем

$$x_n = |x_p| = \frac{1}{2} \left[\frac{12\epsilon\epsilon_0}{aq} (U_{обр} + \varphi_k) \right]^{1/3}. \quad (2.111)$$

Отсюда следует, что при линейном законе распределения концентрации примесных атомов удельная барьерная емкость p - n -перехода

$$C_0 = \frac{\epsilon\epsilon_0}{\left[\frac{12\epsilon\epsilon_0}{aq} (U_{\text{обр}} + \varphi_k) \right]^{1/3}}, \quad (2.112)$$

т. е. изменяется обратно пропорционально корню кубическому из полного напряжения, приложенного к переходу.

Наибольший практический интерес представляет вычисление барьерной емкости реальных p - n -переходов, формируемых методами диффузии. При диффузии из ограниченного источника плотность объемного заряда

$$\rho(x) = q[N_s \exp(-x^2/4Dt) - N_n], \quad (2.113)$$

а при диффузии из неограниченного источника

$$\rho(x) = q[N_s \operatorname{erfc}(x/2\sqrt{Dt}) - N_n], \quad (2.114)$$

где N_n — концентрация примесных атомов в исходной подложке или эпитаксиальном слое.

После подстановки соотношений (2.113), (2.114) в систему уравнений для двойного электрического слоя и вычисления соответствующих интегралов получаются сложные трансцендентные уравнения относительно неизвестных x_n , x_p , которые можно решить только численными методами с помощью ЭВМ.

Результаты этих вычислений для двух законов распределения концентраций примесных атомов представлены в виде номограмм на рис. 2.38 и 2.39. Номограммы позволяют определить ширину области объемного заряда и барьерную емкость p - n -переходов для германия и кремния, полученных методом диффузии, в широком диапазоне значений отношения $(U_{\text{обр}} + \varphi_k)/N_n$. Они вычислены для конкретного отношения $N_n/N_s = 10^{-5}$, однако их можно вычислять в пределах изменения этого отношения от $3 \cdot 10^{-6}$ до $3 \cdot 10^{-5}$. Максимальная ошибка в определении ширины области объемного заряда при этом не превышает 5%.

В общем случае зависимость барьерной емкости от напряжения для большинства переходов, получаемых в технологии изготовления полупроводниковых ИМС, можно представить соотношением

$$C_0 \sim k(1/U)^m, \quad (2.115)$$

где k — коэффициент пропорциональности, зависящий от закона распределения концентрации примесных атомов в окрестности p - n -перехода.

Показатель степени m заключен в узкой области значений $1/2 \geq m \geq 1/3$. Крайние значения показателя степени m соответствуют двум рассмотренным законам распределения концентраций атомов легирующих примесей — ступенчатому и линейному. Распределения концентраций примесных атомов, подчиняющиеся закону Гаусса и закону дополнительного интеграла ошибок, описываются промежуточными значениями показателя степени m .

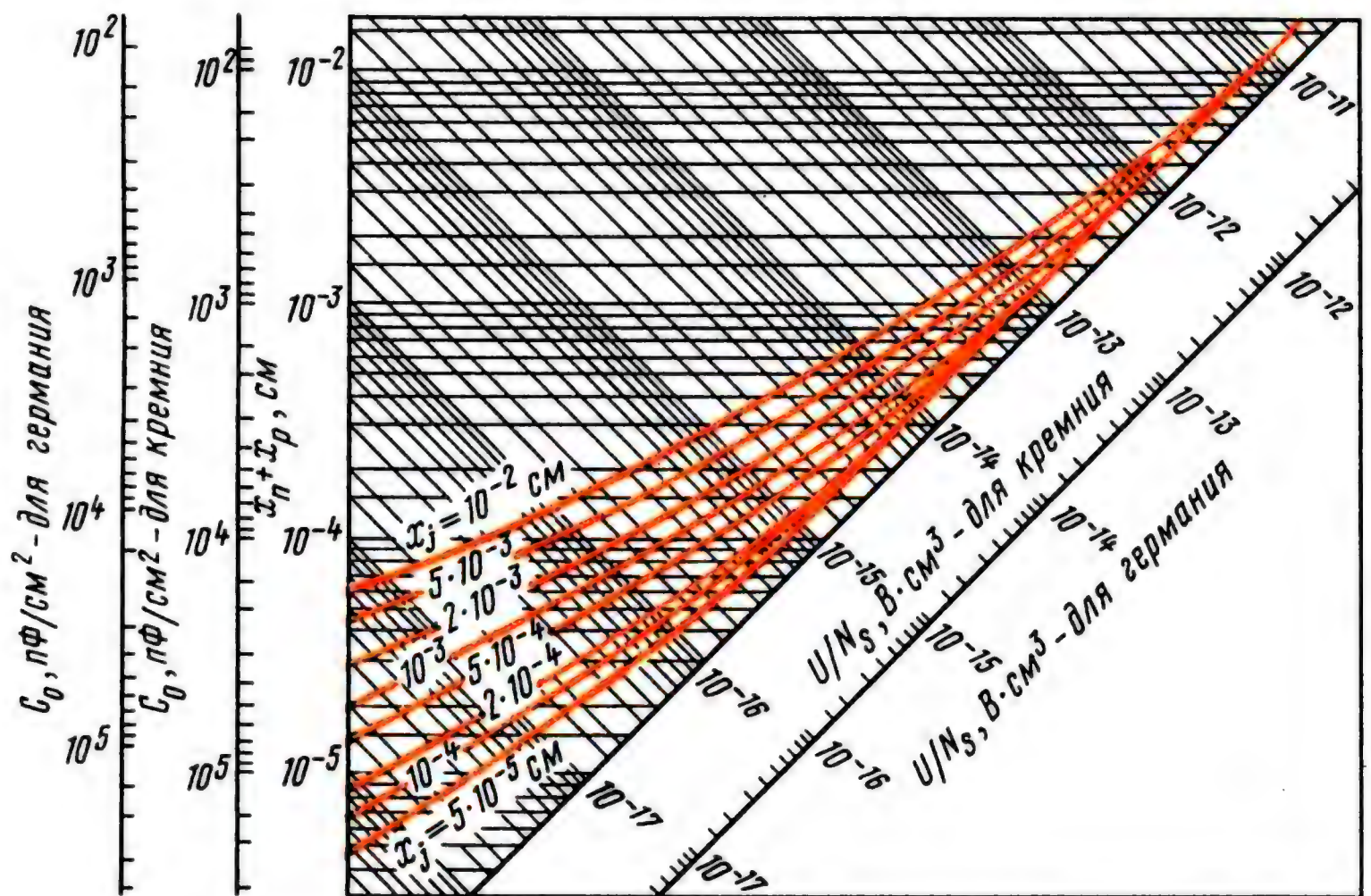


Рис. 2.38. Номограмма для определения ширины области объемного заряда p - n -перехода и его удельной барьерной емкости для кремния и германия при распределении концентрации примесных атомов по закону дополнительного интеграла ошибок

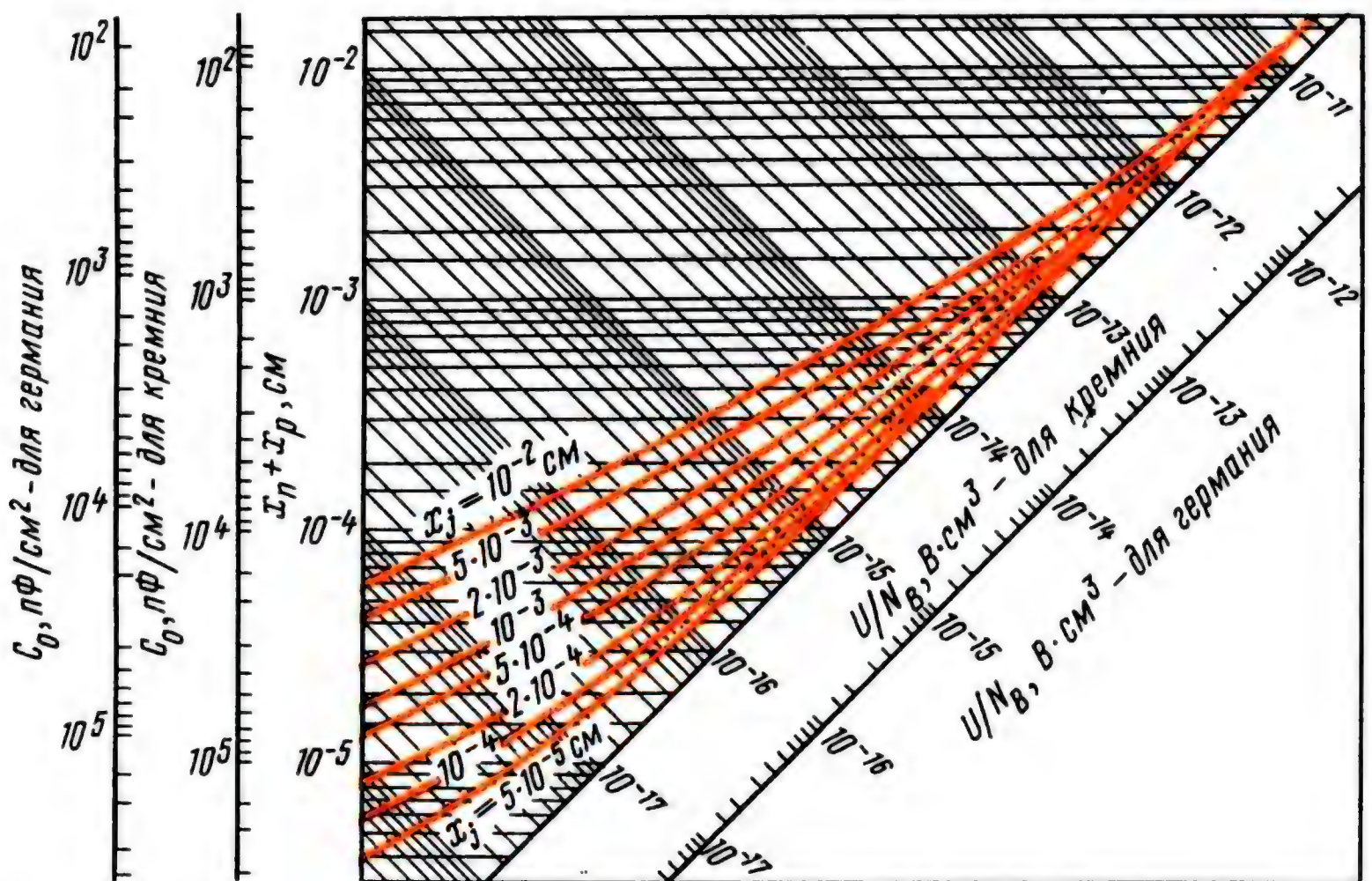


Рис. 2.39. Номограмма для определения ширины области объемного заряда p - n -перехода и его удельной барьерной емкости для кремния и германия при распределении концентрации диффундирующих примесных атомов по закону Гаусса

В технологии изготовления полупроводниковых ИМС функции конденсатора могут выполнять три различных перехода, которыми являются переходы эмиттер — база, база — коллектор, коллектор — подложка, связанные с интегральной биполярной n - p - n -структурой. В табл. 2.5 приведены значения удельной

Типичные значения удельной барьерной емкости для различных p - n -переходов интегральной транзисторной структуры

$U_{обр}, В$	$C_0 = C_{эб},$ пФ/мм ²	$C_0 = C_{бк},$ пФ/мм ²	$C_0 = C_{кп}$ (без n^+ -слоя), пФ/мм ²	$C_0 = C_{кп}$ (с n^+ -слоем), пФ/мм ²
0	1400	300	190	260
5	1000	120	60	90
15	—	90	40	55

барьерной емкости C_0 для каждого из этих переходов в зависимости от полного напряжения обратного смещения для интегральной структуры с примесным профилем распределения, приведенным на рис. 2.16. В этой же таблице приведены емкости C_0 перехода коллектор — подложка для подложки, не содержащей скрытого n^+ -слоя.

Из анализа структуры, показанной на рис. 2.34, следует, что конденсатор, формируемый на переходе коллектор — подложка, может иметь ограниченное применение, так как вывод подложки является общим для остальной части схемы и заземлен по переменной составляющей тока. Однако этот конденсатор является неотъемлемой частью интегральной структуры, так как присутствует во всех случаях при изоляции элементов ИМС p - n -переходом. Остальные два конденсатора, формируемые на переходах эмиттер — база и база — коллектор, можно исключить из структуры, если не проводит эмиттерную или базовую диффузию.

Наибольшую удельную барьерную емкость C_0 имеет переход эмиттер — база, однако низкое пробивное напряжение этого перехода ($U_{пр.эб} \leq 10 В$) ограничивает возможности его практического использования. Более широкую область применения находит конденсатор, формируемый на основе перехода база — коллектор, так как он имеет более высокое пробивное напряжение ($U_{пр.бк} \approx 50 В$). Но добротность такого конденсатора уменьшается за счет влияния последовательного сопротивления коллектора R_k .

Для эффективного использования конденсатора на основе перехода база — коллектор необходимо, чтобы отношение $C_{бк}/C_{кп}$ было возможно больше. Этого можно достигнуть, если напряжение обратного смещения перехода база — коллектор выбрать как можно более низким, а напряжение смещения перехода коллектор — подложка — как можно более высоким. В этом случае оказывается возможным получить отношение $C_{бк}/C_{кп}$ в пределах от 3 до 10. При диэлектрической изоляции элементов схемы (см. рис. 2.1, б) емкость $C_{0кп} \ll 10$ пФ/мм², и такие меры не являются необходимыми.

При проектировании интегральных конденсаторов следует учитывать, что более высокой концентрации примесных атомов в окрестности p - n -перехода соответствует более высокая удель-

ная барьерная емкость C_0 . Кроме того, при проектировании таких конденсаторов требуется совместно вычислять удельную емкость и пробивное напряжение, так как каждая из этих величин зависит от удельного сопротивления материала, причем с ростом последнего емкость уменьшается, а пробивное напряжение повышается. Это обстоятельство, идеальное с точки зрения требований, предъявляемых к конструкции транзистора, является неблагоприятным при проектировании интегрального конденсатора, так как для него обычно нужно обеспечивать высокие значения пробивного напряжения и удельной барьерной емкости. Требуемое значение пробивного напряжения определяет тип перехода (коллектор — подложка, база — коллектор, эмиттер — база), который может быть использован для получения конденсатора, а выбранный тип перехода в свою очередь определяет необходимую площадь подложки для получения заданного номинального значения емкости.

Важным параметром, характеризующим свойства интегрального конденсатора, является добротность, определяемая из соотношения

$$Q = 1/2\pi fCR, \quad (2.116)$$

где f — рабочая частота; C — емкость конденсатора; R — сопротивление любого резистора, включенного последовательно с конденсатором. С увеличением этого сопротивления добротность конденсатора уменьшается.

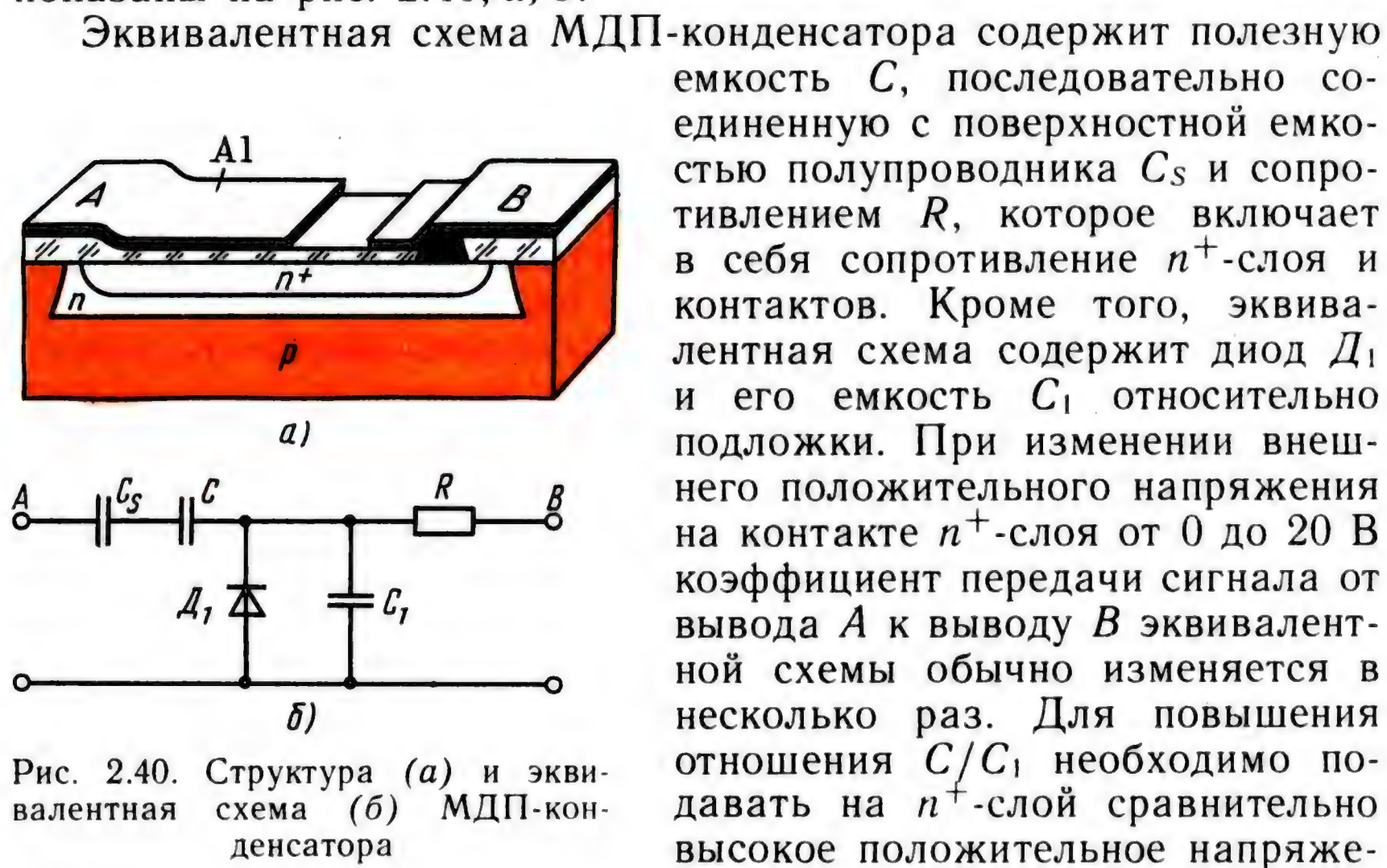
Для интегральных конденсаторов, формируемых на основе p - n -переходов, сопротивление R определяется в основном сопротивлением области, непосредственно прилегающей к области объемного заряда перехода, так как оно обычно значительно превышает сопротивление области с относительно низким удельным сопротивлением. Конденсатор, рассчитанный на высокое пробивное напряжение, будет иметь меньшую добротность по сравнению с конденсатором, рассчитанным на низкое пробивное напряжение. Тем не менее следует отметить, что даже низковольтный интегральный конденсатор, формируемый на основе p - n -перехода, имеет малую добротность по сравнению с конденсаторами, используемыми в схемах на дискретных элементах.

Важная особенность интегральных конденсаторов заключается в том, что их емкость зависит от изменения напряжения, приложенного к p - n -переходу. Максимальное значение удельной емкости конденсатора достигается тогда, когда напряжение внешнего смещения равно нулю и емкость структуры определяется только диффузионным, или контактным, потенциалом φ_k . Однако такой режим работы конденсатора практически неприемлем. Исключение представляет случай очень малой амплитуды напряжения, поскольку переход должен находиться в непроводящем состоянии при любой фазе приложенного напряжения. Кремниевый переход является непроводящим до напряжения (потенциала) $\varphi_k = (0,5 \div 0,7)$ В, приложенного в прямом направ-

лении. Поэтому в редких случаях оказывается допустимым режим работы конденсатора при нулевом смещении p - n -перехода, на котором он формируется. Зависимость ширины области объемного заряда p - n -перехода от напряжения может также привести к модуляции емкости конденсатора. Для уменьшения этого эффекта напряжение внешнего смещения должно быть больше амплитуды переменного напряжения, приложенного к переходу.

На основании изложенного можно заключить, что интегральным конденсаторам, формируемым на p - n -переходе, присущ ряд существенных недостатков. С помощью такого способа невозможно получить большие номинальные значения емкости, так как для этого потребовалась бы большая площадь подложки. Кроме того, для конденсаторов на основе p - n -перехода характерны малая добротность и зависимость емкости от приложенного напряжения, что значительно ограничивает класс схем, в которых их можно использовать.

Недостатки, связанные с применением таких конденсаторов, в значительной степени можно устранить, если воспользоваться другим способом формирования конденсатора, в частности МДП-конденсатора на основе слоя двуокиси кремния. Эти конденсаторы отличаются лучшими электрическими характеристиками и находят применение в широком классе перспективных полупроводниковых ИМС, в том числе в линейных полупроводниковых ИМС. Процесс изготовления интегральных МДП-конденсаторов не требует дополнительных технологических операций, так как получение оксида, используемого в качестве диэлектрика, можно легко совместить с одной из операций локальной диффузии. Структура и эквивалентная схема МДП-конденсатора показаны на рис. 2.40, а, б.



ние. Поверхностная емкость, как правило, намного превышает полезную емкость МДП-конденсатора, поэтому ее часто можно не учитывать. Однако при неправильном проектировании и изготовлении конденсатора она может существенно исказить режим работы схемы.

Поверхностная емкость определяется поверхностными состояниями полупроводника, которые могут отдавать в его объем электроны и захватывать дырки или, наоборот, захватывать электроны и отдавать дырки. В первом случае на поверхности полупроводника возникает положительный заряд, во втором — отрицательный. В обоих случаях поверхностный заряд индуцирует в приповерхностной области полупроводника заряд противоположного знака. Этими слоями зарядов и обусловлено возникновение поверхностной емкости полупроводниковой подложки C_s , которая определяется соотношением

$$C_s = \frac{dQ_s}{d\psi_s}, \quad (2.117)$$

где ψ_s — потенциал поверхности полупроводника.

Если между полупроводником и металлическим электродом приложить напряжение, то электрическое поле, возникающее в структуре металл — диэлектрик — полупроводник, будет изменять условие равновесия зарядов, расположенных на поверхности и в объеме полупроводника. Это приведет к изменению поверхностной емкости, так как для нее характерна зависимость от приложенного напряжения. При изменении внешнего напряжения на 2—3 В емкость C_s изменяется в 5—6 раз.

Диэлектриком МДП-конденсатора, формируемого на кремниевой подложке, обычно служит оксидный слой SiO_2 , толщина которого контролируется режимом наращивания или травления. Верхней обкладкой конденсатора является металлическая (чаще алюминиевая) пленка электрода, а нижней — сильно легированная область полупроводника, имеющая омический контакт с выводом. Обычно МДП-конденсаторы изолируются от других элементов полупроводниковой ИМС с помощью p - n -перехода (диод D_1 на эквивалентной схеме).

Толщина диэлектрического слоя конденсатора должна быть не менее 0,05 мкм, а толщина металлических пленок электродов может изменяться в пределах от 0,5 до 2,0 мкм. Типичные значения параметров МДП-конденсаторов следующие: удельная емкость 400—650 пФ/мм² при толщине слоя оксида 0,08—0,1 мкм, пробивное напряжение 80 В, добротность 10—100 на частоте 10 МГц, допуск на номинальное значение емкости $\pm 20\%$.

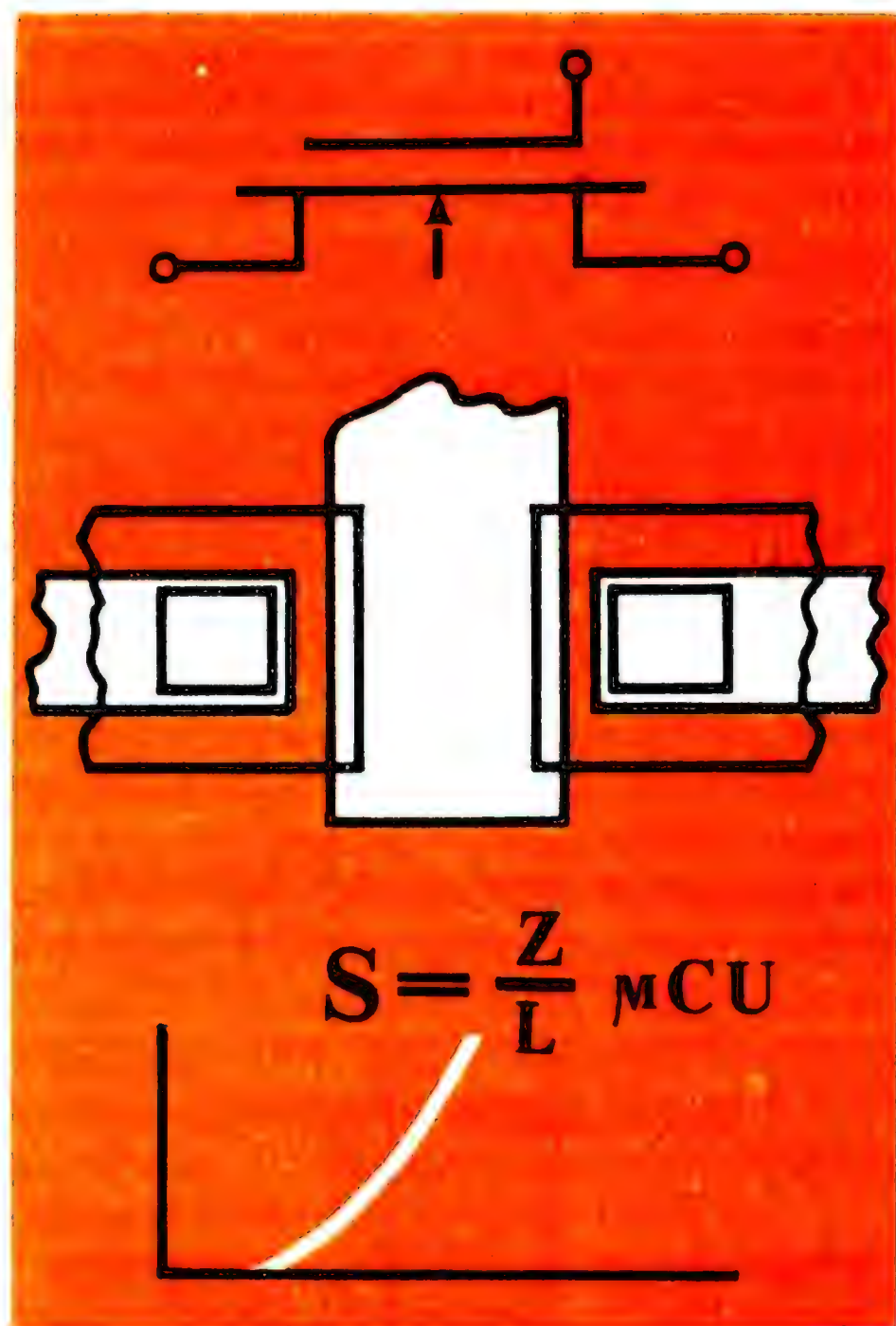
Преимущество МДП-конденсатора заключается в том, что он является неполярным и имеет нулевой коэффициент напряжения. Следовательно, к нему может быть приложено напряжение любой полярности, а номинальное значение емкости не зависит от приложенного напряжения. Кроме того, поскольку удельное

сопротивление подложки невелико, добротность конденсатора, равная 1000, не является предельно большой.

При изготовлении МДП-конденсатора в качестве элемента полупроводниковой ИМС в эпитаксиальную n -область (коллектор) проводится эмиттерная диффузия. В результате формируется область с электропроводностью n^+ -типа, имеющая очень низкое удельное сопротивление. Структура такого конденсатора имеет только один p - n -переход между коллекторной областью и подложкой, который служит для изоляции МДП-конденсатора от других элементов, расположенных на подложке.

Область, формируемая в процессе диффузии, является одной из обкладок конденсатора. Слой двуокиси кремния, который обычно покрывает всю интегральную структуру, используют в качестве диэлектрика. Тонкий слой алюминия, наносимый в процессе формирования межэлементных соединений, является второй обкладкой конденсатора. Этот тип конденсатора также имеет паразитную емкость на подложку, но отношение полезной емкости к паразитной существенно выше, чем для конденсатора, формируемого на основе p - n -перехода.

3 Глава



Проектирование МДП-ИМС

§ 3.1. СХЕМОТЕХНИЧЕСКИЕ И КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСОБЕННОСТИ

Интегральные микросхемы на МДП-транзисторах (МДП-ИМС) в настоящее время получили очень широкое распространение для создания устройств со средней и высокой степенями интеграции. К устройствам со средней степенью интеграции относятся широко используемые регистры, счетчики, сумматоры, а к устройствам с высокой степенью интеграции — постоянные и оперативные запоминающие устройства, электронные калькуляторы, микропроцессоры, аналого-цифровые, цифроаналоговые преобразователи и др. Важное преимущество МДП-ИМС связано с технологией их изготовления, которая позволяет с меньшими затратами средств по сравнению с биполярной технологией изготавливать гораздо более сложные схемы. МДП-ИМС имеют сравнительно простую конструкцию, обеспечивают получение высокого процента выхода годных схем и не требуют дополнительной изоляции элементов в схеме. Геометрические размеры МДП-транзисторов значительно меньше по сравнению с биполярными транзисторами, что позволяет существенно повысить степень

интеграции. Современные МДП-ИМС содержат до 100 000 элементов на одном кристалле, причем существует выраженная тенденция к дальнейшему повышению степени интеграции.

● В дальнейшем под МДП-ИМС будем понимать полупроводниковую, обычно кремниевую, подложку с определенным набором соответствующим образом соединенных активных и пассивных элементов со структурами типа металл — диэлектрик — полупроводник.

В некоторых устройствах МДП-ИМС могут содержаться также биполярные активные элементы.

Свойства интегральных микросхем в значительной степени определяются свойствами используемых в них активных элементов. МДП-транзисторы по своим свойствам дополняют биполярные транзисторы, поэтому МДП-ИМС обычно применяют не вместо биполярных ИМС, а наряду с ними. Сравнительная оценка основных характеристик и параметров биполярных и МДП-ИМС приведена в табл. 3.1.

Т а б л и ц а 3.1

Сравнительная оценка характеристик и параметров биполярных и МДП-ИМС

Характеристика и параметр	Биполярные ИМС	МДП-ИМС
Площадь, занимаемая транзистором на подложке (среднее значение), мкм ²	2600—3800	130—200
Площадь, занимаемая схемой (среднее значение), мм ²	1,25×1,23	1,5×2,2
Максимальная степень интеграции (число элементов на одном кристалле)	(2—5) · 10 ⁴	(1—5) · 10 ⁵
Быстродействие, МГц	1—50	1—20
Потребляемая мощность, мВт	5—50	5
Задержка распространения, нс	5—20	30
Помехоустойчивость, В	0,08—0,75	1,5—5
Нагрузочная способность	25	50
Технология изготовления:		
а) количество диффузионных процессов	3—4	1—3
б) количество фотолитографических процессов	6—8	6—10

Как видно из табл. 3.1, использование МДП-транзисторов позволяет реализовать полупроводниковые ИМС с более сложными электрическими функциями при одинаковых площадях исходных кремниевых подложек. С помощью МДП-транзисторов достигаются наивысшая сложность и плотность компоновки элементов, дешевизна при больших объемах производства, малая потребляемая мощность. Кроме того, в МДП-ИМС обычно используются только *одна или две разновидности элементов*, электрические свойства которых можно изменять путем изменения геометрической конфигурации соответствующего прибора.

● Важные преимущества МДП-ИМС связаны с технологией их изготовления.

Из анализа технологических процессов изготовления биполярных и МДП-ИМС следует, что биполярная технология примерно на 30% сложнее МДП-технологии. При использовании МДП-технологии существенно уменьшается число необходимых технологических операций, особенно операций высокотемпературной диффузии. Поэтому выход годных МДП-ИМС значительно превышает выход годных биполярных полупроводниковых ИМС той же функциональной сложности.

● По сравнению с биполярной технологией МДП-технология позволяет получить, по крайней мере, три преимущества.

Во-первых, поскольку технологический цикл включает меньшее число операций фотолитографии, диффузии и травления, уменьшается суммарный допуск на эти операции. Таким образом, на перечисленные допуски расходуется меньшая площадь МДП-ИМС.

Во-вторых, в отличие от активных биполярных структур реализация МДП-структур не требует формирования изолирующих *p-n*-переходов или локальных областей, изолированных диэлектриком. Так, например, в конструкции биполярных полупроводниковых ИМС, элементы которых изолированы *p-n*-переходами, области изоляции могут занимать до 30% активной площади, так как для них характерна большая ширина диффузионных линий, образующихся в течение длительного диффузионного процесса, необходимого для формирования глубоких изолированных областей.

В-третьих, МДП-технология дает возможность использовать два слоя межэлементных соединений, хотя на один из них и накладываются некоторые ограничения. Второй слой межэлементных соединений формируется непосредственно в процессе создания МДП-структур из диффузионных соединительных линий с электропроводностью *n*- или *p*- типа, называемых туннелями. Удельное поверхностное сопротивление туннелей может достигать 100 Ом/□. В отличие от биполярных ИМС, работающих при сравнительно больших токах, такое высокое сопротивление межэлементных соединений вполне допустимо для многих типов МДП-ИМС, так как через них обычно проходят небольшие токи.

Следующим преимуществом МДП-ИМС является стоимость на реализацию одной схемной функции, которая оказывается ниже, чем у биполярных ИМС. Это обусловлено меньшей площадью используемой подложки, т. е. более высоким процентом выхода годных схем. Малые размеры МДП-ИМС определяются малой площадью, занимаемой одной МДП-структурой (около $6 \cdot 10^{-4}$ мм²), и использованием МДП-структур в качестве высокоомных резисторов вместо относительно крупногабаритных диффузионных резисторов. Площадь МДП-ИМС обычно составляет не более 20% от площади, занимаемой биполярными полупроводниковыми ИМС той же функциональной сложности. Малые размеры МДП-ИМС по сравнению с биполярными схе-

мами связаны также с тем, что для реализации схемных функций требуется меньшее число элементов и контактов между кремневой подложкой и напыляемой металлической пленкой. По мере усложнения устройства это достоинство МДП-ИМС становится все более существенным.

Преимуществом МДП-ИМС является также возможность обеспечения лучших характеристик реализуемых на их основе устройств. Благодаря этим свойствам на МДП-ИМС в настоящее время можно разрабатывать и изготавливать с приемлемыми затратами системы, которые ранее являлись неэкономичными. В частности, вполне рентабельным стало изготовление систем, которые невозможно было реализовать с учетом заданных ограничений на размеры из-за состояния технологии изготовления биполярных ИМС, методов сборки и конструктивного оформления, потребляемой мощности и массы. Кроме того, для МДП-ИМС характерна более высокая надежность. Однако практическая реализация всех этих преимуществ требует внесения значительных изменений в методы расчета схем для преодоления ограничений, налагаемых современной МДП-технологией.

Очень важная особенность МДП-ИМС заключается в том, что при их разработке можно использовать новые степени свободы. Например, можно спроектировать либо высококачественную схему без повышения ее стоимости, либо относительно дешевую схему без снижения ее рабочих характеристик. Поскольку МДП-транзистор занимает незначительную часть исходной подложки, активные приборы можно размещать практически в любой ее части. Кроме того, высокое входное сопротивление МДП-транзистора позволяет получить в МДП-ИМС высокий коэффициент разветвления по выходу. Оба эти фактора в совокупности дают возможность реализовать на одной подложке большое число различных схемных функций.

С помощью МДП-технологии удастся получить высокую помехоустойчивость схем. Благодаря сравнительно высокому напряжению включения, или пороговому напряжению МДП-транзистора, можно получить в диапазоне рабочих температур запас помехоустойчивости более 1 В. МДП-транзистор пригоден для использования в динамических схемах, так как его затвор, являющийся по существу высококачественным конденсатором, служит в качестве элемента временной памяти для входных данных. Поскольку МДП-транзистор может проводить ток в любом направлении, т. е. обладает свойством двунаправленности, с его помощью можно передавать данные путем зарядки и разрядки накопительных конденсаторов в узлах МДП-ИМС. Способность хранения и передачи заряда позволяет использовать тактируемые нагрузочные приборы, для которых характерны небольшое потребление мощности и малые геометрические размеры.

Существенной рабочей характеристикой МДП-ИМС является их надежность. Более высокая надежность МДП-ИМС по срав-

нению с биполярными ИМС в первую очередь связана с меньшими размерами элементов. Кроме того, малые размеры и небольшая потребляемая мощность даже достаточно сложных МДП-ИМС дают возможность широко применять резервирование или мажоритарную логику, что способствует дальнейшему повышению надежности. Однако главная причина повышения надежности МДП-ИМС обусловлена значительным уменьшением числа межэлементных соединений.

Наконец, еще одной особенностью МДП-ИМС, связанной как с экономическими, так и с рабочими характеристиками, является относительная простота их разработки и обеспечения заданных параметров. Иначе говоря, при проектировании МДП-ИМС велика вероятность удовлетворения требований технического задания с первой попытки. Это обеспечивается стабильностью и тщательностью разработки технологического процесса. Обычно для получения заданных рабочих характеристик достаточно лишь изменить топологию МДП-транзисторов. Если указаны параметры, обеспечиваемые данным технологическим процессом, и известно техническое задание на МДП-ИМС, то сравнительно просто могут быть определены необходимые размеры МДП-транзисторов. Дополнительную гарантию получения заданных рабочих характеристик дает широкое использование автоматизации процесса проектирования МДП-ИМС.

На основании перечисленных особенностей МДП-ИМС можно заключить, что основными перспективными направлениями в их разработке являются:

а) быстродействующие схемы на динамических элементах с высокой функциональной сложностью и малой потребляемой мощностью;

б) микропроцессоры с низким быстродействием и высокой плотностью компоновки;

в) крупномасштабные и среднемасштабные статические маломощные и радиационно стойкие схемы на комплементарных МДП-транзисторах.

Для понимания процессов, обеспечивающих принцип действия и преимущества МДП-ИМС, следует рассмотреть особенности МДП-структур, на основе которых реализуются многочисленные схемные функции. В настоящее время в МДП-технологии используются две разновидности активных приборов, к которым относятся различные типы МДП-транзисторов, а также приборы с зарядовой связью (ПЗС).

§ 3.2. ПРИНЦИП РАБОТЫ И ОСНОВНЫЕ ПАРАМЕТРЫ МДП-ТРАНЗИСТОРОВ

● По принципу работы МДП-транзисторы относятся к классу так называемых униполярных приборов, функционирование которых основано на процессах перемещения только основных носителей заряда.

МДП-транзистору присуща явно выраженная управляющая цепь с источником напряжения, отделенная от управляемой

цепи, через которую проходит рабочий ток. Для управляющей цепи характерно чрезвычайно малое потребление тока, так как в нее входит участок диэлектрика с высоким удельным сопротивлением. Направление электрического поля, создаваемого управляющим напряжением, перпендикулярно направлению тока.

● МДП-транзисторы имеют ряд важных преимуществ по сравнению с биполярными. Отличительным свойством МДП-транзисторов является малый уровень шумов и высокая температурная стабильность параметров, что непосредственно определяется физической природой тока в таких приборах, который переносится основными носителями.

МДП-транзистор легко вводится в конструкцию ИМС в качестве элемента некоторых сложных конфигураций, так как токи в нем проходят преимущественно вдоль поверхности исходного кристалла, а не перпендикулярно ей, как в биполярном транзисторе. По структуре и принципу действия МДП-транзистор значительно надежнее защищен от перегрузок по току, которые могут приводить к выходу прибора из строя. Структура МДП-транзистора является симметричной, т. е. вход и выход можно поменять местами, характеристики прибора при этом останутся неизменными. Выходное сопротивление МДП-транзистора обычно очень велико, и, как правило, составляет несколько мегаом. В этом отношении такой транзистор подобен электронной лампе. Поскольку управление МДП-транзистором осуществляется путем изменения внешнего напряжения, для него легко обеспечить так называемое автоматическое смещение, что позволяет строить более простые схемы по сравнению с аналогичными схемами на биполярных транзисторах. Характер нелинейности у МДП-транзисторов дает возможность использовать их в схемах автоматического регулирования усиления.

Один из основных недостатков МДП-транзистора — относительно малое произведение коэффициента усиления на ширину полосы пропускания. Кроме того, для этого транзистора характерны большие паразитные емкости, что также приводит к уменьшению произведения коэффициента усиления на ширину полосы пропускания. Однако разработанные к настоящему времени многочисленные варианты конструкций МДП-транзисторов позволяют получать достаточно хорошие рабочие характеристики приборов.

Классическая структура МДП-транзистора представляет собой униполярный прибор, в котором металлический затвор изолирован от полупроводника тонким слоем диэлектрика. МДП-транзисторы могут быть классифицированы по способу создания проводящего канала. В большинстве приборов используется проводящий инверсный слой вблизи границы диэлектрик — полупроводник. Принцип работы такого транзистора, в котором в качестве диэлектрика используется тонкий слой SiO_2 (МОП-транзистор), иллюстрируется рис. 3.1. Для простоты удобно предположить, что затвор отделен от полупроводника идеальным изолятором, а влияние поверхностных ловушек считать ничтожно

малым. Распределение зарядов при нулевых напряжениях на электродах показано на рис. 3.1, а. Вблизи n -областей, созданных диффузией для образования истока и стока, имеются области объемного заряда, возникающие за счет разности работ выхода электронов из полупроводников с различными типами электропроводности. Поскольку в p -области электроны практически отсутствуют, сопротивление между истоком и стоком велико и соответствует сопротивлению двух встречно включенных диодов при нулевом смещении.

Если к затвору приложено положительное напряжение (рис. 3.1, б), то вблизи поверхности происходит инверсия типа электропроводности полупроводника, так что концентрация электронов в этой области становится достаточно высокой и сопротивление между истоком и стоком резко уменьшается.

С приложением положительного напряжения к стоку (рис. 3.1, в) электроны начинают перемещаться от истока к стоку по инверсному слою. За счет падения напряжения вдоль канала нормальная составляющая поля затвора и соответственно концентрация электронов уменьшаются в направлении от истока к стоку. Толщина обедненной области под инверсным слоем в этом направлении увеличивается вследствие возрастания разности потенциалов между подложкой и каналом.

Когда напряжение на стоке превысит некоторое значение (рис. 3.1, г), происходит перекрытие канала вблизи стока и ток через прибор достигает насыщения. При этом эффекты уменьшения длины канала и электростатической обратной связи приво-

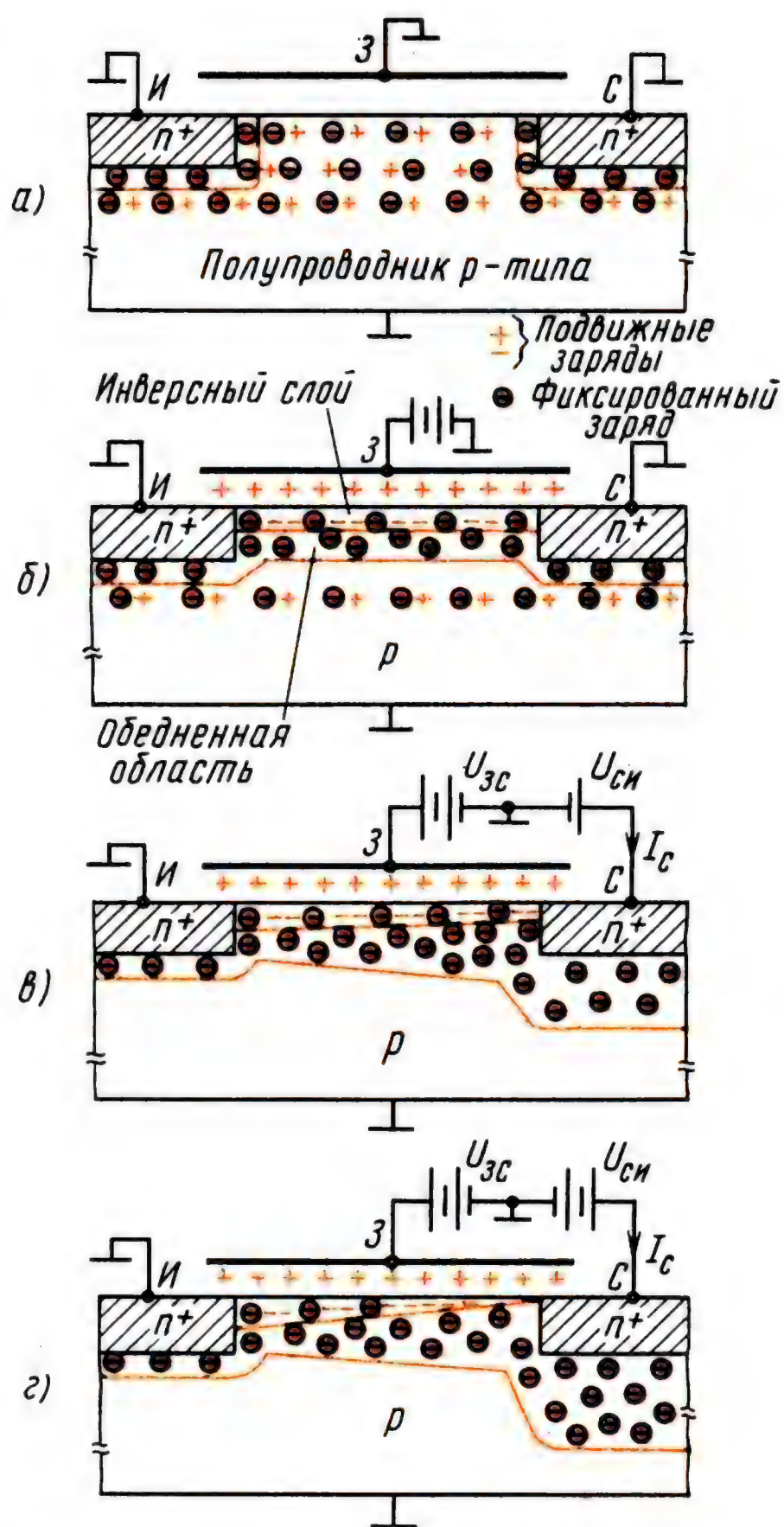


Рис. 3.1. Структура канала МДП-транзистора при различных смещениях затвора и стока:

а — в условиях термодинамического равновесия; б — при смещении затвора и нулевом напряжении на стоке; в — при смещении затвора и небольшом напряжении на стоке; г — при смещении затвора и большом напряжении на стоке

дят к тому, что дифференциальное сопротивление стока практически остается конечным.

В МОП-транзисторах существенную роль играет положительный заряд, присутствующий в оксиде. Действие этого заряда эквивалентно наличию положительного напряжения на затворе, так что в случае полупроводника p -типа инверсный слой существует уже при нулевом управляющем напряжении. Для полупроводника n -типа присутствие положительного объемного заряда в оксиде вызывает образование слоя с повышенной концентрацией электронов. Поэтому для создания инверсного слоя напряжение на затворе должно превышать значение, достаточное для нейтрализации этого заряда. Таким образом, проводимость канала МОП-транзистора на подложке p -типа (n -канал) можно увеличивать или уменьшать в зависимости от полярности напряжения на затворе. В случае подложки n -типа при $U_3 = 0$ канал отсутствует и для его создания необходимо приложить напряжение $U_3 < 0$, т. е. такие приборы могут работать только в режиме обогащения канала неосновными носителями заряда (дырками). МОП-транзисторы с n -каналом принято называть транзисторами с обеднением, несмотря на то, что они могут работать также в режиме обогащения канала неосновными носителями заряда (электронами).

Инверсный канал, возникающий при нулевом напряжении на затворе у транзисторов, формируемых на подложке p -типа, называется встроенным, т. е. возникающим самопроизвольно. Для МОП-транзисторов со встроенным каналом вместо порогового напряжения вводят понятие напряжения отсечки, т. е. напряжения, при котором электроны равновесного инверсного слоя отталкиваются от поверхности, что приводит к исчезновению встроенного канала. Возникновение встроенного канала не исключает возможности практического использования МОП-транзистора. Такие транзисторы способны работать при обеих полярностях напряжения на затворе. Однако наибольшее распространение имеют МОП-транзисторы с индуцированным каналом, хотя они могут работать только при одной полярности напряжения на затворе.

Рассмотрим некоторые наиболее важные параметры МОП-транзисторов. Будем предполагать, что эти приборы имеют индуцированный канал n -типа. Важнейшими параметрами МОП-транзистора являются пороговое напряжение, удельная крутизна, крутизна, внутреннее сопротивление и коэффициент усиления.

Допустим, что исходная подложка, на которой формируется МОП-транзистор, легирована относительно слабо. Напряжение, прикладываемое к затвору, будет наводить в полупроводнике тем больший удельный заряд, чем больше удельная емкость между металлом затвора и полупроводником. Таким образом, управляющая способность затвора непосредственно определяется удельной емкостью между затвором и каналом:

$$C_0 = \epsilon_0 \epsilon_d / d, \quad (3.1)$$

где ϵ_d — относительная диэлектрическая проницаемость подзатворного диэлектрика; d — толщина диэлектрика.

Как видно из соотношения (3.1), емкость C_0 можно увеличить путем уменьшения толщины диэлектрика d , однако это сопровождается уменьшением напряжения пробоя диэлектрика. При использовании в качестве диэлектрика SiO_2 толщина диэлектрического слоя изменяется обычно в пределах 0,05—0,1 мкм. Удельная емкость затвор — канал представляет собой одну из величин, определяющих пороговое напряжение. В самом общем случае пороговым напряжением называют напряжение на затворе, при котором ток стока уменьшается до нуля. Это напряжение включает в себя две составляющие и записывается в виде

$$U_{\text{пор}} = U_{\text{спр}} + U_{\text{изг}}, \quad (3.2)$$

где $U_{\text{спр}}$ — напряжение спрямления энергетических зон; $U_{\text{изг}}$ — напряжение изгиба энергетических зон.

Первая из этих составляющих $U_{\text{спр}}$ сводит к нулю равновесный поверхностный потенциал, т. е. компенсирует начальное искривление зон на границе раздела между диэлектриком и полупроводником. Вторая составляющая $U_{\text{изг}}$ обеспечивает изгиб энергетических зон в сторону, необходимую для образования канала.

Напряжение спрямления энергетических зон

$$U_{\text{спр}} = \phi_{\text{мп}} + Q_s / C_0, \quad (3.3)$$

где $\phi_{\text{мп}}$ — контактная разность потенциалов между металлом и полупроводником; Q_s — равновесный удельный заряд поверхности, включающий в себя заряд поверхностных состояний полупроводника и заряд, обусловленный присутствием в диэлектрике ионизированных примесных атомов.

Заряд Q_s зависит, в частности, от способа и совершенства обработки поверхности полупроводника, и его числовое значение обычно изменяется в пределах от $5 \cdot 10^{-9}$ до $5 \cdot 10^{-8}$ Кл/см².

Напряжение изгиба энергетических зон

$$U_{\text{изг}} = 2(E_i - E_F) + \frac{\sqrt{2q\epsilon_0\epsilon_n N_n(E_i - E_F)}}{C_0}, \quad (3.4)$$

где $E_i - E_F$ — абсолютное значение разности между положением уровня Ферми в объеме полупроводника и серединой запрещенной зоны; ϵ_n — диэлектрическая проницаемость полупроводника; N_n — концентрация примесных атомов в подложке; C_0 — удельная емкость между затвором и каналом.

Ток, протекающий через канал МОП-транзистора, оказывает существенное влияние на структуру канала. Если напряжение $U_{\text{си}} = 0$, то, как видно из рис. 3.1, а, поверхность полупроводника является эквипотенциальной и, следовательно, поле в диэлектрике однородно, а толщина образовавшегося канала одинакова

на всем протяжении. При $U_{си} > 0$ через канал проходит ток и потенциал поверхности возрастает в направлении от истока к стоку. Отсюда следует, что разность потенциалов между затвором и поверхностью уменьшается по мере удаления от истока к стоку. Одновременно с этим происходит уменьшение напряженности электрического поля в диэлектрике и удельного заряда электронов в канале (рис. 3.2, а). Все это приводит к

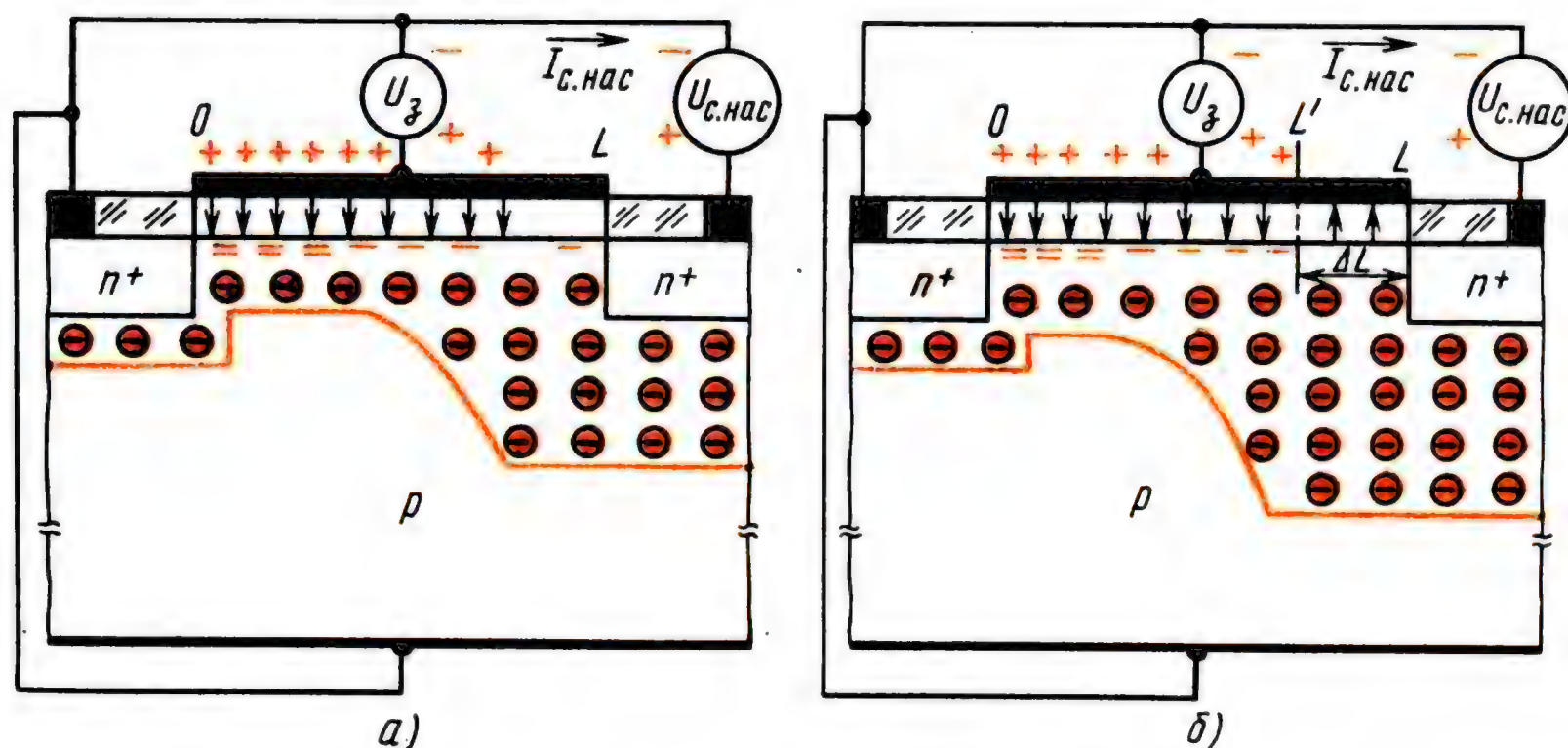


Рис. 3.2. Распределение поля и зарядов в МДП-транзисторе:
а — на границе насыщения ($U_{си} = U_{с.нас}$); б — в области насыщения ($U_{си} > U_{с.нас}$)

тому, что сечение канала вблизи области истока сужается. При некотором критическом напряжении на стоке, называемом напряжением насыщения, разность потенциалов между затвором и поверхностью на границе области стока становится равной нулю. В то же время в этой точке обращается в нуль напряженность электрического поля в диэлектрике и удельный заряд носителей в канале. Образуется так называемая горловина канала.

Напряжение насыщения

$$U_{с.нас} = U_{зи} - U_{пор}. \quad (3.5)$$

Если $U_{си} > U_{с.нас}$, то слой объемного заряда, который до сих пор отделялся от поверхности канала, теперь выходит на поверхность на участке ΔL , показанном на рис. 3.2, б, а горловина канала сдвигается в точку L' . В результате происходит уменьшение длины канала на ΔL , потенциал горловины в точке L' сохраняет значение $U_{с.нас}$, которое было в начале насыщения.

Величина ΔL определяется разностью напряжений на участке укорочения канала, причем аналитически эта зависимость выражается как

$$\Delta L \sim \sqrt[n]{U_{си} - U_{с.нас}}, \quad (3.6)$$

где n изменяется в пределах от двух до трех в зависимости от характера распределения концентрации примесных атомов вбли-

зи границы раздела между подложкой и боковой стенкой области стока.

● После образования горловины канала ток в рабочей цепи практически перестает зависеть от напряжения на стоке, т. е. наступает насыщение тока, как показано на выходных характеристиках МДП-транзистора, изображенных на рис. 3.3 для нескольких значений напряжения между затвором и истоком.

Выходную в. а. х. на крутом участке при $U_{си} < U_{с.нас}$ можно аппроксимировать удобным для инженерных расчетов соотношением

$$I_c = b[(U_{зи} - U_{п})U_{си} - U_{си}^2/2], \quad (3.7)$$

в котором через b обозначена удельная крутизна в.а.х.:

$$b = \mu C_0 \frac{z}{L} = \frac{\epsilon_0 \epsilon_{п} \mu}{d} \frac{z}{L}, \quad (3.8)$$

где μ — приповерхностная подвижность носителей заряда; z — ширина канала.

Если $U_{си} > U_{с.нас}$, то ток стока считается неизменным и равным значению, которое он имел при $U_{си} = U_{с.нас}$. Поэтому путем подстановок (3.5) в (3.7) получаем выражение для области насыщения, или для пологих участков в. а. х.:

$$I_c = \frac{1}{2} b (U_{зи} - U_{п})^2. \quad (3.9)$$

На рис. 3.4 представлено семейство передаточных характеристик МДП-транзистора для различных значений напряжения между стоком и истоком, которое выбрано в качестве параметра.

В некоторых случаях вводят понятие номинального тока МДП-транзистора, под которым понимают ток стока, проходя-

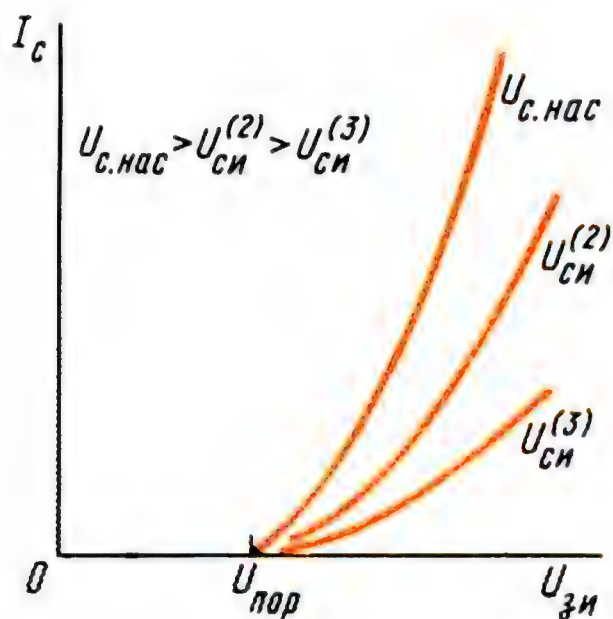


Рис. 3.4. Передаточные статические характеристики МДП-транзистора

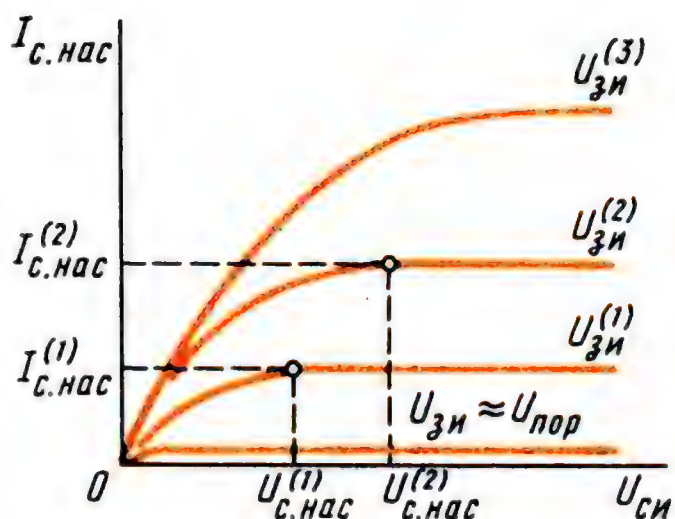


Рис. 3.3. Выходные статические характеристики МДП-транзистора

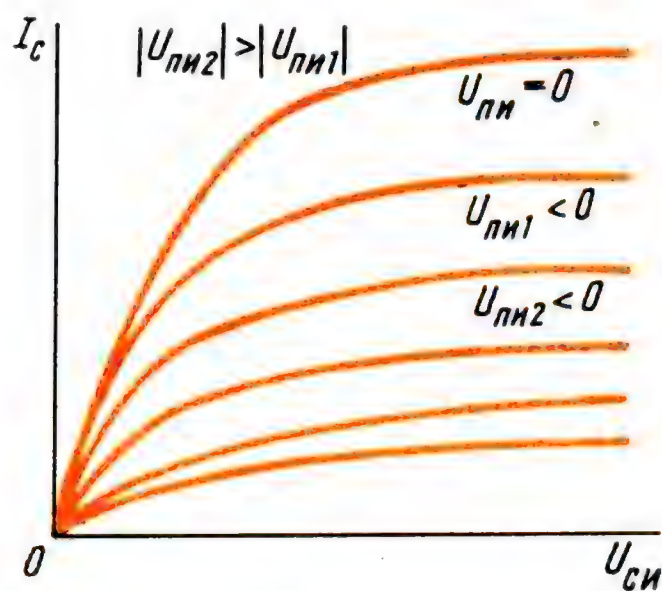


Рис. 3.5. Выходные (стоковые) характеристики МДП-транзистора при различных напряжениях на подложке

щий через канал транзистора при $U_{зи} = 2U_n$; следовательно, номинальный ток

$$I_{с.ном} = \frac{1}{2} b U_n^2. \quad (3.10)$$

Отсюда видно, что меньшему пороговому напряжению соответствует и меньший рабочий ток. Номинальному режиму работы МДП-транзистора, т. е. условию $U_{зи} = 2U_n$, соответствует напряжение насыщения $U_{с.нас} = U_n$. Таким образом, малые значения напряжения обеспечивают получение малых токов и малых рабочих напряжений.

Выше при рассмотрении свойств МДП-транзисторов предполагалось, что исток соединен с подложкой и напряжение между ними равно нулю. Однако в микроэлектронике часто встречаются случаи, когда подложка имеет отрицательный потенциал $U_{пи}$ относительно истока. Это соответствует, например, случаю, когда подложка является общей для всех МДП-транзисторов. На рис. 3.5 показано семейство стоковых в. а. х., параметром которых служит отрицательный потенциал подложки $U_{пи}$, а напряжение между затвором и истоком $U_{зи}$ остается неизменным для всего семейства кривых. Эти в. а. х. получены при таком включении МДП-транзистора, когда подложка используется в качестве дополнительного управляющего электрода, с помощью которого осуществляется управление током в канале. При этом подложка выполняет роль дополнительного затвора, который иногда называют нижним. Механизм управления током, проходящим через канал, такой же, как и в униполярном транзисторе с управляющими p - n -переходами. Под действием электрического поля, созданного потенциалом $U_{пи}$, не только расширяется область, обедненная дырками вблизи канала, но и выталкивается некоторое количество электронов. Это вызывает увеличение сопротивления канала и уменьшение тока.

С учетом влияния подложки ток стока выражается в виде

$$I_c = \frac{1}{2} \frac{b}{1 + \eta} (U_{зи} - U_n - \frac{2}{3} \eta |U_{пи}|)^2, \quad (3.11)$$

где через η обозначен некоторый поправочный коэффициент:

$$\eta = \frac{1}{3C_0} \sqrt{\frac{q\epsilon_0\epsilon_n N_{п}}{E_i - E_F}}. \quad (3.12)$$

Из соотношения (3.12) видно, что смещение подложки относительно истока равнозначно увеличению порогового напряжения.

В импульсных схемах в качестве рабочих областей входных в. а. х. обычно используют крутые участки, для которых справедливо условие $U_{си} \ll U_{зи} - U_n$. Это позволяет пренебречь квадратичным слагаемым в выражении (3.7), что в свою очередь определяет линейную зависимость тока стока от напряжения между стоком и истоком:

$$I_c = b(U_{зи} - U_n)U_{си}. \quad (3.13)$$

Произведение $b(U_{зи} - U_n)$ представляет собой проводимость канала, а величина, обратная ей, является сопротивлением канала:

$$R_{кан} = \frac{1}{b(U_{зи} - U_n)}. \quad (3.14)$$

Отсюда следует важный вывод о том, что сопротивление канала МДП-транзистора *можно изменять в широких пределах путем изменения напряжения, прикладываемого к затвору.*

В аналоговой технике чаще всего используют пологие участки в. а. х., которым свойственны наименьшие линейные искажения сигналов и оптимальные значения малосигнальных параметров, существенных для усиления. К малосигнальным относятся следующие параметры МДП-транзистора: крутизна $S = \left. \frac{dI_c}{dU_{зи}} \right|_{U_{си} = \text{const}}$; внутреннее сопротивление $r_c = \left. \frac{dU_{си}}{dI_c} \right|_{U_{зи} = \text{const}}$; коэффициент усиления $k = \left. \frac{dU_{си}}{dU_{зи}} \right|_{I_c = \text{const}}$. Все эти параметры связаны между собой соотношением

$$k = Sr_c. \quad (3.15)$$

Как следует из соотношения (3.9), в области насыщения крутизна

$$S = b(U_{зи} - U_n), \quad (3.16)$$

где b — так называемая удельная крутизна, численно равная крутизне S при $U_{зи} - U_n = 1$ В.

Из соотношений (3.9) и (3.16) вытекает, что зависимость крутизны от рабочего тока имеет вид

$$S = \sqrt{2bI_c}. \quad (3.17)$$

Внутреннее сопротивление на пологом участке в. а. х. обусловлено зависимостью длины канала от напряжения между истоком и стоком. При возрастании напряжения $U_{си}$ наблюдается увеличение ширины стокового перехода ΔL и соответственно уменьшение длины канала L' . Это вызывает увеличение удельной крутизны b и тока стока I_c . Внутреннее сопротивление МДП-транзистора

$$r_c = \left(L \sqrt{\frac{2qN_n}{\epsilon_0 \epsilon_n}} \right) \frac{\sqrt{U_{си}}}{I_c}, \quad (3.18)$$

т. е. в режиме насыщения оно обратно пропорционально току стока.

Коэффициент усиления МДП-транзистора получается путем перемножения правых частей соотношений (3.17) и (3.18):

$$k = L \frac{4bqN_n U_{си}}{\epsilon_0 \epsilon_n I_c}. \quad (3.19)$$

Таким образом, коэффициент усиления $k \sim I_c^{-1/2}$, т. е. для получения значительного усиления по напряжению необходимо уменьшать ток стока.

Для оценки влияния потенциала подложки на ток стока I_c в пологой области в. а. х. вводят также понятие крутизны характеристики по подложке:

$$S_{\Pi} = \left. \frac{dI_c}{dU_{\Pi\Pi}} \right|_{\substack{U_{зИ} = \text{const}; \\ U_{сИ} = \text{const}}} \quad (3.20)$$

Обычно крутизна по подложке меньше крутизны, определяемой соотношением (3.17), причем при закорачивании затвора на подложку требуется учитывать суммарную крутизну $S^* = S + S_{\Pi}$.

Частотные свойства униполярных транзисторов обычно характеризуются введением емкостей: $C_{зИ0}$ — емкости между затвором и истоком при разомкнутых по переменному току остальных выводах; входной емкости $C_{зИк}$ — емкости между затвором и истоком при коротком замыкании по переменному току на выходе; выходной емкости $C_{сИк}$ — емкости между стоком и истоком при коротком замыкании по переменному току на входе; проходной емкости $C_{зсИк}$ — емкости между затвором и стоком при коротком замыкании по переменному току на входе. Числовые значения междуэлектродных емкостей униполярных транзисторов обычно не превышают десятых долей пикофарада.

● **Возможности широкого использования МДП-структур в качестве активных и пассивных элементов ИМС могут быть обеспечены только при соблюдении ряда требований, предъявляемых к конфигурации и электрофизическим свойствам различных областей, образующих эти структуры.**

В процессе проектирования МДП-транзисторов необходимо стремиться к уменьшению длины канала, площади затвора и паразитных емкостей. Это позволяет получать высокочастотные приборы с хорошими шумовыми характеристиками. Важным дополнительным требованием является обеспечение высокой подвижности носителей заряда в канале, что можно достигнуть путем применения совершенных монокристаллических материалов. Высоким требованиям должен также удовлетворять диэлектрический слой, изолирующий затвор МДП-структур. В первую очередь он должен обладать высокой электрической прочностью и обеспечивать малые токи утечки через подложку. Высокие изоляционные свойства диэлектрического слоя должны поддерживаться в течение длительного времени, слой должен быть стойким к воздействию внешней среды. При этом толщина диэлектрического слоя обычно не должна превышать десятых долей микрометра.

● **На работу МДП-транзистора очень большое влияние оказывают поверхностные состояния исходной полупроводниковой подложки.**

По результатам экспериментальных исследований плотность состояний атомарно чистых поверхностей полупроводников

достигает $10^{14}—10^{15} \text{ см}^{-2}$, т. е. составляет величину порядка концентрации поверхностных атомов или ионов кристалла. При таком поверхностном состоянии полупроводниковой подложки формирование МДП-структур оказалось бы принципиально невозможным. Это нетрудно показать, если учесть, что максимальная плотность состояний, индуцируемая на поверхности полупроводника и определяемая напряженностью пробоя диэлектрика ($10^6—10^7 \text{ В/см}$), не превышает $10^{11}—10^{12} \text{ см}^{-2}$. Следовательно, влияние индуцируемого заряда на модуляцию проводимости слоя полупроводника является пренебрежимо малым. Однако рассмотренный случай может иметь место лишь в условиях, близких к идеальным. В обычных условиях поверхность полупроводника покрыта толстым слоем оксидных соединений, а также слоями адсорбированных атомов и молекул. В результате искусственного окисления поверхности полупроводника или каких-либо других химических реакций можно получить диэлектрические слои с контролируемыми электрофизическими свойствами. Существенным является то, что поверхность, покрытая таким диэлектрическим слоем, имеет значительно меньшую плотность состояний, чем атомарно чистая поверхность. Этому можно дать сравнительно простое качественное объяснение, если учесть, что поверхностные состояния обусловлены обрывом валентных связей в кристаллической решетке, вследствие чего поверхностные атомы или ионы кристалла находятся в иных условиях по сравнению с атомами или ионами, расположенными в его глубине. При окислении или других поверхностных реакциях поверхностные атомы или ионы кристалла образуют химические связи с чужеродными атомами, например с атомами кислорода или азота. Вследствие этого для поверхностных атомов полупроводника и атомов, находящихся в глубине кристалла, различия становятся менее значительными. Этому способствует влияние ориентирующего поля полупроводникового кристалла, благодаря которому первые слои наращиваемого диэлектрика повторяют структуру полупроводника. В результате плотность поверхностных состояний на границе раздела полупроводник — диэлектрик уменьшается по сравнению с открытой поверхностью полупроводника.

Однако в действительности на плотность поверхностных состояний оказывает влияние ряд других факторов, характеризующих реальное состояние поверхности и несовершенство технологических операций. Важнейший из них связан с различием исходных состояний поверхностных атомов полупроводника, обусловленным тем, что реальную поверхность полупроводника нельзя отождествлять с идеальной кристаллографической плоскостью. Реальная поверхность всегда имеет определенный рельеф как в микроскопическом, так и в макроскопическом масштабе и, следовательно, различные ее участки ограничены разными кристаллографическими плоскостями. Поэтому на такой рельефной поверхности имеются внешние и внутренние углы, условия

для поверхностных атомов в которых резко отличаются от условий для атомов, расположенных непосредственно на кристаллографических плоскостях. Наконец, на поверхность выходят всевозможные структурные дефекты кристалла: дислокации, границы микроблочности, дефекты упаковки и области полупроводника, содержащие различные концентрации примесных атомов. Кроме того, процесс окисления или образования иного химического соединения на поверхности полупроводника также вносит ту или иную разупорядоченность в структуру и химическое строение переходной области между полупроводником и покрывающим его слоем диэлектрика.

● В зависимости от знака и плотности поверхностного заряда приповерхностный слой кремния может находиться в трех различных режимах: обогащения, обеднения или инверсии.

Следовательно, плотность поверхностного заряда может быть больше или меньше плотности заряда в объеме подложки или вызывать в приповерхностном слое противоположный по сравнению с объемом подложки тип электропроводности. Энергетические зонные диаграммы, а также графики распределения плотности поверхностного заряда и напряженности электрического поля для различных режимов работы МДП-транзистора с каналом p -типа приведены на рис. 3.6.

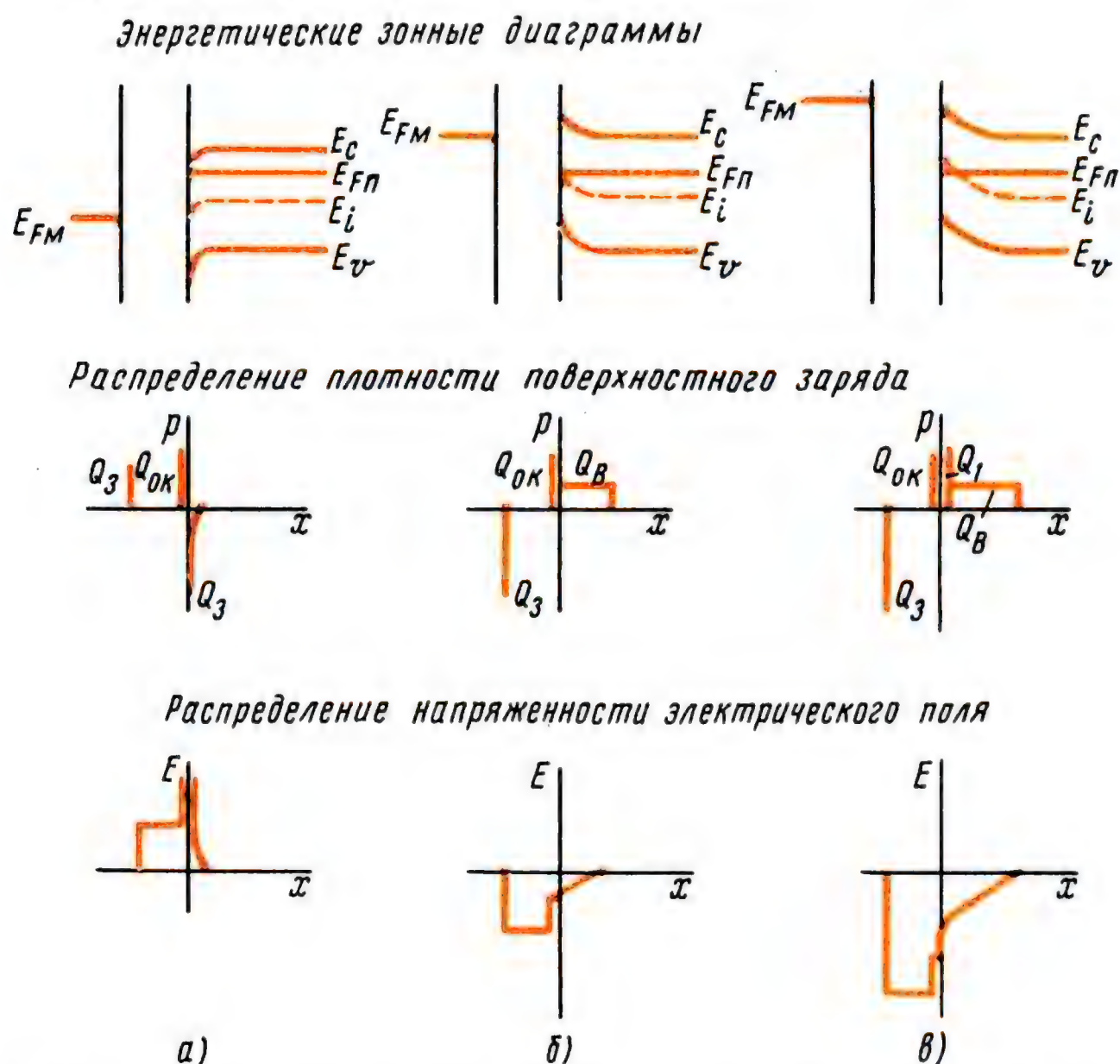


Рис. 3.6. Энергетические зонные диаграммы и графики распределения плотности поверхностного заряда и напряженности электрического поля для различных режимов работы МДП-структуры:

а — режим обогащения; б — режим обеднения; в — режим инверсии

В режиме обогащения (рис. 3.6, а) границы энергетических зон вблизи поверхности полупроводника n -типа изгибаются вниз. Это приводит к возникновению электрического поля, которое способствует увеличению концентрации электронов на поверхности, т. е. к появлению в узком обогащенном слое объемного заряда Q_A (отнесенного к единице поверхности). Если к МДП-структуре прикладывать соответствующее внешнее электрическое поле, притягивающее к поверхности электроны, то можно обеспечить режим обогащения в приповерхностном слое полупроводника. При этом тип электропроводности этого слоя сохранится, но его удельная проводимость повысится по сравнению с подложкой.

В режиме обеднения (рис. 3.6, б) энергетические зоны вблизи границы раздела полупроводник — диэлектрик изгибаются вверх. Следовательно, концентрация электронов у поверхности полупроводника ниже, чем в объеме, и приповерхностный положительный связанный заряд Q_B будет обусловлен нескомпенсированными ионами донорной примеси. В предположении, что обедненная область полностью лишена подвижных носителей заряда и отделена от объема полупроводника резкой границей, распределение плотности заряда имеет прямоугольную форму, как показано на рис. 3.6, б. Для одномерной модели напряженность электрического поля является линейной функцией, а электростатический потенциал и энергия электронов — параболическими функциями расстояния от границы раздела диэлектрик — полупроводник. Заряд Q_B , возникающий в обедненной области протяженностью x_n ,

$$Q_B = qN_d x_n. \quad (3.21)$$

С учетом одномерности рассматриваемой задачи и равенства нулю напряженности электрического поля в объеме кремния получим, что в обедненной области

$$E = -Q_B/\epsilon, \quad (3.22)$$

где ϵ — диэлектрическая проницаемость кремния.

Для обеднения приповерхностного слоя кремния можно использовать внешнее электрическое поле, которое должно быть направлено так, чтобы отталкивать основные электроны в объем полупроводника.

В режиме инверсии приповерхностный слой кремния отличается от его объема типом электропроводности. Такой режим является наиболее важным и определяет специфику характеристик МДП-транзистора.

При увеличении степени обеднения приповерхностного слоя, находящегося в режиме обеднения, некоторому значению напряженности внешнего электрического поля будет соответствовать положение уровня Ферми, в точности совпадающее с серединой запрещенной зоны полупроводника (рис. 3.6, в). Следовательно, концентрация дырок в приповерхностном слое будет превышать концентрацию электронов, т. е. тип электропроводности этого

слоя изменится на противоположный. Напряженность электрического поля в приповерхностном (инверсном) слое

$$E = -(Q_B + Q_I)/\epsilon, \quad (3.23)$$

где Q_I — положительный заряд дырок в инверсном слое.

В настоящее время в МДП-ИМС наибольшее распространение получили МДП-структуры с каналом p -типа. Преобладание таких структур над структурами с каналом n -типа обусловлено простотой управления поверхностными свойствами окисленного кремния в p -канальной технологии. Обычно в практических случаях изменение плотности поверхностных состояний, которое у p -канальных МДП-транзисторов вызывает изменение значения порогового напряжения, оказывается достаточным для перевода n -канального МДП-транзистора из режима обогащения в режим обеднения. Поэтому МДП-транзисторы с каналом p -типа характеризуются лучшей воспроизводимостью, что и определило их преимущественное использование для реализации МДП-ИМС.

§ 3.3. ПРОЕКТИРОВАНИЕ И ОПТИМИЗАЦИЯ ТОПОЛОГИИ

МДП-структуры, применяемые в качестве элементов ИМС, могут выполнять функции усиления, генерации и преобразования электрических сигналов, т. е. те же функции, которые выполняются биполярными приборами. Кроме того, МДП-структуры можно использовать в качестве конденсаторов и резисторов, номиналы которых изменяются в определенных пределах при изменении напряжения управляющего электрода.

МДП-ИМС очень широко распространены в вычислительных устройствах, работающих на относительно низких тактовых частотах. В качестве активных элементов обычно применяют МДП-транзисторы с индуцированными каналами, так как они обеспечивают инверсию уровней напряжения логических сигналов. Нагрузками в таких схемах чаще всего служат МДП-транзисторы с индуцированными каналами, характеристики которых являются нелинейными или квазилинейными в зависимости от схемы включения транзистора. При подключении затвора нагрузочного транзистора к источнику* питания стоков его сопротивление оказывается нелинейным. Квазилинейный характер сопротивления нагрузки получается при подключении затвора к автономному источнику с повышенным напряжением.

Внутри одной МДП-ИМС нагрузочная способность ключевых схем по постоянному току очень велика, обычно она составляет 100—1000. Однако для внешних МДП-ИМС нагрузочная способность резко уменьшается вследствие шунтирующего действия охранных элементов, защищающих входные транзисторы от пробоя электростатическими зарядами. В качестве защитных

* В тексте и формулах на стр 124—135 напряжения источников обозначены буквой E .

элементов используют опорные диоды, p - n -переходы, смещенные в обратном направлении, а также диоды с последовательно включенными резисторами. Нагрузочная способность МДП-ИМС по переменному току мала, так как емкость входных цепей МДП-транзисторов сравнительно велика и подключение дополнительных каскадов значительно снижает быстродействие схемы.

Мощности потребления статических ключевых схем на МДП-транзисторах обычно колеблются в пределах 0,5—1 мВт, а рабочая частота не превышает 5—10 МГц. Существенное улучшение технических характеристик по потребляемой мощности и быстродействию достигается за счет использования комплементарных пар МДП-транзисторов (КМДП-транзисторов), а в динамических элементах — за счет построения двухтактных и четырехтактных логических элементов.

● Базовым элементом логических МДП-ИМС является инвертор. Электрические схемы двух типов инверторов на p -канальных МДП-транзисторах показаны на рис. 3.7. Активным транзистором является транзистор T_1 , исток которого соединен с заземленной шиной питания. Транзистор T_2 выполняет функцию резистора, т. е. является нагрузочным.

Применение в качестве нагрузочных резисторов нормально открытых МДП-транзисторов позволяет отказаться от высокоомных диффузионных резисторов, занимающих на исходной подложке большие площади. Нормальная работа инвертора может быть обеспечена в случае, если сопротивление нагрузочного резистора примерно в 10—20 раз превышает сопротивление открытого ключевого транзистора ($R_n \geq 10R_k$). Так как типичное значение сопротивления открытого ключевого транзистора $R_k = 3 \text{ кОм}$, то сопротивление нагрузочного транзистора $R_n \geq 30 \text{ кОм}$. При использовании в качестве нагрузочного резистора диффузионного резистора с поверхностным сопротивлением $R_s = 200 \text{ Ом/}\square$ и шириной полосы $b = 10 \text{ мкм}$ занимаемая площадь составила бы около 1500 мкм^2 , тогда как площадь под МДП-транзистор не превышает 700 мкм^2 .

Затвор нагрузочного транзистора подключается к источнику напряжения смещения $U_{см}$, как показано на рис. 3.7, а. По абсолютному значению уровень напряжения источника смещения превышает напряжение источника питания $E_{н.п.}$. При втором варианте (рис. 3.7, б) затвор нагрузочного транзистора подключается непосредственно к источнику питания. В инверторе с источником смещения нагрузочный транзистор T_2 представляет собой квазилинейную нагрузку. Напряжение источ-

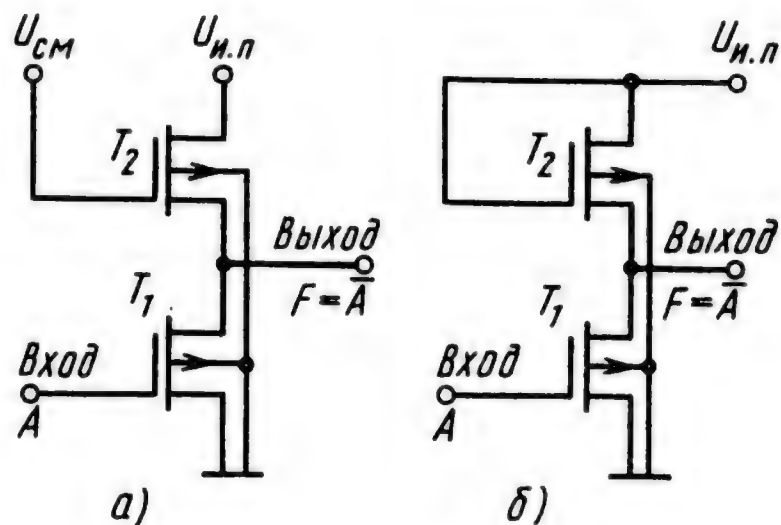


Рис. 3.7. Схемы инверторов на МДП-транзисторах:

а — инвертор с квазилинейной нагрузкой; б — инвертор с нелинейной нагрузкой

ника смещения является таким, что он работает только в крутой области в. а. х. (рис. 3.8). В инверторе с одним источником питания нагрузочный транзистор является нелинейной квадратичной нагрузкой. При этом транзистор T_2 работает в пологой области в. а. х., для которой справедливо неравенство $|U_c| \geq |U_3 - U_{пор}|$, где U_c и U_3 — напряжения на стоке и затворе относительно нулевого потенциала. В этом случае ток через нагрузочный транзистор

$$I_n = k_n [(E_{н.п} - U_{вых}) - U_{пор}]^2, \quad (3.24)$$

где k_n — удельная крутизна транзистора.

В. а. х. ключевого и нагрузочного МДП-транзисторов приведены на рис. 3.9. Совместным решениям системы уравнений,

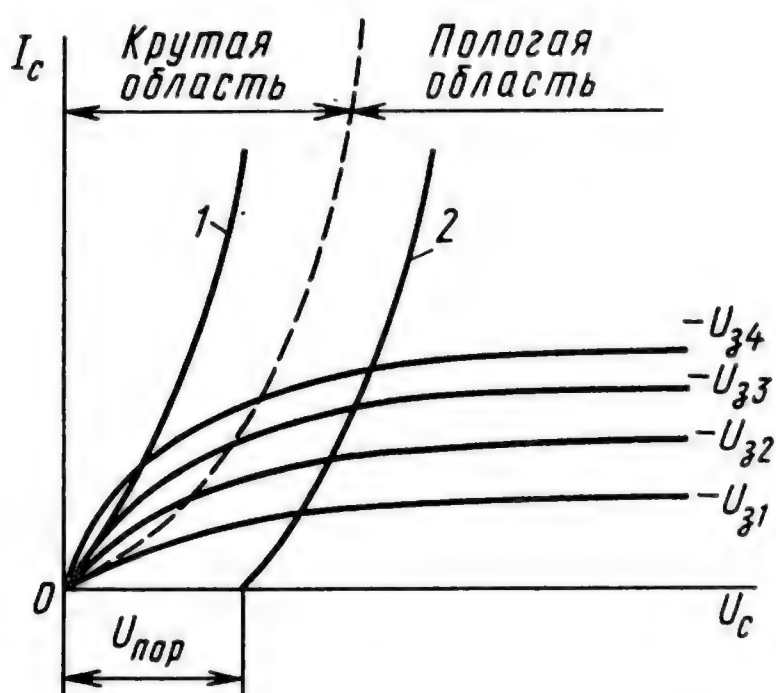


Рис. 3.8. Семейство в.а.х. нагрузочного МДП-транзистора:

1 — в.а.х. нагрузочного транзистора при $|U_{см} - U_{пор}| > |E_{н.п}|$; 2 — в.а.х. нагрузочного транзистора при $|U_{см}| = |E_{н.п}|$

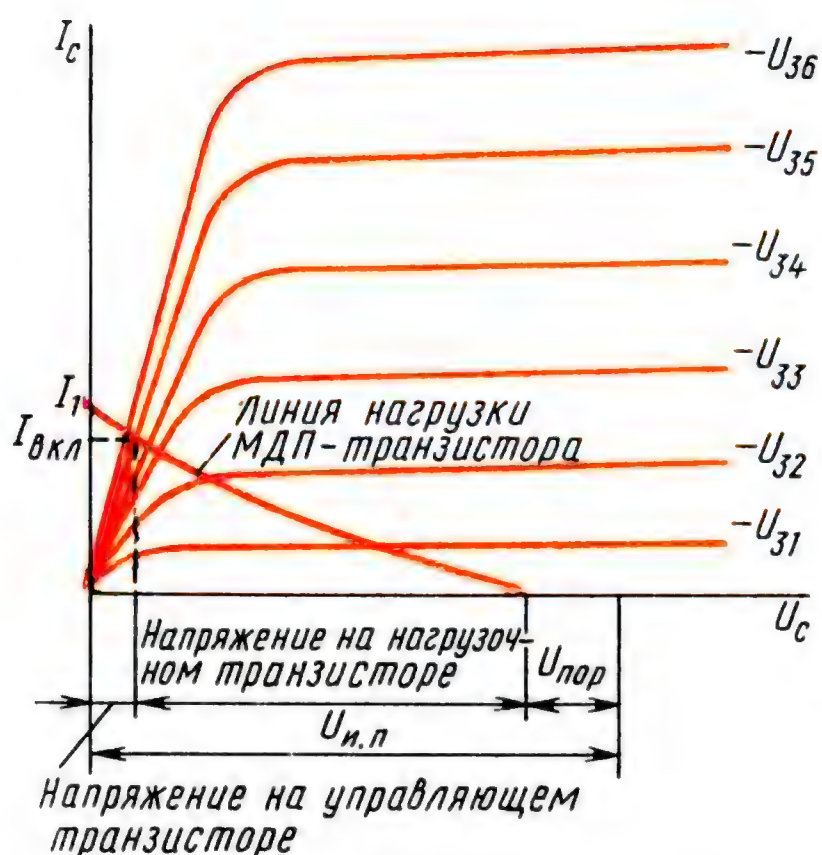


Рис. 3.9. Семейство в.а.х. ключевого и нагрузочного МДП-транзисторов

описывающих состояние ключевого и нагрузочного транзисторов, соответствуют точки пересечения линии нагрузки МДП-транзистора с любой из кривых семейства в. а. х. ключевого транзистора. Приравнивая токи, проходящие через нагрузочный и ключевой транзисторы, получаем уравнение, описывающее работу транзистора в пологой области в. а. х.:

$$k_n [(E_{н.п} - U_{вых}) - U_{пор}]^2 = k_n (U_{вх} - U_{пор}). \quad (3.25)$$

В крутой области в. а. х. ключевого транзистора то же уравнение имеет вид

$$k_n [(E_{н.п} - U_{вых}) - U_{пор}^2] = k_n [2(U_{вх} - U_{пор}) U_{вых} - U_{вых}^2]. \quad (3.26)$$

В практических расчетах иногда бывает удобно пронормировать напряжения $U_{вых}$ и $U_{вх} - U_{пор}$ к разности $E_{н.п} - U_{пор}$. Тогда

уравнения (3.25), (3.26) можно переписать в виде

$$\left(1 - \frac{U_{\text{вых}}}{E_{\text{н.п}} - U_{\text{пор}}}\right)^2 = \frac{k_{\text{к}}}{k_{\text{н}}} \left(\frac{U_{\text{вх}} - U_{\text{пор}}}{E_{\text{н.п}} - U_{\text{пор}}}\right)^2, \quad (3.27)$$

$$\left(1 - \frac{U_{\text{вых}}}{E_{\text{н.п}} - U_{\text{пор}}}\right)^2 = \frac{k_{\text{к}}}{k_{\text{н}}} \left[2 \left(\frac{U_{\text{вх}} - U_{\text{пор}}}{E_{\text{н.п}} - U_{\text{пор}}}\right) \times \right. \\ \left. \times \left(\frac{U_{\text{вых}}}{E_{\text{н.п}} - U_{\text{пор}}}\right) - \left(\frac{U_{\text{вых}}}{E_{\text{н.п}} - U_{\text{пор}}}\right)^2 \right]. \quad (3.28)$$

С помощью уравнений (3.27), (3.28) можно построить нормированные передаточные характеристики для различных значений отношения удельной крутизны ключевого и нагрузочного транзисторов $k_{\text{к}}/k_{\text{н}}$, которые удобно использовать при анализе работы инвертора (рис. 3.10). Зависимость отношения $k_{\text{к}}/k_{\text{н}}$ от геометрических параметров ключевого и нагрузочного транзисторов нетрудно установить, если заданы все напряжения, входящие в уравнения (3.27) и (3.28). Путем несложных преобразований получаем, что

$$\frac{\omega_{\text{к}}/L_{\text{к}}}{\omega_{\text{н}}/L_{\text{н}}} = \frac{k_{\text{к}}}{k_{\text{н}}} = n, \quad (3.29)$$

где $\omega_{\text{к}}$, $\omega_{\text{н}}$ — значения ширины канала для ключевого и нагрузочного транзисторов; $L_{\text{к}}$, $L_{\text{н}}$ — значения длины канала для тех же транзисторов.

● Помехоустойчивость инвертора увеличивается с ростом отношения крутизны характеристики ключевого транзистора к крутизне характеристики нагрузочного транзистора.

Обычно для обеспечения высокой помехоустойчивости крутизна характеристики ключевого транзистора должна в 10—20 раз превышать крутизну соответствующей характеристики нагрузочного транзистора. Требуемое соотношение в усилительных параметрах этих двух МДП-транзисторов достигается путем соответствующего изменения их топологии. Длину канала ключевого транзистора выбирают минимальной (5—8 мкм); длина канала нагрузочного транзистора в 5—10 раз превышает длину канала ключевого транзистора.

Подобным же образом можно получить уравнения передаточных характеристик для случая построения инвертора, показанного на рис. 3.7, а, т. е. при использовании нагрузочного транзистора в качестве квазилинейного резистора. В таком инверторе нагрузочный транзистор работает в крутой области

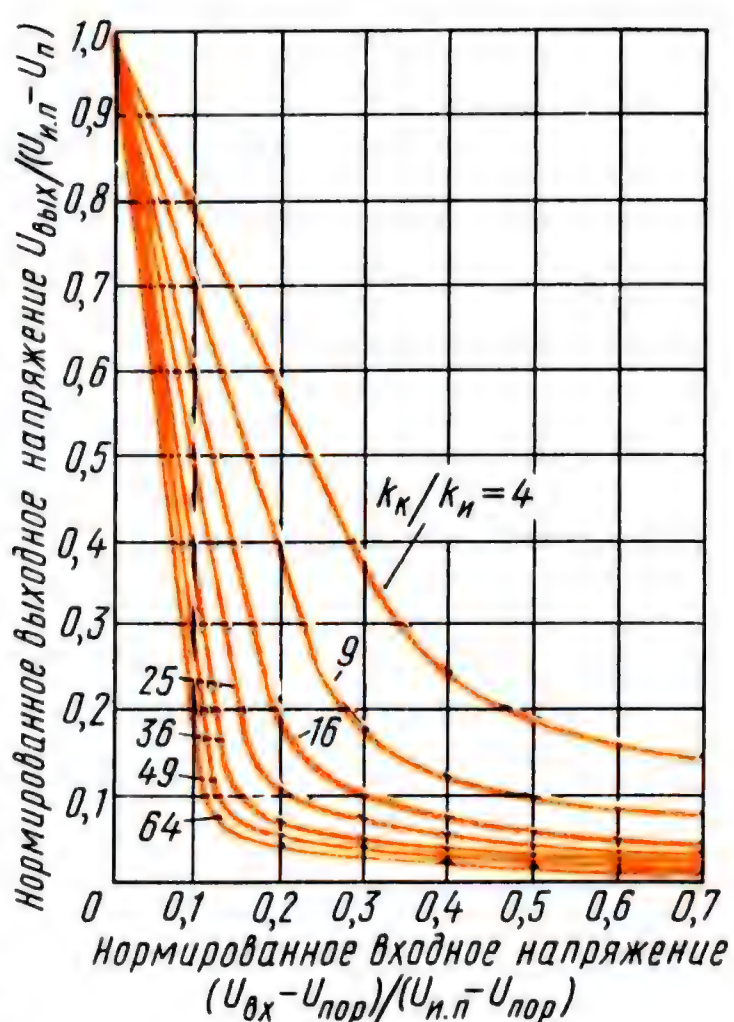


Рис. 3.10. Нормированные передаточные характеристики инвертора с нелинейными резисторами

в. а. х. (см. рис. 3.8). Для обеспечения этого условия необходимо, чтобы напряжение смещения затвора удовлетворяло условию $|E_{см} - U_{пор}| > |E_{н.п}|$. Характерная особенность инвертора с квазилинейной нагрузкой заключается в том, что максимальное выходное напряжение равно полному напряжению питания, а также в том, что в. а. х. нагрузочного транзистора становится более линейной при увеличении разности $|E_{см} - E_{н.п}|$.

МДП-транзистор относится к числу быстродействующих приборов, так как протекание тока в нем обусловлено направленным перемещением основных носителей. Однако фактическая частота переключений инвертора оказывается на несколько порядков ниже собственной частоты транзистора, что объясняется сильным влиянием паразитных емкостей, которые необходимо перезаряжать в течение переходного процесса. Типичные формы сигнала при переключении инвертора, работающего на емкостную нагрузку, показаны на рис. 3.11. На этом рисунке через C_n обозначена эквивалентная емкость, объединяющая все переходные емкости. Формирование фронтов сигнала на выходе инвертора определяется временем зарядки и разрядки эквивалентной емкости. Емкость заряжается через нагрузочный транзистор, а разряжается через ключевой транзистор. Поскольку сопротивление нагрузочного транзистора более чем на порядок превышает сопротивление открытого ключевого транзистора, длительность включения, определяемая ключевым транзистором, намного меньше длительности выключения, определяемой сопротивлением нагрузочного транзистора. Кроме того, в процессе переключения сопротивление нагрузочного транзистора обычно возрастает вследствие влияния подложки. Отсюда можно заключить, что быстродействие инвертора оказывается ограниченным большой длительностью выключения. Емкость C_n заряжается до выходного напряжения, соответствующего уровню логической единицы, за счет прохождения тока нагрузочного транзистора. Следовательно, длительность фронта выключения можно определить из совместного решения системы уравнений для токов зарядки емкости C_n и нагрузочного транзистора. В общем случае

ток через конденсатор

$$I_c = C_n \frac{dU_{вых}}{dt}, \quad (3.30)$$

а ток через нагрузочный транзистор, работающий в пологой области в. а. х., определяется уравнением (3.24). Приравняв значения токов (3.24) и (3.30), получаем, что

$$C_n \frac{dU_{вых}}{dt} = k_n [(E_{н.п} - U_{вых}) - U_{пор}]^2, \quad (3.31)$$

или

$$dt = \frac{C_n}{k_n} \frac{dU_{вых}}{(E_{н.п} - U_{вых} - U_{пор})^2}. \quad (3.32)$$

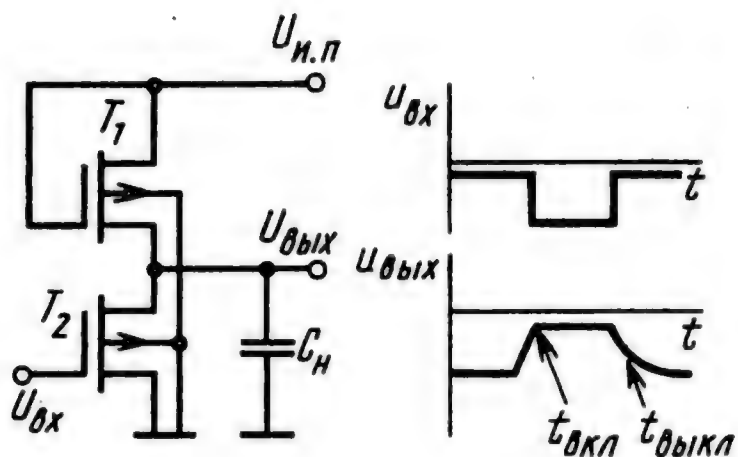


Рис. 3.11. Типичные формы сигнала при переключении инвертора

В результате интегрирования соотношения (3.32) получается выражение для длительности выключения:

$$t = \frac{C_H}{k_H(E_{н.п} - U_{пор} - U_{вых})}. \quad (3.33)$$

Как следует из выражения (3.33), длительность фронта выключения уменьшается с увеличением удельной крутизны нагрузочного транзистора. Поэтому при проектировании инвертора с нелинейной нагрузкой геометрические размеры нагрузочного транзистора определяются заданной длительностью фронта импульса. Быстродействие инвертора существенно повышается при работе нагрузочного транзистора в крутой области в. а. х., так как высокое напряжение на затворе $|E_{см}| > |E_{н.п} + U_{пор}|$ предотвращает запираание нагрузочного транзистора во время переходного процесса.

В процессе работы инвертор может находиться в трех различных состояниях: выключенном, включенном и переключения. В выключенном состоянии ключевой транзистор закрыт и выходное напряжение инвертора соответствует уровню логической единицы. Во включенном состоянии ключевой транзистор открыт и выходное напряжение инвертора соответствует уровню логического нуля.

В любом из этих трех состояний инвертор потребляет от источника мощность. Мощность, потребляемая инвертором от источника питания в процессе переключения, можно не учитывать, поскольку длительность переключения значительно меньше длительности пребывания инвертора в стационарных состояниях. В выключенном состоянии потребляемая мощность близка к нулю и в большинстве практических случаев ею можно пренебречь. Поэтому среднее значение мощности, потребляемой инвертором,

$$P_{ср} = (P_{вкл} + P_{выкл})/2 \approx P_{вкл}/2 = E_{н.п}I/2. \quad (3.34)$$

Инвертор реализует простейшую логическую функцию инверсии НЕ. При построении многовходовых логических МДП-ИМС на транзисторах с каналами одного типа электропроводности, на выходах которых реализуются сложные переключательные функции, к каждому входу должен быть подключен транзистор, выполняющий роль ключевого элемента. При этом на вход логического каскада включается нагрузка, являющаяся общей для всех ключевых транзисторов, образующих логический каскад. Ключевые МДП-транзисторы можно соединить последовательно или параллельно. При последовательном соединении в цепь между нагрузкой и землей включают несколько МДП-транзисторов. В этом случае исток первого МДП-транзистора подключается к земле, его сток — к истоку второго и т. д. Протекание тока через нагрузку к земле может происходить только в случае, если будут открыты все ключевые транзисторы. Количество последовательно соединяемых транзисторов обычно составляет не более четырех, так как при большем числе транзисторов повышается

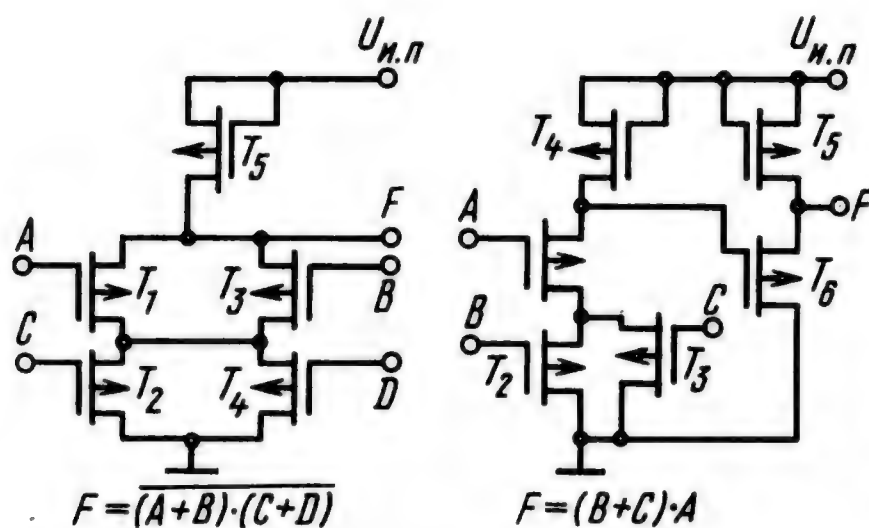


Рис. 3.12. Схемы многовходовых логических МДП-ИМС

уровень логического нуля на выходе вследствие возрастания суммарного сопротивления открытых ключевых транзисторов.

При параллельном включении транзисторов ограничение их количества обусловлено снижением логического уровня единицы на выходе схемы за счет падения напряжения на нагрузке от суммарного тока

утечки всех ключевых транзисторов. Так как ток утечки отдельного МДП-транзистора очень мал ($10^{-10} - 10^{-12}$ А), то число параллельно соединяемых приборов может достигать 10 и более.

Характерная особенность МДП-ИМС заключается в их невысокой нагрузочной способности ($n > 10 \div 20$). Нагрузочная способность МДП-ИМС ограничивается только уменьшением быстродействия схем с ростом количества нагрузок, поскольку при этом увеличивается паразитная емкость.

Схемы многовходовых логических МДП-ИМС на транзисторах с каналами *p*-типа приведены на рис. 3.12.

Важнейшая задача микроэлектроники состоит в снижении мощности, потребляемой устройством. Она может быть решена путем перевода уровня потребляемой мощности в область микрорежима. Необходимость решения этой задачи обусловлена:

а) обеспечением работы ИМС в широком диапазоне температур без перегрева всей схемы;

б) повышением запаса электрической прочности активных элементов в микрорежиме, содействующем повышению их надежности;

в) повышением добротности логических схем;

г) необходимостью разработки электронных комплексов для космической аппаратуры, которая в течение длительного времени должна работать в условиях ограниченных энергоресурсов.

Снижение мощности, потребляемой логической схемой, за счет простого изменения электрического режима ухудшает ее быстродействие и ряд других параметров. Поэтому для решения указанной задачи служат специально разработанные схемы, обладающие хорошими характеристиками даже при снижении их энергетического уровня. Наилучшие результаты, обеспечивающие получение высокого быстродействия и малой потребляемой мощности, дает использование комплементарных МДП-ИМС (КМДП-ИМС), построенных на транзисторах с различными типами электропроводности. По сравнению с МДП-ИМС схемам на комплементарных транзисторах присущи следующие основные достоинства:

а) малая потребляемая мощность в статическом режиме;

б) высокое быстродействие;

в) высокая помехоустойчивость за счет большого перепада уровней логической единицы и логического нуля.

Рассмотрим принцип построения и функционирования КМДП-ИМС на примере инвертора, электрическая схема которого приведена на рис. 3.13. Этот инвертор состоит из двух последовательно соединенных МДП-транзисторов с каналами n - и p -типов. Истоки транзисторов подключаются к соответствующим полюсам источника питания. Транзистор T_1 явля-

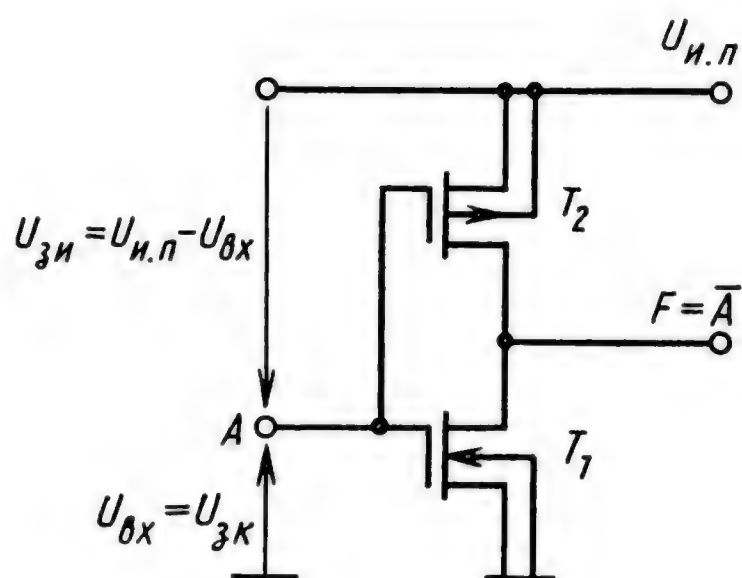


Рис. 3.13. Схема инвертора на комплементарных МДП-транзисторах

ется ключевым, причем его исток соединен с заземленной шиной питания, а сток подсоединяется к стоку нагрузочного транзистора T_2 . Подложки обоих транзисторов соединены с истоками, а затворы объединены и служат входом инвертора. Особенности построения и функционирования комплементарного каскада:

а) входное напряжение управляет не только ключевым, но и нагрузочным транзистором;

б) управление является противофазным, поскольку напряжения на затворах ключевого и нагрузочного транзисторов определяются равенствами $U_{з.к} = U_{вх}$, $U_{з.и} = U_{н.п.} - U_{вх}$.

При поступлении на вход сигнала логической единицы, когда $U_{вх} = U(1) = E_{н.п.}$, открывается ключевой транзистор ($R_k \approx 0$), а нагрузочный транзистор закрывается ($R_n \rightarrow \infty$). При этом на выходе формируется уровень логического нуля, близкий к потенциалу земли, т. е. $U_{вых} = U(0) = 0$. Когда на вход подается напряжение $U_{вх} = U(0) = 0$, соответствующее сигналу логического нуля, ключевой транзистор закрывается, а нагрузочный транзистор открывается ($R_n = 0$). Это приводит к формированию на выходе уровня логической единицы, близкого к напряжению питания $E_{н.п.}$.

В КМДП-ИМС уровни логического нуля и логической единицы имеют экстремальные значения $U(0) = 0$, $U(1) = E_{н.п.}$, а логический размах равен напряжению питания. Поэтому для таких схем отпадает необходимость в топологическом расчете исходя из статических требований. Благодаря этому быстродействие КМДП-ИМС оказывается выше по сравнению с обычными МДП-ИМС на транзисторах с каналами одного типа электропроводности, у которых перезарядка емкости осуществляется значительно меньшими токами.

КМДП-ИМС практически не потребляют мощность ни в одном из логических стационарных состояний, что обусловлено самой конфигурацией инвертора. В статическом состоянии n - и p -канальные транзисторы не могут быть открыты одновременно. Поэтому полный статический ток равен лишь току утечки закрытого транзистора. Такие схемы расходуют энергию только при

переключении из одного логического состояния в другое. Потребляемая ими динамическая мощность

$$P_d = C_n f_{\text{раб}} E_{\text{н.п}}^2, \quad (3.35)$$

где $f_{\text{раб}}$ — рабочая частота.

Таким образом, одно из условий создания микромощных быстродействующих КМДП-ИМС заключается в уменьшении паразитных емкостей.

В процессе проектирования многовходовых КМДП-ИМС обычно соблюдают такие основные правила:

а) для каждого логического входа необходимо применять транзистор с каналом n -типа и связанный с ним по затвору транзистор с каналом p -типа;

б) совокупности парных ключевых и нагрузочных МДП-транзисторов с каналами различных типов электропроводности должны образовывать соответственно ключевую и нагрузочную части схемы, состоящие из одинакового числа транзисторов, равного числу входов;

в) ключевая и нагрузочная части схемы должны иметь общий логический выход.

Следует отметить, что КМДП-ИМС имеют некоторые недостатки. Один из них определяется необходимостью изоляции МДП-транзисторов с каналами n - и p -типов, что приводит к существенному увеличению площади, занимаемой логическими элементами. Другой недостаток связан с использованием значительно большего числа МДП-транзисторов для выполнения заданной функции по сравнению с МДП-ИМС.

Развитие цифровой вычислительной техники в настоящее время характеризуется увеличением числа классов и типов применяемых запоминающих устройств (ЗУ), а также резким повышением требований к их основным техническим характеристикам: информационной емкости, быстродействию, потребляемой мощности и надежности. Одно из важнейших направлений конструирования ЗУ основывается на использовании запоминающих элементов (ЗЭ) на МДП-транзисторах. Запоминающими ячейками (ЗЯ) для хранения двоичной информации служат триггеры, т. е. статические элементы с двумя устойчивыми состояниями.

● Триггер на МДП-транзисторах может быть образован путем соединения двух инверторов, каждый из которых содержит один ключевой и один нагрузочный транзистор.

Следовательно, ЗЯ содержит всего четыре элемента. Однако в реальных схемах кроме ЗЯ необходимы также дополнительные цепи управления. Типичная схема запоминающего элемента на МДП-транзисторах с каналами p -типа показана на рис. 3.14.

Повышение степени интеграции и информационной емкости функциональных узлов для ЗУ и снижение потребляемой мощности связано с применением ЗЭ динамического типа на МДП-структурах. В динамических, или тактируемых, ЗЭ для хранения информации используется емкость. Высокое входное сопротивление

ние МДП-транзисторов создает естественное условие для хранения информации на входной емкости, эффективно действующей со стороны затвора. В идеальном случае, т. е. при отсутствии тока утечки, заряд в емкости мог бы храниться в течение неограниченного времени до ее искусственной разрядки. Это позволило бы создать ЭЭ, не требующий непрерывного электрического питания в режиме хранения информации. Однако в реальных ЗЯ длительность хранения информации определяется емкостью и сопротивлением утечки и в значительной степени зависит от совершенства технологии изготовления. Поэтому для хранения заряда информации требуется периодически восстанавливать его специальными регенерирующими импульсами. Но поскольку ток в ячейку поступает не непрерывно, а периодически в виде кратковременных импульсов, это позволяет существенно снизить потребляемую мощность. Динамические ЗУ являются более быстродействующими по сравнению со статическими и занимают меньшую площадь на кристалле, так как ячейки этого типа имеют в своем составе значительно меньше МДП-транзисторов.

Проектирование топологии МДП-ИМС является более простой задачей по сравнению с проектированием ИМС на биполярных транзисторах. Это объясняется относительной простотой технологии изготовления МДП-ИМС, особенно на транзисторах с каналом одного типа электропроводности (отсутствие эпитаксиальных и скрытых слоев, а также специально создаваемой электрической изоляции элементов). Кроме того, относительная простота может быть объяснена особенностями схемотехнического построения МДП-ИМС, при котором МДП-транзистор является единым типовым элементом, а между отдельными элементами используется непосредственная связь.

Для выбранной физической структуры МДП-ИМС (удельное сопротивление подложки, поверхностное сопротивление диффузионных областей, глубина залегания p - n -переходов, толщина подзатворного диэлектрика и др.) основные электрические параметры и характеристики схемы будут зависеть от геометрических размеров МДП-транзисторов. В МДП-ИМС обычно используют прямоугольные конфигурации транзисторов, отличающиеся лишь различными отношениями ширины к длине канала в зависимости от требуемого значения крутизны характеристик транзистора. Для реализации МДП-ИМС применяют различные методы планарной технологии. Технологические возможности конкретного процесса изготовления МДП-ИМС накладывают ряд ограничений на проектирование ее топологии. Топологией схемы опреде-

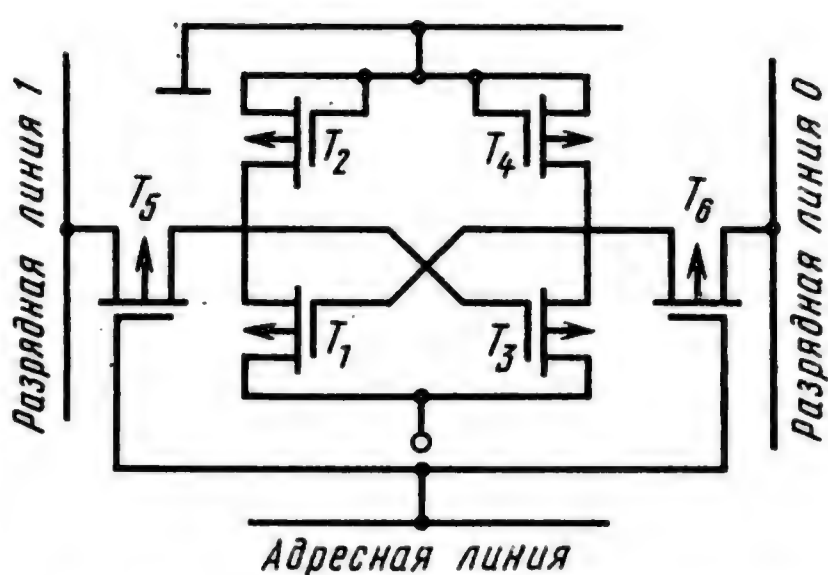


Рис. 3.14. Схема запоминающего элемента

ляются размеры и параметры всех паразитных элементов: конденсаторов, резисторов, МДП-транзисторов. В процессе проектирования необходимо учитывать влияние емкостей паразитных конденсаторов, значения которых можно определить как произведение удельных емкостей на занимаемые ими площади.

Примерные значения удельных емкостей, пФ/мкм²

Емкость между диффузионной областью и подложкой	1,5· 10 ⁻⁴
Емкость между металлом затвора и диффузионной областью	3,0· 10 ⁻⁴
Емкость между металлом разводки и подложкой над толстым оксидом	3,0· 10 ⁻⁵

Внутрисхемные соединения в МДП-ИМС могут выполняться с помощью металлизации или путем формирования диффузионных областей. Применение диффузионных межсоединений позволяет относительно просто реализовать пересечения проводников в МДП-ИМС и наиболее полно использовать площадь кристалла. При этом следует учитывать влияние паразитных сопротивлений диффузионных межсоединений. При соединении диффузионных областей последовательно с затворами транзисторов наличие паразитных сопротивлений R_d приводит только к задержке управляющих сигналов, поступающих на транзисторы. Поскольку входные сопротивления транзисторов велики ($R_{вх} \gg R_d$), амплитуда сигналов не искажается. Если паразитное сопротивление находится в цепи истока или стока, т. е. диффузионное межсоединение включено последовательно с истоком (стоком), то его влияние оказывается более существенным. В частности, последовательное сопротивление R_d в цепи вызывает уменьшение эффективной крутизны транзистора, что приводит к ухудшению как статических, так и динамических характеристик схемы.

При разработке топологии МДП-ИМС важно также учитывать возможность исключения паразитных транзисторов, образуемых при пересечении шинами разводки диффузионных областей одного типа электропроводности. Так как металлизация обычно проходит по толстому слою оксида, то пороговое напряжение паразитных МДП-транзисторов обычно составляет 10—15 В и их крутизна невелика. Однако присутствие в МДП-ИМС паразитных транзисторов может увеличить потребляемую мощность, уменьшить уровни выходных напряжений, снизить входное сопротивление и даже привести к нарушению нормального режима работы схемы. При разработке КМДП-ИМС вероятность образования паразитных транзисторов увеличивается по сравнению с МДП-ИМС на транзисторах с каналами одного типа электропроводности. Это объясняется тем, что в топологии КМДП-ИМС увеличивается количество диффузионных областей, и всегда под металлом разводки, соединяющей затворы транзисторов с каналами *n*- и *p*-типов, возникает инверсный слой. Для уменьшения влияния паразитных транзисторов обычно используют следующие способы:

- а) увеличивают толщину толстого оксида, что эквивалентно

уменьшению крутизны паразитного транзистора и увеличению его порогового напряжения;

б) принимают меры к увеличению плотности поверхностных состояний на границе раздела толстый оксид — подложка;

в) увеличивают длину канала паразитного транзистора путем соответствующего выбора конфигурации шины металлизации;

г) проводят так называемую охранную диффузию.

Проведение охранной диффузии заключается в формировании под шиной металлизации областей с повышенной концентрацией примесей того же типа, что и в подложке. При этом пороговое напряжение возрастает и, следовательно, крутизна паразитного транзистора уменьшается. Охранные области могут быть использованы в качестве шин питания и земли, что позволяет упростить выполнение пересечений в топологии схемы.

В КМДП-ИМС логические уровни являются фиксированными и экстремальными, причем напряжение питания $E_{н.п}$ соответствует уровню логической единицы, а напряжение, близкое к нулю, — уровню логического нуля. Так как оба эти уровня не зависят от параметров транзисторных структур (порогового напряжения и крутизны), то отпадает необходимость в топологическом расчете на основе статических требований. Возникающую в связи с этим свободу выбора можно целиком использовать для проектирования КМДП-ИМС, обладающих топологией, которая позволяет получить оптимальные динамические характеристики, т. е. высокое быстродействие при минимальном потреблении мощности. В этом заключается принципиальное отличие топологического проектирования КМДП-ИМС от проектирования МДП-ИМС на транзисторах с каналами одного типа электропроводности. Для минимизации потребляемой мощности необходимо уменьшать как отношение ширины канала к его длине, так и абсолютное значение длины канала. При расчете геометрических размеров транзистора длину его канала выбирают равной минимально допустимому значению. Современная фотолитография позволяет получать минимальную длину канала 2—6 мкм. Ширину канала определяют исходя из требований, предъявляемых к крутизне. При разработке топологии КМДП-ИМС необходимо учитывать особенности их структуры, которая включает в себя две области с различными типами электропроводности. В одной из этих областей создается ключевая подсхема, в другой — нагрузочная. Поскольку МДП-транзисторы с каналами обоих типов электропроводности схемотехнически взаимосвязаны, их следует размещать так, чтобы длина внутрисхемных соединений между ними была минимальной. Поэтому обычно МДП-транзисторы размещают вдоль границы p - n -перехода между исходным монокристаллом кремния и диффузионным карманом.

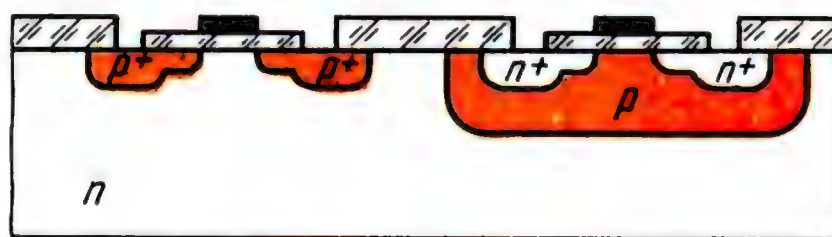


Рис. 3.15. Структура элемента КМДП-ИМС, изготовляемой по самосовмещенной технологии

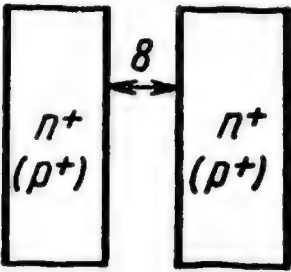
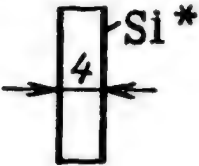
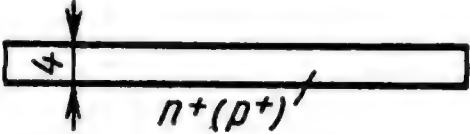
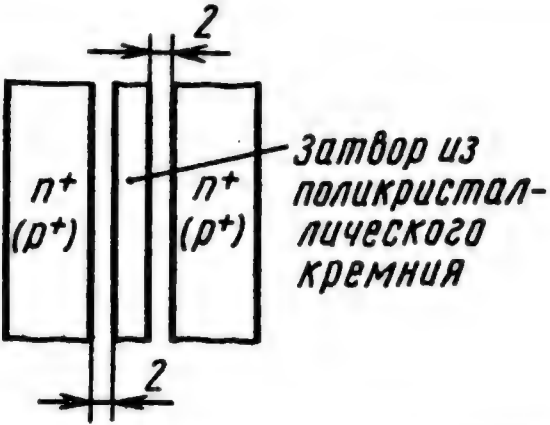
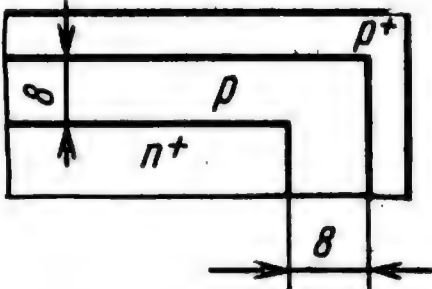
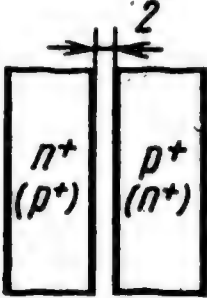
На рис. 3.15 показана структура КМДП-ИМС, изготавливаемой по так называемой самосовмещенной технологии, когда длина каналов обоих типов электропроводности уменьшается за счет использования технологии подлегирования через специально сформированную маску из поликристаллического кремния, который выполняет роль затвора. Последовательность технологических операций при формировании такой схемы приведена в табл. 3.2, а конструктивно-технологические ограничения — в табл. 3.3.

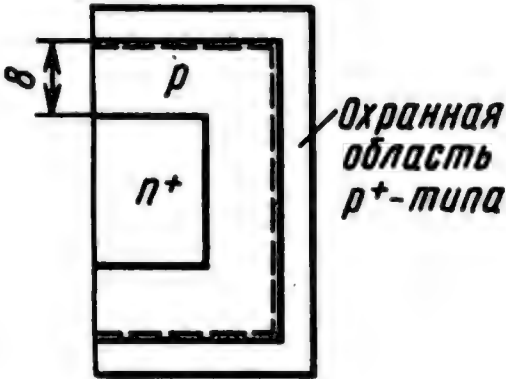
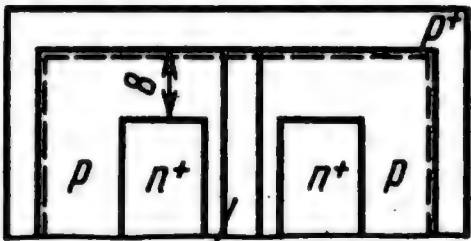
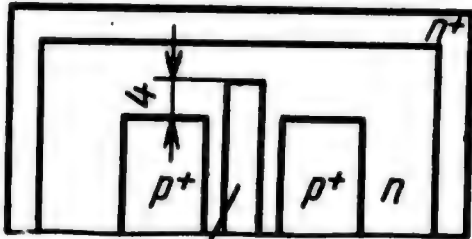
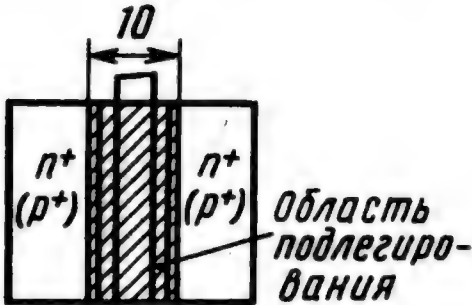
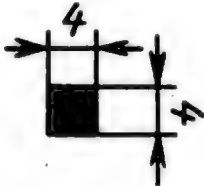
Т а б л и ц а 3.2

Перечень, последовательность и номинальные параметры слоев микросхем

№ п.п.	Наименование слоя	Номер фотошаб-лона	Номинальные параметры
1	Исходный кристалл	—	$KЭФ = 4,5 (100)$ $KЭФ = 20 (100)$
2	Первичный термический окисел	—	$d = 0,40 \div 0,50 \text{ мкм}$
3	Карман p -типа	1	$N_a = 1 \cdot 10^{16} \text{ см}^{-3}$ $d = 5 \div 8 \text{ мкм}$
4	Диффузионные p^+ -слои (исток, сток, охранная область)	2	$\rho_s = 10 \div 25 \text{ Ом}/\square$ $d = 1,4 \div 1,6 \text{ мкм}$
5	Диффузионные n^+ -слои (исток, сток, охранная область)	3	$\gamma_s = 10 \div 25 \text{ Ом}/\square$ $d = 1,4 \div 1,6 \text{ мкм}$
6	Тонкий оксид	4	$d = 0,09 \pm 0,01 \text{ мкм}$
7	Поликристаллический кремний	5	$d = 0,3 \div 0,6 \text{ мкм}$
8	Подлегирование областей исто-ка — стока p -канального транзистора	6	$N_a = 10^{18} \text{ см}^{-3}$ $d = 0,4 \text{ мкм}$
9	Подлегирование областей исто-ка — стока n -канального транзистора	7	$N_d \approx 10^{18} \text{ см}^{-3}$ $d = 0,4 \text{ мкм}$
10	Межслойный диэлектрик	—	$d \approx 0,5 \text{ мкм}$
11	Контактные окна	8	$4 \times 4 \text{ мкм}$
12	Металлизация алюминием	9	$d = 1,2 \div 0,2 \text{ мкм}$
13	Диэлектрический защитный слой	10	$d = 0,5 \pm 0,2 \text{ мкм}$

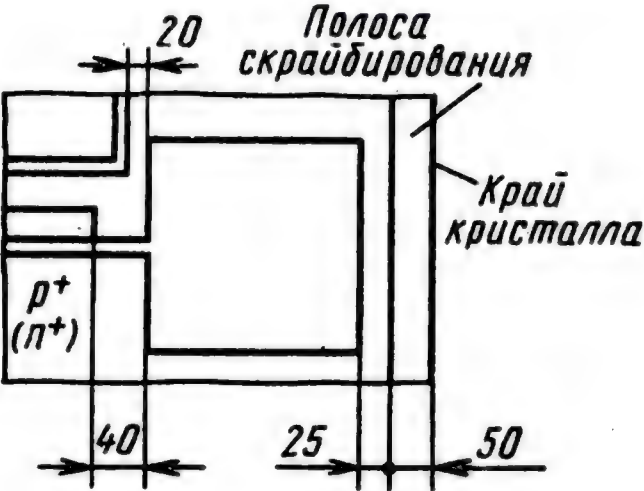
Минимально допустимые размеры элементов топологии

№ п.п.	Элементы топологии	Минимальный размер, мкм	Относительное расположение и размеры (в мкм) элементов топологии
1	Расстояние между диффузионными областями исток — сток	8	
2	Ширина поликристаллического кремния на затворе КМОП-транзисторов	4	
3	Ширина диффузионных областей (ширина диффузионных областей истока и стока, диффузионных резисторов)	4	
4	Расстояние от затвора до диффузионных областей истока и стока	2	
5	Расстояние между диффузионными p+- и n+-областями	8	
6	Расстояние между диффузионными p+- и n+-областями, находящимися под одним потенциалом	2	

№ п.п.	Элементы топологии	Минимальный размер, мкм	Относительное расположение и размеры (в мкм) элементов топологии
7	Внутренний край охранной области p^+ -типа совпадает с краем кармана		Охранная область p^+-типа 
8	Расстояние от края кармана до диффузионных областей истока и стока n -канального транзистора	8	
9	Ширина затворного электрода вне областей истока и стока: p -канального транзистора n -канального транзистора	4 8	n-канальный транзистор  Затвор (Si^*) p-канальный транзистор  Затвор (Si^*)
10	Подлегирование канала n -транзисторов и подлегирование истока и стока n - и p -транзисторов проводится по центру транзисторов Ширина подлегирования	10 2	
11	Размер контактного окна	4×4	

№ п.п.	Элементы топологии	Минимальный размер, мкм	Относительное расположение и размеры (в мкм) элементов топологии
12	Расстояние от края контактного окна до края поликристаллического кремния и алюминия: при длине контактного окна до 12 мкм при длине контактного окна свыше 12 мкм	4 6	
13	Расстояние от края контактного окна до края диффузионной области: при длине контактного окна до 12 мкм: с подлегированием без подлегирования при длине контактного окна свыше 12 мкм: с подлегированием без подлегирования	2 4 4 6	
14	Расстояние от края контактного окна к диффузионной области до края тонкого оксида под контактным окном	2	
15	Тонкий оксид под затвор: ширина тонкого оксида длина тонкого оксида у р-транзисторов равна ширине канала, у n-транзисторов продлевается до охранной области	12	

№ п.п.	Элементы топологии	Мини-мальный размер, мкм	Относительное расположение и размеры (в мкм) элементов топологии
16	Ширина линии металлизации алюминием: сигнальные шины при длине свыше 100 мкм сигнальные шины при длине до 100 мкм шины земли и питания; вблизи контактных площадок	10 8 12 20	
17	Расстояние между линиями металлизации алюминием: при длине до 100 мкм при длине свыше 100 мкм	4 6	
18	Ширина проводящей поликремниевой линии	4	
19	Расстояние между проводящими поликремниевыми линиями	4	
20	Размер контактной площадки: вывода схемы тестового элемента перекрытие защитным оксидом контактной площадки	120× ×120 40×40 5	

№ п.п.	Элементы топологии	Минимальный размер, мкм	Относительное расположение и размеры (в мкм) элементов топологии
21	Расстояние от края контактной площадки до: полосы скрайбирования края кристалла диффузионных областей проводящей линии Ширина полосы скрайбирования	25 75 40 20 50	

Отличительной особенностью этой КМДП-ИМС является двухслойная металлизация, выполняемая материалом затвора (первый уровень) и алюминием (второй уровень).

§ 3.4. ОСОБЕННОСТИ ПРОЕКТИРОВАНИЯ ИМС НА ПРИБОРАХ С ЗАРЯДОВОЙ СВЯЗЬЮ

Приборы с зарядовой связью (ПЗС) относятся к классу новых, весьма перспективных приборов ИМС, реализуемых на основе структуры металл — диэлектрик — полупроводник. Принцип действия этих приборов основан на хранении заряда неосновных носителей в потенциальных ямах, возникающих вблизи поверхности полупроводника под действием внешнего электрического поля, и на перемещении этого заряда вдоль поверхности при сдвиге потенциальных ям. Основываясь на таком принципе переноса носителей заряда, можно осуществлять преобразование, хранение и обработку информации, представленной плотностью заряда. Функциональные возможности ПЗС определили области их практического применения, которыми в настоящее время являются:

- а) аналоговые ИМС (устройства фазовой коррекции, линии задержки сигналов, фильтры, преобразователи масштаба времени и т. д.);
- б) оптоэлектронные устройства, используемые для формирования сигналов изображения;
- в) цифровые ИМС (логические схемы динамического типа, сдвиговые регистры и т. д.).

В современных ИМС на приборах с зарядовой связью используют несколько способов создания потенциальных ям вблизи поверхности полупроводника. В частности, разработаны способы

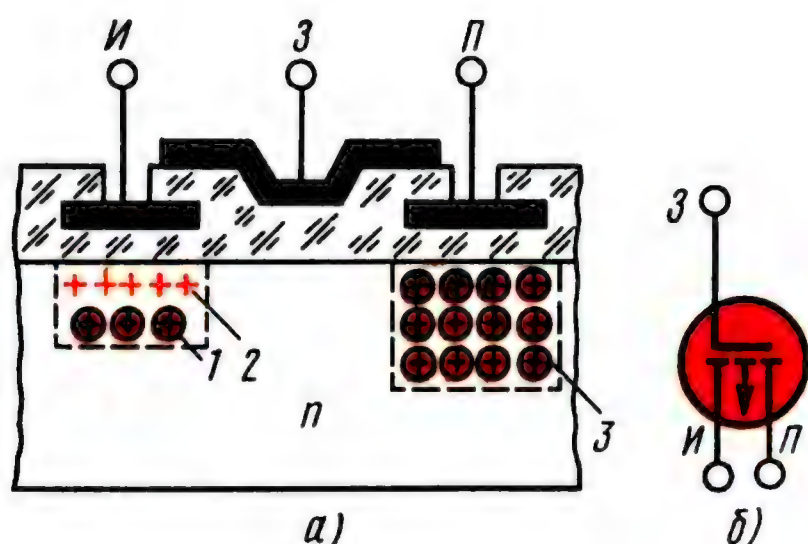


Рис. 3.16. Структура (а) и условное обозначение (б) поверхностно-зарядового транзистора:

1 — заряд ионизированных донорных атомов (обедненная область); 2 — подвижный заряд дырок; 3 — фиксированный заряд ионизированных донорных атомов

кремниевую подложку с электропроводностью n -типа, на которой создаются области, покрытые слоем SiO_2 толщиной $0,1\text{—}0,2$ мкм. Над этими областями располагаются металлические электроды, показанные на рис. 3.16, а. Структура ПЗС очень проста, так как по существу включает в себя только три области и для своего формирования не требует проведения процессов контролируемого введения примесных атомов (диффузии или ионного легирования). Количество технологических операций, необходимых для изготовления ПЗС, втрое меньше, чем для биполярных структур, и вдвое меньше, чем для МДП-структур. Важная особенность ПЗС состоит также в том, что их можно изготавливать не только на основе кремния, но и на основе ряда других полупроводниковых материалов (например, на арсениде галлия), имеющих высокую подвижность носителей заряда или большую ширину запрещенной зоны. Однако следует принимать во внимание, что технология изготовления ПЗС предъявляет гораздо более жесткие требования к совершенству границы раздела между полупроводником и диэлектриком, чем технология изготовления МДП-структур. Например, если для нормальной работы МДП-транзисторов достаточно обеспечить плотность поверхностных состояний $10^{10} \text{—} 10^{11} \text{ см}^{-2}$, то для функционирования ПЗС эта плотность должна быть меньше примерно на два порядка.

Рассмотрим принцип работы ПЗС, структура которого показана на рис. 3.16. Для ПЗС характерны два режима работы: режим хранения и режим передачи информационного заряда. Если, используя соответствующий электрод, приложить к поверхности подложки электрическое поле с вектором напряженности, имеющим такое направление, при котором основные носители заряда отталкиваются, то под электродом будет формироваться обедненная область. Эта область представляет собой потенциальную яму для неосновных носителей заряда, которыми в рассматриваемом случае являются дырки. По мере накопления дырок в

манипуляции электрических потенциалов на металлических электродах МДП-структуры, возбуждения акустической волны в слое пьезоэлектрика, покрывающего полупроводник, и др. Однако наибольшее распространение получили ПЗС на основе МДП-структур. К одному из важнейших типов ПЗС относится так называемый поверхностно-зарядовый транзистор, структура и условное обозначение которого приведены на рис. 3.16, а, б. Как видно из рисунка, структура ПЗС представляет собой

потенциальной яме возникает равновесный поверхностный слой. Это соответствует режиму хранения информационного заряда. Информационный заряд не может храниться в ПЗС в течение длительного времени вследствие процессов термической генерации носителей, которые вызывают накопление паразитного заряда дырок в потенциальной яме.

Накопление паразитного заряда приводит к следующим процессам:

- а) термогенерации носителей заряда в обедненной области;
- б) поверхностной термогенерации;
- в) объемной термогенерации с последующей диффузией неосновных носителей заряда в обедненную область.

Обедненные поверхностные области формируются с помощью двух электродов, один из которых называется истоком (I), а другой — приемником ($П$). Кроме этих двух электродов структура поверхностно-зарядового транзистора имеет третий электрод, называемый передаточным затвором ($З$), который частично перекрывает исток и приемник. После приложения напряжения к истоку в транзисторе создается распределение зарядов, показанное на рис. 3.16, а. Под истоком возникает потенциальная яма, содержащая поверхностный заряд, причем дырки, попавшие в эту область под действием электрического поля, притягиваются к поверхности подложки и локализуются в узком инверсном слое. Под приемником возникает потенциальная яма, заполненная неосновными дырками, образующимися в результате термогенерации. Если используется дополнительный источник неосновных дырок, инжектирующий заряды в потенциальные ямы некоторым контролируемым образом, и если заряд устанавливается до наступления термического равновесия, то потенциальные ямы могут хранить передаваемую информацию.

Предположим, что к одному из электродов (истоку или приемнику) приложено напряжение записи более отрицательное, чем напряжение хранения, приложенное к другому электроду. В этом случае под первым электродом возникает более глубокая потенциальная яма, а в области, разделяющей потенциальные ямы, создается электрическое поле, параллельное поверхности подложки. Это приводит к процессу переноса дырок в более глубокую потенциальную яму, который осуществляется как за счет дрейфа под действием поля, так и за счет диффузии под действием градиента концентрации неосновных дырок. Процесс переноса дырок представляет собой второй характерный режим работы ПЗС, называемый режимом передачи информационного сигнала.

Плотность тока дырок, переносимых из одной потенциальной ямы в другую,

$$J_p(x, t) = p(x, t) \mu_{p \text{ пов}} E_{кр.эф}(x, t) + p(x, t) \mu_{p \text{ пов}} E_{др}(x, t) - q D_{p \text{ пов}} \frac{\partial p(x, t)}{\partial x}, \quad (3.36)$$

где x — координата в направлении переноса дырок; $p(x, t)$ — поверхностная концентрация дырок; t — время; $\mu_{p \text{ пов}}$ — подвиж-

ность дырок вблизи поверхности; $E_{\text{кр.эф}}$ — поле краевого эффекта металлических электродов; $E_{\text{др}}$ — дрейфовое поле, обусловленное распределением дырок под электродами; $D_{\text{р пов}}$ — коэффициент диффузии дырок вблизи поверхности.

Первое слагаемое правой части соотношения (3.36) описывает механизм переноса дырок под действием поля краевого эффекта, второе определяет составляющую плотности дырочного тока, возникающую под действием так называемого самоиндуцированного дрейфа, а третье — диффузионную составляющую плотности тока.

Преобладающая часть начального заряда Q_0 неосновных дырок переносится очень быстро под действием самоиндуцированного дрейфа. Остальная часть (обычно 1—2% от Q_0) переносится гораздо медленнее, причем этот процесс обусловлен диффузией неосновных носителей заряда. При соответствующем выборе структуры ПЗС и ее электрофизических параметров время переноса заряда может быть существенно сокращено за счет поля краевого эффекта, возникающего в результате взаимодействия электрических полей двух соседних МДП-структур.

Из анализа диффузионного механизма переноса заряда можно найти временную зависимость оставшихся в потенциальной яме неосновных дырок:

$$Q(t) = \frac{8}{\pi^2} Q_0 \exp \left(- \frac{\pi^2 D_{\text{р пов}} t}{4L^2} \right), \quad (3.37)$$

где L — длина потенциальной ямы.

Значение заряда, переносимого под действием самоиндуцированного дрейфа, изменяется во времени как

$$Q(t) = \frac{Q_0 t_0}{t + t_0}, \quad (3.38)$$

где $t_0 = L^2 C_0 / 1,57 \mu_{\text{р пов}} q Q_0$; C_0 — удельная емкость МДП-структуры, определяемая толщиной диэлектрического слоя.

Максимальное значение напряженности электрического поля, возникающего под электродами вследствие неравномерного распределения неосновных дырок, определяется полуэмпирическим соотношением

$$E_{\text{р max}} \approx 7,2 \cdot 10^3 (p_0 / 10^{11}), \quad (3.39)$$

где p_0 — стационарная поверхностная концентрация дырок.

Под влиянием поля краевого эффекта время переноса заряда может очень сильно уменьшиться, причем в наибольшей степени этот эффект проявляется в области низких температур. При низких уровнях легирования исходной полупроводниковой подложки и малых длинах потенциальных ям относительный вклад процесса переноса носителей может оказаться преобладающим.

Процесс переноса неосновных дырок используется для передачи зарядов вдоль поверхности подложки от одного электрода к другому, что позволяет, в частности, реализовать на описанном принципе специфические сдвиговые регистры, не требующие про-

водниковых соединений между образующими их элементами и соединений с поверхностью полупроводниковой подложки. На рис. 3.17 показан фрагмент одного из вариантов структуры ПЗС. Сдвиговые регистры на ПЗС можно строить подобно регистрам на обычных триггерах или на феррит-диодных и феррит-транзисторных элементах в виде одноктактных, двухтактных и трехтактных схем.

В качестве примера практического использования ПЗС рассмотрим трехтактный сдвиговый регистр, схема работы которого показана на рис. 3.18. Каждый электрод ПЗС соединен с одной из трех шин, на которые подаются тактовые импульсы от внешнего источника. Пусть некоторое начальное состояние схемы характеризуется распределением зарядов, показанным на рис. 3.18, а, когда под электродами 1 и 7 локализованы положительные заряды, а под электродом 4 заряд отсутствует. Напряжение хранения — U_2 приложено к шине Ш₁ и, следовательно, к электродам 1, 4, 7. Шины Ш₁, Ш₃ и все остальные электроды находятся под напряжением — U_1 , причем должно выполняться условие $|U_2| > |U_1|$. Потенциал подложки при этом принимают за нулевой. Напряжение U_1 выбирают так, чтобы выполнялось условие $|U_1| > |U_{пор}|$, где $U_{пор}$ — пороговое напряжение, при котором в стационарном режиме в МДП-структуре образуется инверсный слой.

Для передачи информации в сле-

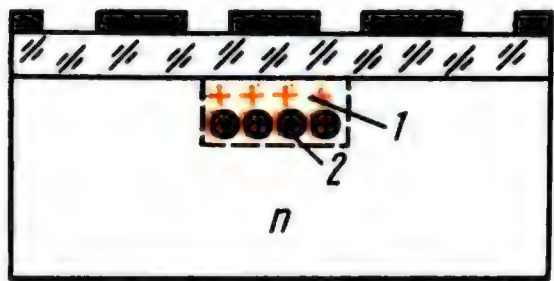


Рис. 3.17. Фрагмент одного из вариантов структуры ПЗС:

1 — инверсный слой, содержащий локализованные подвижные дырки; 2 — обедненная область

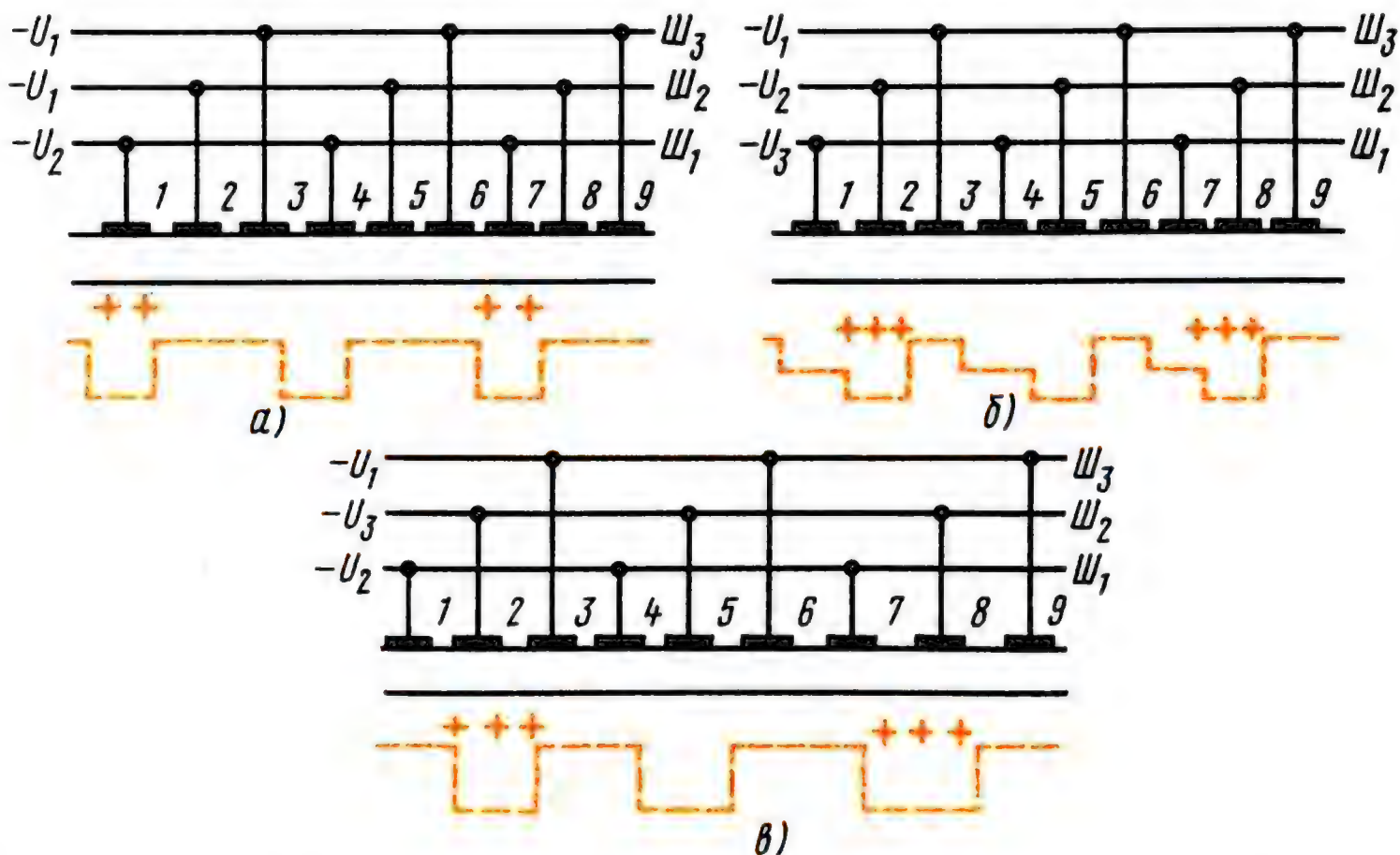


Рис. 3.18. Схема работы трехтактного сдвигового регистра на ПЗС: а — хранение информации в приборах 1, 4 и 7; б — передача информации; в — хранение информации в приборах 2, 5 и 8

дующий момент времени, т. е. в следующем такте, на шину Ш_2 подается напряжение записи $-U_3$, которое по абсолютному значению должно превышать напряжение хранения. Напряжение записи оказывается приложенным к электродам 2, 5, 8, вследствие чего заряды переходят из-под электрода 1 под электрод 2 и из-под электрода 7 под электрод 8. На рис. 3.18, б показан незавершенный процесс этого перехода, когда под электродами 2, 8 уже появились положительные заряды, но некоторая часть их сохраняется под электродами 1, 4. В следующем такте напряжение хранения $-U_2$ приложено к шине Ш_2 , а шины Ш_1 и Ш_3 находятся под напряжением $-U_1$. Распределение зарядов для этого момента показано на рис. 3.18, в, т. е. информация оказывается сдвинутой на один шаг вправо. Таким же образом осуществляется и дальнейшее продвижение информации в ПЗС без посредства p - n -переходов, что позволяет существенно уменьшить размеры запоминающих элементов.

Разработанные к настоящему времени запоминающие элементы на ПЗС выполняют на площади 35×70 мкм, тогда как в устройствах на МДП-транзисторах размеры запоминающих элементов не удастся сделать менее 150×300 мкм. Благодаря этому в запоминающих устройствах на ПЗС достигается уровень интеграции примерно на порядок более высокий, чем в соответствующих устройствах на обычных МДП-ИМС.

В запоминающих устройствах достигнуто быстродействие, характеризующееся тактовой частотой 10 МГц, причем средняя потребляемая мощность составляет 5—10 мкВт/бит. По мере дальнейшего совершенствования технологии, в частности процессов фотолитографии, быстродействие запоминающих устройств на ПЗС можно будет повысить примерно на порядок. Плотность записи информации в запоминающих устройствах на ПЗС может достигать $1,5 \cdot 10^5$ бит/см², что примерно втрое превышает плотность, достигаемую в полупроводниковых запоминающих устройствах любыми другими методами.

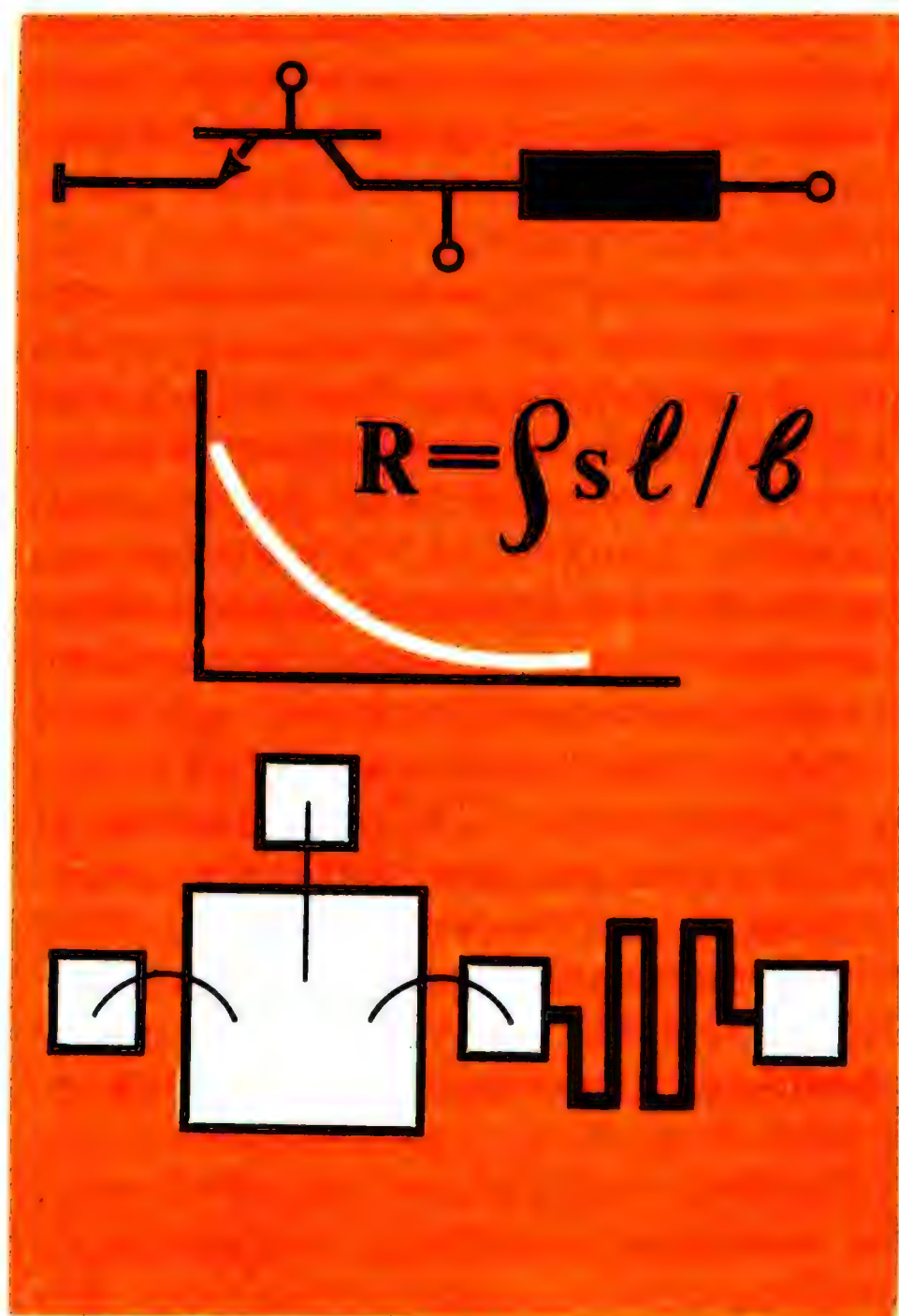
Запись и считывание информации в запоминающих устройствах на ПЗС можно осуществлять несколькими способами. Один из них заключается в накоплении заряда в потенциальной яме входного прибора за счет процессов термогенерации. Однако при этом быстродействие оказывается достаточно низким, так как время накопления заряда составляет десятки микросекунд. Другой способ, при котором скорость записи достигает единиц наносекунд, основан на инжекции дырок из p -области. При третьем способе происходит накопление заряда неосновных носителей под воздействием светового импульса. Считывание может осуществляться путем инжекции заряда в подложку и регистрации тока подложки, а также путем использования плавающего затвора, потенциал которого изменяется в зависимости от значения заряда.

Запоминающим устройствам на ПЗС присущи некоторые недостатки. Так, для обеспечения высокого быстродействия при пе-

ремещении зарядов приходится обрывать этот процесс до окончательного перетекания зарядов после завершения быстрого этапа. Это приводит к потере некоторой части зарядов при каждой передаче, причем сокращение длительности тактовых импульсов увеличивает эти потери. Поэтому через определенное число ступеней регистра необходимо помещать специальные схемы обновления (регенерации) зарядов, причем тем чаще, чем более высокое быстродействие требуется получить.

Благодаря универсальности и широким функциональным возможностям ПЗС находят применение для построения цифровых, оптоэлектронных и аналоговых устройств. Характеристики таких устройств часто превосходят характеристики имеющихся аналогов. В частности, использование ПЗС в устройствах формирования сигналов позволило исключить высоковольтные вакуумные системы, а применение их для выполнения функций памяти обеспечило промышленное получение полупроводниковых запоминающих устройств сверхбольшой информативной емкости, которая уже сейчас превышает 16 К бит на одну подложку. Несмотря на технологические трудности изготовления ПЗС, связанные с проколом оксида и закорачиванием затворов соседних элементов, на этих приборах уже разработаны и действуют телевизионные передающие камеры с полным телевизионным разрешением, запоминающие устройства емкостью до 2 М бит , устройства обработки аналоговых сигналов, фотоэлектрические преобразователи и др.

4 Глава



Проектирование гибридных интегральных микросхем

§ 4.1. КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСОБЕННОСТИ

В основу разработки гибридных ИМС, как и других конструктивно-технологических групп ИМС, положены функционально-узловой метод конструирования и групповые методы изготовления. Это означает, что гибридную ИМС выполняют в виде функционально законченного узла, предназначенного для решения определенной задачи дискретного или непрерывного преобразования электрических сигналов. При этом конструкция гибридных ИМС должна обеспечивать не только возможность их применения в различных устройствах, но и контроль над параметрами отдельных элементов и ИМС в целом на различных этапах изготовления.

Основные особенности, которые необходимо учитывать при разработке гибридных ИМС, обусловлены их конструктивно-технологическим исполнением.

● В конструктивном отношении гибридная ИМС представляет собой заключенную в корпус плату (диэлектрическую или металлическую с изоляционным покрытием), на поверхности которой сформированы пленочные элементы и смонтированы компоненты.

Тип конструкции гибридной ИМС определяется материалом и размером платы, способом формирования пленочных элементов, типами компонентов и способом их монтажа на плату, типом корпуса и способом монтажа платы в корпус.

В зависимости от способа формирования пленочных элементов гибридные ИМС подразделяются на *тонкопленочные* и *толстопленочные*. Технология (тонкопленочная или толстопленочная) предопределяет не только возможность реализации пленочных элементов с требуемыми номинальными значениями их параметров, но и воспроизводимость этих параметров.

Различные типовые технологические процессы тонкопленочной технологии (масочный, фотолитографический, комбинированный и др.) обеспечивают формирование пленочных элементов в широком диапазоне значений их параметров с достаточно высокой точностью и воспроизводимостью. Толстопленочная технология также позволяет формировать элементы с различным значением параметров. Однако точность и воспроизводимость значений параметров низкие; необходимой операцией данной технологии является подгонка элементов до требуемого значения параметров. Вид технологии определяет материал и размер платы. В свою очередь размер платы зависит от типоразмера необходимого корпуса, выбор типа которого обусловлен условиями эксплуатации. Степень интеграции гибридных ИМС, изготавливаемых по тонкопленочной технологии, выше по сравнению с толстопленочными. В то же время стоимость гибридных ИМС, изготовленных по толстопленочной технологии, низкая. Толстопленочную технологию целесообразно применять при разработке ИМС, работа которых сопровождается большим выделением теплоты.

В качестве *компонентов* в гибридных ИМС используют как кристаллы активных полупроводниковых приборов (транзисторы, диоды и их сборки) и ИМС, так и дискретные пассивные элементы. В зависимости от способа монтажа гибридные ИМС подразделяются на микросхемы с гибкими и жесткими выводами компонентов. В случае применения компонентов с гибкими выводами вначале производят крепление компонентов на плату, а затем присоединение (сваркой или пайкой) проволочных выводов. Компоненты с жесткими выводами в большинстве случаев не требуют предварительного крепления, так как необходимая жесткость и механическая прочность присоединения к плате обеспечиваются с помощью присоединенных выводов. При этом используют *монтаж компонентов* с помощью шариковых, столбиковых, балочных или ленточных выводов. Шариковые и столбиковые выводы обеспечивают большую степень интеграции, однако монтаж компонентов с помощью балочных и ленточных выводов более технологичен.

Монтаж платы в корпус включает в себя закрепление платы на основании корпуса и последующее присоединение периферийных контактных площадок платы с выводами корпуса. Такое присоединение (в зависимости от типа корпуса) осуществляют либо

проволочными перемычками, либо непосредственным присоединением выводов корпуса к контактными площадкам.

Технология изготовления платы и способ монтажа компонентов проявляются в виде технологических и конструктивных ограничений и требований, которые необходимо учитывать при разработке гибридной ИМС. Поэтому выбор типа конструкции гибридной ИМС и технологии ее изготовления обусловлен как техническими параметрами схемы и условиями ее эксплуатации, так и экономическими факторами.

§ 4.2. ОСОБЕННОСТИ И ЭТАПЫ ПРОЕКТИРОВАНИЯ

Разработка гибридных ИМС представляет собой комплекс мероприятий, направленных на создание комплекта конструкторской документации (КД), предназначенного для изготовления, контроля и хранения микросхемы. Содержание этого комплекса в малой степени зависит от функционального назначения и конструктивно-технологического исполнения гибридной ИМС. В то же время в зависимости от того, разрабатывают ли микросхемы общего или частного применения, при их проектировании учитывается ряд особенностей.

При проектировании гибридных *ИМС общего применения* разрабатывают, как правило, не отдельный тип микросхемы, а полный состав серии ИМС. Определяющими при этом являются логическая (функциональная) структура радиоэлектронного устройства и технологический процесс изготовления. Структура радиоэлектронного устройства определяет функциональный состав серии, т. е. число типов разрабатываемых ИМС.

При проектировании гибридных *ИМС частного применения* в каждом конкретном случае разрабатывают отдельные типы микросхем в соответствии с заданной электрической схемой и возможностями технологии. Данные технологического процесса (его возможности и ограничения) наряду с техническими требованиями являются исходными при проектировании ИМС.

Процесс *разработки* гибридных ИМС включает основные этапы:

- 1) определение функционального состава серии и требований к электрическим параметрам по каждому типу ИМС;
- 2) синтез схем;
- 3) анализ схем;
- 4) составление технического задания на проектирование ИМС;
- 5) выбор и обоснование типового технологического процесса изготовления и сборки;
- 6) проектирование ИМС;
- 7) изготовление опытной партии ИМС;
- 8) испытания ИМС, оценку проектирования, изготовления и соответствия техническим требованиям;
- 9) корректировку комплекта КД.

Функциональный состав серии гибридных ИМС определяют с учетом имеющихся готовых серий ИМС, технологических возможностей их изготовления и возможностей унификации разрабатываемой серии для увеличения круга потребителей.

Задачей *синтеза* является разработка электрической схемы для каждого типа ИМС. После этого производят тщательный *анализ* электрических схем с целью выявления соответствия внешних характеристик и параметров техническим требованиям, уточнения самой схемы и значений параметров ее элементов.

Техническое задание на проектирование содержит сведения о характеристиках разрабатываемой ИМС и является исходной информацией для проектирования. Типовое техническое задание содержит следующие сведения:

- принципиальную электрическую схему с перечнем элементов; признаки воздействующего сигнала (частота, амплитуда, длительность и др.);

- электрические характеристики разрабатываемой ИМС;

- напряжения питания;

- условия эксплуатации.

Иногда в техническом задании имеются указания о типе и размере корпуса для разрабатываемой ИМС (при отсутствии таких указаний корпус подлежит разработке). Техническое задание для гибридных ИМС общего применения составляют с учетом технических требований, оговоренных в ОТУ (ГОСТ 18725—83).

Данные технического задания позволяют сформулировать требования к *технологическому процессу* и обоснованно выбрать из всех существующих типовых технологических процессов изготовления гибридных ИМС наиболее приемлемый. В случае, когда существующие технологические процессы не позволяют реализовать разрабатываемую гибридную ИМС в соответствии с техническими требованиями, выбирают метод формирования структуры пассивной части гибридной ИМС, а затем разрабатывают новый технологический процесс.

Проектирование гибридных ИМС включает в себя выбор типов компонентов, расчет и конструирование пленочных элементов, а также разработку топологической структуры и конструкции всей микросхемы, что требует решения основных взаимосвязанных вопросов. Этими вопросами являются: общие требования к системе или устройству, в которых будет использована ИМС; технические требования к характеристикам схемы; свойства пленочных элементов; специфические свойства пленок и методы изготовления пассивной части и сборки гибридных ИМС.

Общие требования к системе (устройству) и технические требования к ИМС определяют выбор размеров и формы подложки, расположение выводов, тип корпуса и способ герметизации. При решении вопроса о количестве схем на одной подложке важно определить удобный для производства размер подложки, возможность сборки гибридных ИМС, свести к минимуму

число межэлементных соединений, определить оптимальный выход годных ИМС при производстве. При этом должна быть решена проблема теплоотвода, обеспечения высококачественных характеристик и высокой надежности. Поэтому важным моментом при проектировании гибридных ИМС является определение функциональной сложности схемы с учетом различных факторов.

Непосредственная связь между характеристиками схемы и параметрами элементов обуславливает необходимость рассмотрения свойств, преимуществ и ограничений тех или иных пленок уже на первоначальной стадии проектирования.

Свойства пленочных элементов определяются материалом, конфигурацией и способом нанесения пленок, а следовательно, их физическими, химическими, механическими и электрическими свойствами. Обычные требования к электрическим параметрам, значениям параметров и точности пленочных элементов должны быть связаны с такими конструктивными факторами, как типы используемых пленок, их относительное расположение, толщина, форма и применяемая технология. Поэтому процесс проектирования гибридных ИМС носит комплексный характер, где решающую роль играют свойства пленок, возможности технологии, характеристики элементов и их влияние на выходные параметры ИМС.

Проектирование гибридных ИМС осуществляют в такой последовательности:

- 1) производят анализ технического задания с учетом особенностей и возможностей пленочной технологии: получения пленочных элементов необходимых номинальных значений с заданной точностью, пробивным напряжением, мощностью рассеяния и др.; при этом учитывают параметры и конструкции активных и других компонентов, надежность и экономические факторы; в случае необходимости производят уточненный электрический расчет;

- 2) выбирают дискретную элементную базу — типы компонентов;

- 3) выбирают тип конструкции гибридной ИМС и тип корпуса исходя из условий эксплуатации;

- 4) уточняют технологию нанесения пленочных пассивных элементов и выбирают метод сборки ИМС с учетом вида производства;

- 5) определяют площадь подложки, ее форму, размеры и материал;

- 6) производят расчет пленочных элементов с учетом схемотехнических требований и технологических возможностей, определяют форму и геометрию элементов и разрабатывают топологию схемы (эскизный вариант);

- 7) производят оценку емкостных и индуктивных связей;

- 8) производят тепловой расчет;

- 9) производят расчет проектной надежности;

10) разрабатывают оригинал топологии ИМС (уточняют эскизный вариант);

11) разрабатывают морфологию гибридной ИМС — проектируют топологию каждого слоя схемы;

12) разрабатывают конструкцию гибридной ИМС;

13) оформляют и осуществляют выпуск технической документации.

По электрической схеме определяют перечень пленочных элементов и компонентов. В перечне приводятся сведения о номинальных значениях параметров, допусках на них и значениях других электрических параметров элементов.

Основной задачей проектирования является разработка топологии и морфологии гибридной ИМС, на базе чего оформляют чертежи для изготовления фотошаблонов (масок) и осуществляют сборку. Разработка топологии является одним из важных этапов проектирования гибридной ИМС, на котором решают задачу компоновки пленочных элементов и компонентов с учетом общей компоновки микросхемы, ее электрических особенностей и технологических возможностей изготовления.

При разработке *топологии* проектируют схему взаимного расположения пленочных элементов разрабатываемой ИМС, рассчитывают их геометрические размеры, выбирают форму, komponуют пленочные и навесные элементы и вычерчивают их размещение на подложке в увеличенном масштабе.

Разработка *морфологии* включает в себя определение степени интеграции, количества пленочных слоев, их конфигурации, геометрии и последовательности формирования. Как правило, каждый слой представляет собой топологическую структуру, создаваемую нанесением пленки одного материала (резистивного, диэлектрического, проводящего, защитного).

§ 4.3. ОПРЕДЕЛЕНИЕ ФУНКЦИОНАЛЬНОЙ СЛОЖНОСТИ

Одной из главных задач, решаемых на начальной стадии проектирования гибридных ИМС, является выбор рациональной сложности отдельных ИМС. Как отмечалось, при определении сложности ИМС основным является функционально-узловой принцип конструирования, позволяющий проектировать и изготавливать унифицированные микросхемы.

Однако интегрально-групповая технология изготовления пассивной части гибридных ИМС выдвигает в число основных и другие факторы, определяющие рациональную сложность ИМС. Так, использование для изготовления гибридных ИМС подложек и корпусов различных размеров и совершенствование технологии в целях получения пленочных элементов с минимальными размерами позволяют реализовать на одной плате несколько однотипных схем (две, четыре и более) или одну схему повышенной функциональной сложности. Это, с одной стороны, приводит к созданию ИМС повышенной степени интеграции при одновре-

менном повышении надежности устройств за счет сокращения числа соединений. С другой стороны, при увеличении числа элементов на плате, особенно пленочных, повышается вероятность брака платы вследствие некачественного изготовления того или иного элемента. Это приводит к большому проценту отбраковки плат с неудовлетворительными характеристиками, что в свою очередь сводит к нулю выигрыш в производительности сложных плат с пассивными элементами.

Поэтому определение *функциональной сложности* сводится к определению оптимального числа элементов, реализуемых в составе одной ИМС, не только с учетом функционально-узлового метода проектирования, но также с учетом процента выхода годных схем и экономических затрат на их производство.

Оптимальное число элементов на одной плате можно получить расчетным путем на основе вероятностно-статистических методов. При этом гибридная ИМС может содержать как однотипные, так и разнотипные пленочные элементы. Так, если на плате размещено N однотипных элементов, характеризующихся одинаковой вероятностью изготовления одного элемента p , которая не зависит от числа элементов на плате, а определяется только случайными дефектами и случайными отклонениями параметров, то согласно теории вероятностей вероятность изготовления одной платы с N элементами

$$p_N = p^N p_0, \quad (4.1)$$

где p_0 — вероятность выхода годных плат, обусловленная общими для всех подложек факторами (p_0 не зависит от числа элементов).

При этом если схема содержит m элементов, то с учетом брака общее число плат

$$n = \frac{m}{N p^N p_0}. \quad (4.2)$$

Поскольку число элементов m в схеме задано, минимальное количество плат с учетом брака будет при наибольшем значении произведения $N p^N p_0$.

Для определения оптимального числа элементов $N_{\text{опт}}$ произведение $N p^N p_0$ представим в виде функции

$$y = x p^x p_0 \quad (4.3)$$

и найдем ее максимальное значение. Приравняв первую производную функции (4.3) к нулю и произведя соответствующие преобразования, получим

$$y' = (x p^x \ln p + p^x) p_0 = 0, \quad (4.4)$$

или

$$x = - \frac{1}{\ln p}. \quad (4.4a)$$

Следовательно, если из статистических данных известна вероятность изготовления годного элемента p , то оптимальное число элементов на плате гибридной ИМС

$$N_{\text{опт}} = - \frac{1}{\ln p} \quad (4.5)$$

Так как $p \leq 1$, то $N_{\text{опт}}$ имеет всегда положительные значения. Из выражения (4.5) следует, что чем больше вероятность изготовления годного элемента, тем большее число однотипных элементов можно расположить на одной плате. Отметим, что расчет величины $N_{\text{опт}}$ по выражению (4.5) применим при разработке гибридных ИМС, содержащих только однотипные элементы с равновероятностными значениями их выхода годных, а следовательно, имеет ограниченное применение.

Однако разрабатываемые ИМС содержат не только однотипные элементы, которые по воспроизводимости свойств сильно различаются в зависимости от размеров и конфигурации, но также разнотипные элементы (резисторы, конденсаторы, навесные компоненты), характеризующиеся различной вероятностью брака. Так, например, пленочные резисторы квадратной формы имеют меньшую вероятность брака по сравнению с резисторами длинной и узкой форм или сложной конфигурации. В данном случае также применим вероятностно-статистический метод расчета $N_{\text{опт}}$. Для этого все однотипные элементы с примерно одинаковой вероятностью брака разбивают на группы и принимают условие, что вероятность брака одного элемента в группе не зависит от числа элементов в группе, а определяется только технологией и конструкцией элемента. Тогда по аналогии с (4.2) общее число плат

$$n = \frac{m}{N_{\Sigma} p_1^{N_1} p_2^{N_2} \dots p_k^{N_k} p_0}, \quad (4.6)$$

где $N_1, N_2, \dots, N_k$ — число элементов в каждой из k групп; $p_1, p_2, \dots, p_k$ — средние вероятности изготовления годного элемента в каждой из этих групп; $N_{\Sigma} = N_1 + N_2 + \dots + N_k$ — общее число элементов в ИМС.

В этом случае оптимальное число элементов на плате

$$N_{\text{опт}} = - \frac{1}{\ln p_{\Sigma}} = - \frac{1}{\ln (p_1^{N_1} p_2^{N_2} \dots p_k^{N_k})} \quad (4.7)$$

Благодаря наличию в (4.7) многих независимых переменных, что соответствует разному числу элементов в группах с различной вероятностью брака, величина $N_{\text{опт}}$ может иметь множество значений.

На практике для определения оптимального числа элементов применяют машинное моделирование выражения (4.7), изменяя как общее число элементов N_{Σ} , так и их соотношение в группах.

Из всей совокупности полученных при моделировании значений $N_{\text{опт}}$ выбирают наиболее приемлемое с учетом функционально-узлового принципа.

В результате определения функциональной сложности оформляется электрическая схема на узел (один или несколько), которая подлежит реализации в гибридном исполнении.

§ 4.4. ОПТИМИЗАЦИЯ ИМС ПО КРИТЕРИЮ ФУНКЦИОНАЛЬНОЙ ТОЧНОСТИ

Проектирование гибридных ИМС должно быть направлено на получение оптимальной топологической структуры и конструкции ИМС в целом.

● Оптимальность топологической структуры гибридной ИМС заданной функциональной сложности достигается определением оптимальной конфигурации пленочных элементов и оптимальным размещением элементов и компонентов на плате заданного размера.

В свою очередь оптимальная конфигурация каждого из пленочных элементов и всей пассивной части ИМС определяется совокупностью факторов, основными из которых являются требуемые выходные параметры ИМС, номинальные значения элементов и допуски на них, требуемая плотность размещения, свойства материалов пленочных элементов, электрические режимы и др.

При проектировании гибридных ИМС используют различные методы статистического расчета и оптимизации, изложенные в гл. 1.

Одним из эффективных считается метод, основанный на выборе наиболее важного выходного параметра ИМС и оптимизации его при заданных пределах изменения остальных параметров. При этом задача сводится к установлению зависимости между выбранным выходным параметром и параметрами элементов гибридной ИМС с последующей оптимизацией значений параметров по критерию минимальной погрешности и максимальной стабильности выходного параметра, т. е. по критерию функциональной точности.

В общем случае выходной параметр y гибридной ИМС является функцией параметров составных элементов:

$$y = y(x_1, x_2, \dots, x_i, \dots, x_N), \quad (4.8)$$

где x_i — параметр i -го элемента; N — число элементов в ИМС.

Спецификой производства гибридных ИМС является изготовление пассивной части в течение одного технологического цикла, что исключает межоперационную отбраковку пленочных элементов. Существенным при этом является повышение требований к точности параметров ИМС, так как в реальных условиях параметры элементов отличаются от номинальных значений вследствие неизбежного технологического разброса. Это в свою

очередь приводит к отклонению выходного параметра от расчетного значения.

Абсолютную погрешность выходного параметра Δy гибридной ИМС определяют дифференцированием выражения (4.8). После перехода к конечным приращениям получается выражение

$$\Delta y = \sum_{i=1}^N \frac{\partial y}{\partial x_i} \Delta x_i, \quad (4.9)$$

где Δx_i — абсолютная погрешность i -го элемента (размерная величина).

На практике при проектировании гибридных ИМС удобнее оперировать относительными погрешностями, что позволяет суммировать погрешности различных физических величин: сопротивлений, емкостей и др. Относительный разброс выходного параметра

$$\frac{\Delta y}{y} = \sum_{i=1}^N \left(\frac{\partial y}{\partial x_i} \frac{x_i}{y} \right) \frac{\Delta x_i}{x_i}, \quad (4.10)$$

или

$$\frac{\Delta y}{y} = \sum_{i=1}^N A_i \frac{\Delta x_i}{x_i}, \quad (4.11)$$

где $A_i = \frac{\partial y}{\partial x_i} \frac{x_i}{y}$ — коэффициент влияния i -го элемента на выходной параметр ИМС.

Учитывая, что распределения параметров элементов ИМС характеризуются большими дисперсиями, которые приводят к значительным дисперсиям выходных параметров, для расчета погрешности выходного параметра гибридной ИМС можно использовать уравнение

$$\bar{\sigma}_y^2 = \sum_{i=1}^N A_i^2 \bar{\sigma}_{x_i}^2 + 2 \sum_{i < j}^N r_{ij} A_i A_j \bar{\sigma}_{x_i} \bar{\sigma}_{x_j}.$$

(4.12)

В (4.12) $\bar{\sigma}_y = \sigma_y/y$, $\bar{\sigma}_{x_i} = \sigma_{x_i}/x_i$, $\bar{\sigma}_{x_j} = \sigma_{x_j}/x_j$ — относительные среднеквадратические отклонения выходного параметра, параметров i -го и j -го элементов; r_{ij} — коэффициент корреляции отклонений параметров i -го и j -го элементов; A_i , A_j — коэффициенты влияния i -го и j -го элементов.

Одной из главных задач при проектировании гибридных ИМС является минимизация выражений (4.10), (4.12), так как чем меньше величина $\Delta y/y$ или $\bar{\sigma}_y$, тем выше вероятность выхода годных ИМС. Однако решение этой задачи связано с некоторыми трудностями, обусловленными прежде всего определением коэффициентов влияния и корреляции.

Если коэффициенты влияния можно установить аналитически или экспериментально (например, моделированием электрических схем), то определение коэффициентов корреляции требует боль-

ших статистических исследований для каждой конкретной топологии элементов. Поэтому применение выражения (4.12) ограничено, в частности, оно применимо только при проектировании ИМС первой степени интеграции.

Следует отметить, что выражение (4.12) можно усовершенствовать, используя особенности интегрально-групповой технологии изготовления пассивной части гибридных ИМС. Пассивные элементы гибридных ИМС характеризуются следующими особенностями:

1) наличием тесной корреляционной связи между параметрами элементов; связь между разбросом рядом расположенных пленочных элементов близка к функциональной, т. е. $r \approx 1$;

2) нормальным законом распределения погрешностей параметров пленочных элементов при стабильном технологическом процессе и отсутствии отбраковки между отдельными операциями (разброс параметров элементов зависит только от площади подложки);

3) независимостью погрешностей параметров пленочных элементов, изготовленных на разных технологических операциях.

Прежде всего это означает, что дисперсию выходного параметра ИМС можно представить как сумму дисперсий выходного параметра от комплексов элементов, изготавливаемых на взаимно независимых операциях (комплексы резисторов, конденсаторов). Следовательно,

$$\bar{\sigma}_y^2 = \sum_{i=1}^m \bar{\sigma}_{y_i}^2, \quad (4.13)$$

где m — число комплексов пленочных элементов, получаемых на взаимно независимых операциях; $\bar{\sigma}_{y_i}$ — относительное среднеквадратическое отклонение выходного параметра от i -го комплекса пленочных элементов.

В данном случае каждое значение $\bar{\sigma}_{y_i}$ определяется выражением, аналогичным (4.12), и может быть минимизировано независимо от других комплексов элементов.

Кроме того, при анализе отклонения выходного параметра ИМС можно осуществить переход от погрешностей комплексов пленочных элементов к погрешностям геометрических и физических параметров элементов, являющихся следствием взаимно независимых технологических операций (ширина и длина резисторов, удельное поверхностное сопротивление резистивной пленки и т. д.). При этом выражение (4.12) значительно упрощается, так как абсолютные отклонения геометрических и физических параметров элементов будут одинаковыми в пределах каждого комплекса. Следовательно, за $\bar{\sigma}_{y_i}$ можно принять среднеквадратическое отклонение выходного параметра ИМС от погрешности каждого из взаимно независимых комплексов геометрических и физических параметров пленочных элементов. Необходимо отметить, что в производственных условиях изготовления ИМС фак-

торы, определяющие разброс параметров элементов в пределах одной подложки, не зависят от факторов, вызывающих дисперсию средних значений параметров в партии. Поэтому дисперсию $\bar{\sigma}_{ij}$ геометрического или физического параметра j -го элемента в i -м комплексе можно представить суммой дисперсии этого параметра в пределах одной подложки $\bar{\sigma}_{ijn}$ относительно его среднего значения на каждой отдельной подложке и дисперсии средних значений этого параметра на подложках всей партии $\bar{\sigma}_{ijcp}$:

$$\bar{\sigma}_{ij}^2 = \bar{\sigma}_{ijn}^2 + \bar{\sigma}_{ijcp}^2. \quad (4.14)$$

Дисперсия выходного параметра ИМС от j -го элемента i -го комплекса

$$\bar{\sigma}_{yij}^2 = A_{ij}^2 \bar{\sigma}_{ijn}^2 + A_{ij}^2 \bar{\sigma}_{ijcp}^2. \quad (4.15)$$

Полагая, что дисперсия геометрических или физических параметров элементов не зависит от расположения элементов на подложке, коэффициенты корреляции r_{ij} между параметрами всех элементов в пределах одной подложки можно принять равными нулю. Однако вследствие того, что среднее значение этих параметров для всех элементов отдельной подложки одно и то же, коэффициент корреляции $r_{ijcp} = 1$.

Таким образом, дисперсия выходного параметра ИМС от всех n_i элементов i -го комплекса, т. е. для i -го технологического фактора, может быть представлена выражением

$$\bar{\sigma}_{yi}^2 = \sum_{j=1}^{n_i} (A_{ij} \bar{\sigma}_{ijn})^2 + \sum_{j=1}^{n_i} (A_{ij} \bar{\sigma}_{ijcp})^2. \quad (4.16)$$

В выражении (4.16), которое получено в результате преобразований уравнения со сложными корреляционными связями (4.12) применительно к интегральной технологии, корреляционные связи представлены композицией независимых и функционально связанных законов рассеяния.

Анализ выражения (4.16) показывает, что при наличии корреляции, которая у гибридных ИМС, как правило, положительная, большое значение приобретает направленность коэффициентов влияния A_{ij} на выходной параметр ИМС. Так, если все элементы i -го комплекса имеют одинаковую направленность, то с увеличением числа элементов в комплексе дисперсия выходного параметра увеличивается. Наличие хотя бы одного элемента ИМС с обратной направленностью коэффициента влияния приводит к уменьшению второго члена в выражении (4.16), а значит, дисперсии выходного параметра с увеличением числа элементов.

В результате оказывается возможным использовать коррекцию в процессе проектирования ИМС с целью минимизации дисперсии выходного параметра и даже вводить элементы синтеза оптимальной топологии пленочных элементов. Поэтому, используя выражение (4.16) в качестве исходного, можно осуществлять

оптимизацию выходного параметра на двух этапах проектирования: схемном и топологическом.

На этапе схемного проектирования относительные значения среднеквадратических отклонений $\bar{\sigma}_{ijn}$ и $\bar{\sigma}_{ijcp}$ считают одинаковыми для всех n_i элементов i -го комплекса. Это имеет место, например, если в качестве определяющего параметра рассматривать удельное поверхностное сопротивление комплекса резисторов или удельную емкость комплекса конденсаторов.

Тогда с учетом того, что в схеме имеется хотя бы один k -й элемент с обратной направленностью коэффициента влияния среди n_i элементов, выражение (4.16) приобретает вид

$$\bar{\sigma}_{y_i}^2 = \bar{\sigma}_{in}^2 \sum_{j=1}^{n_i} A_{ij}^2 + \bar{\sigma}_{icp}^2 \left(\sum_{j=1}^{n_i-1} A_{ij} - A_{ik} \right)^2. \quad (4.17)$$

Используем в качестве переменной отношение коэффициентов влияния

$$\eta = A_{ik} / \sum_{j=1}^{n_i-1} A_{ij} \quad (4.18)$$

Исследование на экстремум выражения (4.17) в зависимости от η дает условие, при котором значение σ_{ji} будет минимальным. При этом оптимальное значение коэффициента η

$$\eta_{\text{опт}} = \frac{1}{1 + (\bar{\sigma}_{in}/\bar{\sigma}_{icp})^2}, \quad (4.19)$$

а минимальный разброс выходного параметра

$$\bar{\sigma}_{y_i \min}^2 = \bar{\sigma}_{in}^2 \left[\sum_{j=1}^{n_i-1} A_{ij}^2 + \left(\sum_{j=1}^{n_i-1} A_{ij} \right)^2 \frac{1}{1 + (\bar{\sigma}_{in}/\bar{\sigma}_{icp})^2} \right]. \quad (4.20)$$

Следовательно, имея статистические данные по $\bar{\sigma}_{in}$ и $\bar{\sigma}_{icp}$ при стабильном технологическом процессе, разработчики схем могут изменять коэффициент η таким образом, чтобы погрешность выходного параметра была минимальной.

При топологическом проектировании учитывают факторы, для которых абсолютные отклонения σ_{ijn} и σ_{ijcp} могут быть одинаковыми, а относительные отклонения $\bar{\sigma}_{ijn}$ и $\bar{\sigma}_{ijcp}$ — различными. В частности, это имеет место при учете погрешностей ширины и длины резисторов, площади перекрытия обкладок конденсаторов и других факторов. В этом случае при наличии хотя бы одного k -го элемента с обратным коэффициентом влияния минимизации подлежит следующий вид выражения (4.16):

$$\bar{\sigma}_{y_i}^2 = \bar{\sigma}_{in}^2 \sum_{j=1}^{n_i} \left(\frac{A_{ij}}{\chi_{ij}} \right)^2 + \bar{\sigma}_{icp}^2 \left(\sum_{j=1}^{n_i-1} \frac{A_{ij}}{\chi_{ij}} - \frac{A_{ik}}{\chi_{ik}} \right)^2, \quad (4.21)$$

где χ_{ij} , χ_{ik} — номинальные значения геометрического параметра j -го и k -го элементов в i -м комплексе.

Оптимальное значение параметра k -го элемента

$$\chi_{ik\text{опт}} = A_{ik} \frac{1 + (\bar{\sigma}_{in}/\bar{\sigma}_{icp})^2}{\sum_{j=1}^{n-1} \frac{A_{ij}}{\chi_{ij}}} \quad (4.22)$$

Следовательно, используя соотношения (4.21), (4.22) и изменяя геометрические размеры резисторов или конденсаторов, можно уменьшить разброс выходного параметра гибридной ИМС и тем самым обеспечить необходимую функциональную точность.

Таким образом, с помощью рассмотренной методики можно решить задачу последовательной оптимизации схемотехнических и топологических решений по минимуму разброса выходного параметра, в частности оптимизировать значения удельного поверхностного сопротивления, удельной емкости, распределение площади между группами элементов, геометрические размеры элементов.

Данная методика применима для наиболее распространенного в практике гибридных ИМС случая, когда в разрабатываемом комплексе пленочных однотипных элементов число компенсирующих элементов равно единице. Возможна также оптимизация топологии при использовании нескольких компенсирующих элементов, для чего требуется соответствующая методика.

Необходимо отметить, что разработка оптимальной топологии по наименьшему разбросу выходных параметров с учетом корреляционных связей требует большого статистического материала по σ_{in} и σ_{cp} для каждого вида пленочных элементов. Определенные трудности связаны и с выбором минимального числа выходных параметров ИМС. Это накладывает некоторые ограничения на применение рассмотренной методики. Вероятностно-статистические методы расчета и оптимизации наиболее целесообразны тогда, когда разработку электрической схемы и конструкции ИМС осуществляют одновременно. В случае, когда электрическая схема отработана для гибридного исполнения, проектирование топологии осуществляют на основе обычных аналитических методов. Оптимальность топологии при этом достигается расчетом геометрических размеров элементов с одновременным удовлетворением всем требованиям в схемотехническом, технологическом и конструктивном аспектах.

§ 4.5. ИСХОДНЫЕ ДАННЫЕ ДЛЯ ПРОЕКТИРОВАНИЯ ТОПОЛОГИИ

Расчет и проектирование топологической структуры гибридной ИМС должны быть направлены на получение оптимальной конструкции микросхемы, обеспечивающей высокую надежность при минимальных технологических затратах. Оптимальность

конструкции в значительной степени определяется полнотой исходных данных.

● Исходными данными для разработки топологии являются: схемотехнические (электрические) данные и требования; технологические данные и требования; технологические ограничения; конструктивные данные и требования.

Схемотехнические данные получают на основе анализа функционального состава разрабатываемой ИМС. Важным при этом является определение числа выводов ИМС.

Технологические данные определяются конкретной технологией изготовления. Поэтому важным при проектировании является выбор типового технологического процесса, если это не оговорено заданием на разработку. Выбор типового технологического процесса осуществляют по таким критериям: вид производства, обеспечение точности изготовления пленочных элементов, стабильность параметров, стоимость, надежность.

Конструктивные данные во многом определяются типом и способом монтажа используемых компонентов, а также видом защиты ИМС, что зависит от областей применения и условий эксплуатации схемы. В случае корпусной защиты необходимо руководствоваться номенклатурой типоразмеров корпусов, разработанных для других ИМС.

Схемотехнические (электрические) данные и требования. Схемотехнические данные являются главными при проектировании гибридных ИМС, так как они определяют связи и параметры элементов, их функциональное назначение и условия эксплуатации. Они подразделяются на основные и дополнительные.

К основным данным относятся:

- 1) электрическая схема с указанием входных и выходных сигналов, режимов питания;
- 2) полный перечень элементов схемы, их параметров и характеристик (номинальные значения, допуск на номинал, электрический и тепловой режимы, стабильность во времени и др.), который приводится в спецификации;
- 3) условия эксплуатации.

К дополнительным данным относятся:

- 1) по электрической схеме — значения сопротивлений наиболее критичных коммутационных связей и тип питания; допустимые падения напряжений в определенных проводниках; значения реактивных параметров пленочных проводников и проволоочных выводов; значения паразитных параметров между отдельными элементами; величина наведенных сигналов; допустимое значение емкости шин питания; общая мощность, рассеиваемая схемой; наличие контрольных точек;

- 2) по параметрам элементов — добротность конденсаторов на определенной частоте, диапазон и шаг регулировки номиналов элементов, требующих подгонки после изготовления.

Технологические данные и требования. Технологические данные и требования характеризуют возможность изготовления схемы с заданными параметрами. Основными технологическими дан-

ными являются параметры структурных элементов гибридных ИМС: подложек, пленочных элементов (резисторов, конденсаторов), проводников, контактных площадок, межслойной изоляции и защитного слоя. Это данные о качественных параметрах технологии получения пленок и пленочных сложных структур, о параметрах пленок различного назначения (резистивные, проводниковые, контактные, диэлектрические, защитные), о комбинации различных пленок, о количестве наносимых слоев в различной последовательности напыления материалов в зависимости от способа изготовления пассивной части схемы, точности изготовления пленочных элементов.

Характеристики основных материалов подложек, пленочных резисторов, конденсаторов, проводников, контактных площадок и защитных слоев приведены в табл. 4.1—4.5.

Технологические данные, как правило, заимствуются из конкретного типового технологического процесса и могут изменяться по мере совершенствования технологии. Рассмотрим некоторые данные и требования, обусловленные современным уровнем пленочной технологии.

Точность изготовления геометрического контура пленочных элементов определяется рядом погрешностей: ошибкой по контуру для данной технологии изготовления рисунка в маске или фотошаблоне $\pm\Delta$; ошибкой в линейных размерах $\pm\Delta l$ и $\pm\Delta b$, ошибкой совмещения маски (фотошаблона) с подложкой $\pm\Delta_{\text{совм}}$.

При проектировании необходимо учитывать следующие значения ошибок: для биметаллических масок $\Delta = \pm 10$ мкм, $\Delta l = \Delta b = \pm 10$ мкм, $\Delta_{\text{совм}} = \pm(1 \div 3)$ мкм.

Точность воспроизведения физических свойств пленок в процессе изготовления определяется относительной погрешностью номинального значения удельного параметра пленки: для резистивных пленок $\gamma\rho_s = F(\rho_s)$, для диэлектрических пленок $\gamma C_0 = f(C_0)$.

В общем случае погрешность пленочных элементов характеризуется относительным среднеквадратическим отклонением номинального значения параметра пленочного элемента, которое определяется суммой относительных среднеквадратических отклонений его составляющих: для резисторов $\bar{\sigma}_{\rho_s} = \sigma_{\rho_s}/\rho_s$, $\bar{\sigma}_l = \sigma_l/l$ и $\bar{\sigma}_b = \sigma_b/b$; для конденсаторов $\bar{\sigma}_{C_0} = \sigma_{C_0}/C_0$ и $\bar{\sigma}_S = \sigma_S/S$.

Перечислим технологические требования:

1) последовательность нанесения слоев пленочной структуры должна строго соблюдаться для выбранного метода изготовления;

2) оригинал гибридной ИМС должен выполняться в прямоугольной системе координат в масштабе 10 : 1 или 20 : 1;

3) при разработке топологических чертежей должны предусматриваться технологические поля:

для плотного прижимания масок к подложке в процессе напыления (определяются конструкцией маскодержателя);

для разрезки подложки на платы (определяются применяемым оборудованием);

Характеристики материалов подложек гибридных ИМС

Характеристика	Материал									
	стекло		ситалл СТ50-1	плавле- ный кварц	керамика				металл*	поли- мид* ПМ-1
	С41-1	С48-3			22ХС (96% Al ₂ O ₃)	поликор	глазуро- ванная	брокерит (98% BeO)		
Класс чистоты обработки по- верхности	14	14	13—14	14	12	12—14	14	Высота микро- неров- ностей до 0,45 мкм	12—14	12—14
Температурный коэффициент линейного расширения ТКЛР (× 10 ⁷) при T = 20 ÷ 300°С, град ⁻¹	41 ± 2	48 ± 2	50 ± 2	55	60 ± 5	70—75	73—78	70	62	200
Коэффициент теплопроводно- сти, Вт/(м·°С)	1	1,5	1,5	7—15	10	30—45	1,2—1,7	210	40	4,5
Диэлектрическая проницае- мость при f = 10 ⁶ Гц и T = = 20°С	7,5	3,2—8	5—8,5	3,8	10,3	10,5	13—16	6,4—9,5	6—7	3,5
Тангенс угла диэлектриче- ских потерь (× 10 ⁴) при f = = 10 ⁶ Гц и T = 20°С	20	15	20	—	6	10	18	16	6	30
Объемное сопротивление при T = 25°С, Ом·см	10 ¹⁷	10 ¹⁴	—	10 ¹⁵	—	—	—	10 ¹⁴	10 ¹⁴	10 ¹⁷
Электрическая прочность, кВ/мм	40	40	—	—	50	—	50	20	—	15

* Используются в гибридных БИС и МСБ.

Характеристики материалов пленочных резисторов

Материал резистора	Материал контактных площадок	Удельное поверхностное сопротивление ρ_s , Ом/□	Температурный коэффициент сопротивления $TK R \times 10^4$, град ⁻¹	Удельная мощность рассеяния P_0 , Вт/см ²	Относительное изменение сопротивления за 1000 ч работы, %	Способ нанесения пленок
Хром	Золото	10—50	— 2,5	1	1,5—3	Термическое напыление
Нихром	Медь	300	± 1	2	1,1—1,3	То же
Сплав МЛТ-3М	Медь с подслоем ни хрома (ва- надия)	500	± 2	2	$\pm 0,5$	»
Рений	—	300—7000	0—20	—	—	»
Тантал	Алюминий с подслоем ни хрома (ва- надия)	20—100	— 2	3	1	Катодное распыление
Тантал	Тантал	10	— 2	3	1	То же
Нитрид тантала	»	200	0	3	0,2	»
Сплав РС-3001	Золото с подслоем хрома	1000—2000	— 0,2	2	$\pm 0,5$	Термическое напыление
Сплав РС-3710	То же	3000	— 3	2	—	То же
Кермет К-50С	»	3000—10000	$-5 \div +3$	2	± 1	»
Паста ПР-100	Паста ПП-1	100	$-12 \div +10$	3	± 3	Сеткогра- фия
ПР-500	То же	500	$-12 \div +10$	3	± 3	»
ПР-1К	»	1 000	$-12 \div +10$	3	± 3	»
ПР-3К	»	3 000	$-12 \div +10$	3	± 3	»
ПР-6К	»	6 000	$-12 \div +10$	3	± 3	»
ПР-20К	»	20 000	$-12 \div +10$	3	± 3	»
ПР-50К	»	50 000	$-12 \div +10$	3	± 3	»
ПР-100К	»	100 000	$-12 \div +10$	3	± 3	»

периферийные поля (при масочном методе не менее 0,5 мм, при фотолитографии не менее 1 мм).

Основные ограничения, накладываемые тонкопленочной технологией. При разработке топологии гибридных ИМС, изготавливаемых по тонкопленочной технологии, необходимо учитывать следующие основные ограничения:

1) пассивные элементы, к точности которых предъявляются жесткие требования, располагают на расстоянии не менее 500 мкм при масочном методе и 200 мкм при фотолитографии от краев и осевых линий прижимных перегородок;

Материал диэлектрика	Материал обкладок	Диэлектрическая проницаемость на частоте 1 кГц, ϵ	Удельная емкость C_d , пФ/см ²	Тангенс угла диэлектрических потерь на частоте 1 кГц, $\operatorname{tg} \delta$	Температурный коэффициент емкости ТК $C \times 10^4$, град ⁻¹	Электрическая прочность $E_{\text{пр}} \times 10^{-6}$, В/см	Стабильность в нормальных условиях под рабочим напряжением за 1000 ч работы, %	Способ нанесения пленок
Моноокись кремния	Алюминий	5—6	5 000—10 000	0,01—0,02	2—3,5	2—3	$\pm (1,5—6)$	Термическое напыление
Моноокись германия	»	10—12	5 000 10 000 15 000	0,001—0,005	3—5	1	— 1	То же
Двуокись кремния	»	4	20 000	0,5	2	5—10	—	Ионно-плазменное распыление Реактивное распыление
Окись алюминия	Алюминий + никель	8	30 000 40 000	0,3—1	3—4	5	—	Реактивное распыление, анодное окисление
Окись тантала	Тантал + ванадий	20—23	50 000 100 000 200 000	0,02	4	2	± 1	То же

Боросили- катное стекло (БСС)	Алюминий + ванадий, алю- миний + титан	3,9—4,2	15 000	0,001	0,2	3—5	—	Термическое напыление
Алюмосили- катное стекло (АСС)	То же	5,2—5,5	30 000	0,003	1,5	3—5	—	То же
Иттрий-бо- ритное стекло (ИБС)	»	10—12	60 000	0,007	5	2—3	—	»
Паста ПК-12	Паста ПП-1, ПП-2	—	10 000	0,03—0,04	± 10	$U_{пр} \geq 150 \text{ В}$	± 5	Сектография
Паста ПК1000-30	То же	—	3 700	0,036	± 10	$U_{пр} \geq 150 \text{ В}$	± 5	»

2) для совмещения элементов, расположенных в разных слоях, предусматривают перекрытие не менее 200 мкм при масочном и совмещенном методах и не менее 100 мкм при фотолитографии;

3) для измерения номиналов пленочных элементов и контроля режимов схемы предусматривают контактные площадки размером не менее $200 \times \times 200$ мкм;

4) компоненты устанавливаются в специально отведенные места на расстоянии не менее 0,5 мм от пленочных элементов и не менее 600 мкм от контактной площадки; минимальное расстояние между компонентами составляет 300 мкм;

5) длина проволочных выводов компонентов должна быть в пределах 600 мкм — 3 мм;

6) минимально допустимое расстояние между пленочными элементами (в том числе и контактными площадками) составляет 300 мкм при масочном методе и 100 мкм при фотолитографии;

7) минимальные номинальные значения сопротивления пленочного резистора устанавливаются в 50 Ом, при этом длина резистора не должна быть меньше 100 мкм;

Боросиликатное стекло (БСС)	Алюминий + ванадий, алюминий + титан	3,9 — 4,2	15 000	0,001	0,2	3 — 5		Термическое напыление
Алюмосиликатное стекло (АСС)	То же	5,2 — 5,5	30 000	0,003	1,5	3 — 5		То же
Иттрий-боритное стекло (ИБС)	»	10 — 12	60 000	0,007	5	2 — 3		»
Паста ПК-12	Паста ИПП-1, ИПП-2		10 000	0,03 — 0,04	+ 10	$U_{np} \geq 150 В$	± 5	Сектография
Паста ПК1000-30	То же		3 700	0,036	± 10	$U_{np} \geq 150 В$	± 5	»

2) для совмещения элементов, расположенных в разных слоях, предусматривают перекрытие не менее 200 мкм при масочном и совмещенном методах и не менее 100 мкм при фотолитографии;

3) для измерения номиналов пленочных элементов и контроля режимов схемы предусматривают контактные площадки размером не менее 200×200 мкм;

4) компоненты устанавливают в специально отведенные места на расстоянии не менее 0,5 мм от пленочных элементов и не менее 600 мкм от контактной площадки; минимальное расстояние между компонентами составляет 300 мкм;

5) длина проволочных выводов компонентов должна быть в пределах 600 мкм — 3 мм;

6) минимально допустимое расстояние между пленочными элементами (в том числе и контактными площадками) составляет 300 мкм при масочном методе и 100 мкм при фотолитографии;

7) минимальные номинальные значения сопротивления пленочного резистора устанавливают в 50 Ом, при этом длина резистора не должна быть меньше 100 мкм;

Характеристики многокомпонентных систем тонкопленочных проводников и контактных площадок

Материал подслоя, слоя и покрытия	Толщина слоев, мкм	Удельное поверхностное сопротивление ρ_s , Ом/□	Рекомендуемый способ контактирования внешних выводов
Подслой — нихром Х20Н80 Слой — золото Зл999,9	0,01—0,03 0,6—0,8	0,03—0,05	Пайка микропаяльником или сварка импульсным косвенным нагревом
Подслой — нихром Х20Н80 Слой — медь МВ (вакуумплавляная) Покрытие — никель	0,01—0,03 0,6—0,8 0,08—0,12	0,02—0,04	Сварка импульсным косвенным нагревом
Подслой — нихром Х20Н80 Слой — медь МВ (вакуумплавляная) Покрытие — золото Зл999,9	0,01—0,03 0,6—0,8 0,05—0,06	0,02—0,04	Пайка микропаяльником или сварка импульсным косвенным нагревом
Подслой — нихром Х20Н80 Слой — алюминий А97	0,01—0,03 0,3—0,5	0,06—0,1	Сварка сдвоенным электродом
Подслой — нихром Х20Н80 Слой — алюминий А99 Покрытие — никель	0,04—0,05 0,25—0,35 0,05	0,1—0,2	Сварка импульсным косвенным нагревом

8) минимально допустимая ширина пленочных резисторов составляет 100 мкм при масочном методе и фотолитографии и 50 мкм при танталовой технологии;

9) у большинства тонкопленочных конденсаторов нижняя обкладка выступает за край верхней не менее на 200 мкм, диэлектрик выступает за край нижней обкладки не менее чем на 100 мкм (исключение составляют конденсаторы, образованные пересечением двух полосок);

10) минимально допустимая ширина пленочных проводников составляет 100 мкм при масочном методе и 50 мкм при фотолитографии и танталовой технологии;

11) минимально допустимое расстояние между пленочными элементами, расположенными в разных слоях, составляет 200 мкм

Характеристики материалов, применяемых для защиты элементов

Материал диэлектрика	Удельная емкость C_0 , пФ/мм ²	Тангенс угла диэлектрических потерь на частоте 1 кГц, $\operatorname{tg} \delta$	Удельное объемное сопротивление $\rho_v \times 10^{-12}$, Ом·см	Электрическая прочность $E_{\text{пр}} \times 10^{-5}$, В/см	Температурный коэффициент емкости $\text{ТКС} \times 10^4$ при $T = -60 \div +85^\circ\text{C}$, град ⁻¹
Моноксид кремния	17	0,03	1	30	5
Халькогенидное стекло ИКС-24	50	0,01	1	4	5
Негативный фоторезист ФН-108	12	0,01	1	1	5
Фоторезист ФН-11	50—80	—	3	6	—
Лак полиимидный электроизоляционный	80—100	—	2	5	—
Оксид кремния	100	—	10	6	—
Паста ПД-3	160	0,002	—	5	3
Паста ПД-4	220	0,003	—	5	3

при масочном и совмещенном методах и 100 мкм при фотолитографии и танталовой технологии;

12) минимально допустимые размеры контактных площадок составляют: для приварки гибких выводов 200×150 мкм, для припайки 400×400 мкм;

13) минимальные размеры контактных площадок для монтажа компонентов с шариковыми или столбиковыми выводами составляют $0,2 \times 0,1$ мм, с ленточными полиимидными носителями $0,3 \times 0,4$ мм;

14) минимальное расстояние между контактными площадками для монтажа компонентов с шариковыми или столбиковыми выводами и пленочным резистором составляет 0,6 мм, а диэлектриком конденсатора — 0,35 мм;

15) не рекомендуется проектировать пленочные резисторы с числом квадратов менее 0,1 и конденсаторы с площадями менее $0,5 \times 0,5$ мм и суммарной площадью более 2 см².

Основные ограничения, накладываемые толстопленочной технологией. При разработке топологии и проектировании гибридных ИМС, изготавливаемых по толстопленочной технологии, необходимо учитывать следующие основные ограничения:

1) точность изготовления толстопленочных элементов составляет $\pm (0,05 \div 0,1)$ мм при использовании проводящих паст и $\pm 0,1$ мм при использовании резистивных и диэлектрических паст;

2) минимальные расстояния между краями пленочных элементов и платы равны 0,1 мм;

3) минимальные расстояния между краями платы и отверстиями под внешние выводы должны быть 0,5 мм;

4) минимально допустимые расстояния между пленочными элементами должны быть 0,05—0,3 мм (в зависимости от типа паст) в одном слое и 0,4 мм — в разных слоях;

5) минимальная ширина пленочных проводников составляет 0,15—0,2 мм при нанесении пасты на плату и 0,2—0,3 мм — при нанесении пасты на диэлектрический слой (в зависимости от типа паст);

6) номинальные значения сопротивлений резисторов составляют 25 Ом — 1 МОм, емкостей конденсаторов — 50—250 пФ;

7) минимальная ширина резисторов равна 0,8 мм;

8) на одной стороне платы может быть максимально три различных резистивных слоя (наносится три типа паст);

9) допустимое отклонение сопротивления резистора до подгонки не должно превышать 50% от номинального значения; максимальная точность после подгонки $\pm 2\%$;

10) у толстопленочных конденсаторов нижняя обкладка должна выступать за край верхней не менее чем на 0,3 мм, диэлектрик должен выступать за край нижней обкладки не менее чем на 0,2 мм; при проектировании конденсаторов предусматривают компенсаторы (локальное увеличение площади верхней обкладки), учитывающие относительный сдвиг между обкладками;

11) минимальные размеры контактных площадок для монтажа компонентов с гибкими выводами и проволочных перемычек методом пайки составляют $0,3 \times 0,4$ мм при ручном монтаже и $0,6 \times 0,6$ мм — при автоматизированном монтаже; для монтажа нескольких выводов к контактной площадке одну из ее сторон увеличивают на 0,3 мм на каждый вывод;

12) минимальные размеры контактных площадок, предназначенных для контроля электрических параметров, должны быть $0,4 \times 0,4$ мм;

13) минимальные размеры контактных площадок для монтажа навесных (дискретных) конденсаторов зависят от размеров конденсаторов и составляют: длина — больше на 0,2 мм ширины конденсатора, ширина 0,2 мм;

14) минимальное перекрытие проводящего слоя резистивным должно быть 0,1 мм;

15) минимальный размер круглого отверстия в межслойной изоляции для соединения двух уровней металлизации равен 0,6 мм, квадратного — $0,5 \times 0,5$ мм;

16) размеры внешних контактных площадок зависят от конструкции ИМС и составляют 1,1 мм для вывода круглого сечения диаметром 0,9 мм и $0,9 \times 1,6$ мм или $1,4 \times 2$ мм (в зависимости от способа монтажа) — для выводов прямоугольного сечения;

17) минимальные расстояния компонентов от края платы составляют 1 мм, а минимальные расстояния от края контактных площадок, к которым припаивается их вывод, и от соседних компонентов определяются технологией монтажа;

18) максимальная длина гибкого вывода компонента до точки

контактирования без дополнительного крепления должна быть 3 мм.

Приведенные ограничения соответствуют современному уровню тонкопленочной и толстопленочной технологий и отражены в отраслевых стандартах как проектные нормы. По мере совершенствования технологии они могут изменяться. Поэтому разработчику перед проектированием топологии следует тщательно ознакомиться с технологией изготовления для уточнения всех необходимых ограничений.

Конструктивные данные и требования. Конструктивные данные подразделяются на общие и частные и характеризуют объем и форму гибридной ИМС, размеры платы, число и расположение выводов, формирование единой топологической структуры для ряда схем, размеры и способ монтажа компонентов, способ монтажа ИМС в корпусе.

При проектировании топологии гибридной ИМС нужно учитывать, что:

размер платы выбирают в соответствии с табл. 4.6, при этом платы с типоразмерами № 3—10 используют в стандартных корпусах, остальные — в бескорпусных ИМС и микросборках;

Т а б л и ц а 4.6

Типоразмеры плат

№ типо-размера	Ширина	Длина	№ типо-размера	Ширина	Длина	№ типо-размера	Ширина	Длина	№ типо-размера	Ширина	Длина
1	96	120	6	20	24	11	5	6	16	8	10
2	60	96	7	16	20	12	2,5	4	17	24	60
3	48	60	8	12	16	13	16	60	18	20	45
4	30	48	9	10	16	14	32	60	19	20	45
5	24	30	10	10	12	15	8	15	—	—	—

Пр и м е ч а н и е. Размеры указаны в миллиметрах.

в одной ИМС следует применять компоненты с одинаковым типом выводов, а в случае гибких выводов — одинакового диаметра и материала;

компоненты рекомендуется по возможности располагать рядами, параллельными сторонам платы, и одинаково ориентированными;

не допускаются монтаж компонентов на пленочные конденсаторы и пересечения проводников (возможна их установка на пленочные резисторы и проводники, защищенные диэлектриком);

для монтажа компонентов с ленточными полиимидными носителями предусматривают специальные технологические поля, по периферии которых размещают контактные площадки; размер поля зависит от размера кристалла (сведения о компонентах с различными выводами приведены в § 4.9);

периферийные контактные площадки располагают по четырем или двум противоположным сторонам платы (для линейных ИМС допускается расположение с одной стороны);

шаг расположения контактных площадок соответствует ряду 0,625; 1,25 и 2,5 мм (для бескорпусной защиты) или расположению выводов корпуса (для корпусной защиты).

Каждая гибридная ИМС должна иметь ключ — увеличенную контактную площадку или специальный знак, расположенный в нижнем левом углу на большей стороне платы; ключ вычерчивают в процессе проектирования топологии.

§ 4.6. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ПЛЕНОЧНЫХ РЕЗИСТОРОВ

Исходными для расчета пленочных элементов являются схемотехнические данные и технологические возможности изготовления.

● Цель расчета — выбор материалов и определение геометрических размеров и формы пленочных элементов, обеспечивающих получение элементов с воспроизводимыми и стабильными параметрами.

Поэтому геометрические размеры пассивных пленочных элементов рассчитывают с учетом технологических характеристик производства и условий эксплуатации гибридных ИМС. Исходными данными для проектирования топологии пленочных элементов являются значения геометрических размеров, шаг координатной сетки и масштаб, в котором выполняется чертеж.

Конструктивно-технологические особенности и основные параметры. Пленочные резисторы являются наиболее распространенными элементами гибридных ИМС.

Пленочные резисторы в структурном отношении представляют собой узкую полосу резистивной пленки, снабженную пленочными контактными площадками с низким сопротивлением. Они характеризуются такими основными параметрами, как номинальное значение сопротивления R , допуск на сопротивление $\pm \delta R$, мощность рассеяния P , температурный коэффициент сопротивления TKR , коэффициент старения $K_{стр}$, интервал рабочих температур $\Delta T = T - T_n$, надежность и др. Требуемые значения параметров пленочных резисторов определяются схемотехническим решением и условиями эксплуатации ИМС. Кроме того, параметры пленочных резисторов зависят от материала резистивной пленки, способа нанесения пленки на подложку, способа получения необходимой конфигурации и других технологических факторов.

В зависимости от применяемой схемы требования к параметрам пленочных резисторов могут быть различными. Общим требованием является минимальная площадь, занимаемая резистором.

В гибридных ИМС используют тонкопленочные и толстопленочные резисторы различной конструкции с простой прямоугольной и сложной формой. Наиболее распространенной является

конструкция резисторов прямоугольной формы (рис. 4.1) как наиболее простая в конструктивном и технологическом решении.

Значение сопротивления пленочного резистора определяют с помощью известного выражения

$$R = \rho_0 l / S + 2R_k, \quad (4.23)$$

а для высокоомных резисторов, когда сопротивление областей контактов значительно меньше сопротивления резистивной пленки,

$$R = \rho_0 l / S = \rho_0 l / bd, \quad (4.23a)$$

где ρ_0 — удельное объемное сопротивление резистивного материала; l , b , d — длина, ширина и толщина резистивной пленки ($S = bd$); R_k — переходное сопротивление областей контактов резистивной и проводящей пленок.

Для изготовления пленочных резисторов используют разные материалы: металлы, сплавы, соединения, керметы (см. табл. 4.2), удовлетворяющие требованиям по металлургической совместимости, адгезии, технологичности и стабильности. Характерной особенностью пленок является зависимость удельного сопротивления материала пленки от ее толщины, причем такая зависимость для всех материалов связана с условиями нанесения пленок. С точки зрения технологичности нанесения пленки, воспроизводимости и стабильности ее свойств, в том числе и ρ_0 , каждый материал характеризуется определенной толщиной, для которой удельное сопротивление материала является оптимальным. Поэтому в технологии микроэлектроники для каждого материала отношение $\rho_0 / d = \rho_s$ — величина постоянная. Условно ρ_s определяют как удельное поверхностное сопротивление квадратной резистивной пленки, не зависящее от размеров квадрата, и оценивают в Ом/□.

При этом сопротивление пленочного резистора (4.23) является функцией сопротивления ρ_s и геометрических размеров в плане:

$$R = \rho_s l / b = \rho_s k_\phi, \quad (4.24)$$

где $k_\phi = l / b$ — коэффициент формы резистора.

Использование ρ_s в качестве параметра резистивной пленки удобно и тем, что для получения резисторов с различными со-

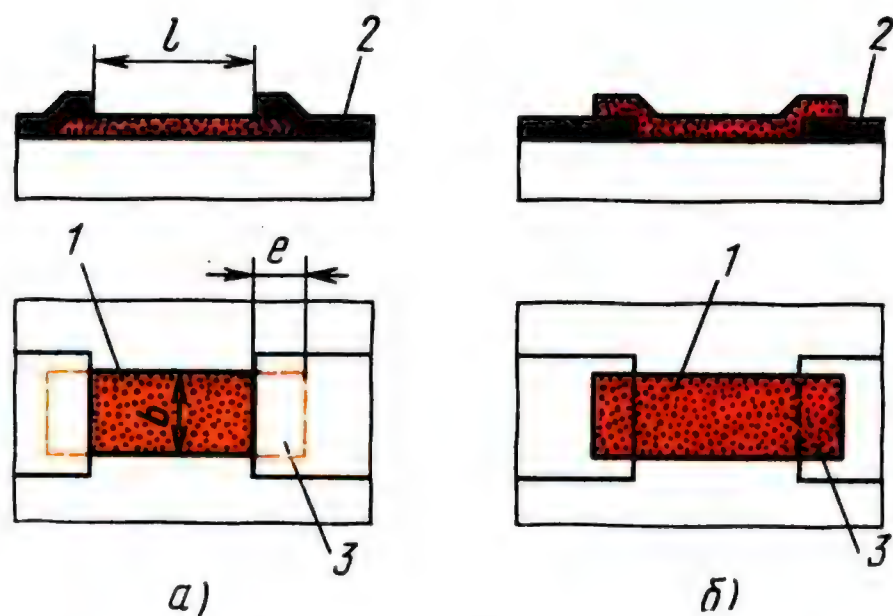


Рис. 4.1. Конструкции тонкопленочного (а) и толстопленочного (б) резисторов прямоугольной формы:

1 — резистивная пленка; 2 — пленочный проводник; 3 — области контактов

противлениями можно наносить один и тот же материал, изменяя только отношение l/b .

Допуск на номинальное сопротивление δR определяется относительным изменением сопротивления пленочного резистора, вызванным любыми дестабилизирующими факторами и обусловленным технологическими погрешностями производства. Его максимальное значение определяют из (4.24) суммированием составляющих погрешностей:

$$\frac{\Delta R}{R} = \frac{\Delta \rho_s}{\rho_s} + \frac{\Delta l}{l} + \frac{\Delta b}{b}, \quad (4.25)$$

где ΔR — абсолютная погрешность воспроизведения сопротивления; $\Delta \rho_s$ — абсолютная погрешность воспроизведения удельного поверхностного сопротивления; Δl , Δb — абсолютные погрешности воспроизведения длины и ширины резистора соответственно.

Полная относительная погрешность резистора определяется суммой погрешностей его изготовления и конструкции, а также погрешностей, обусловленных влиянием условий эксплуатации:

$$\gamma_R = \Delta R/R = \gamma_{\rho_s} + \gamma_{k_\phi} + \gamma_{R_k} + \gamma_{R_T} + \gamma_{R_{ct}}, \quad (4.26)$$

где $\gamma_{\rho_s} = \Delta \rho_s / \rho_s$ — относительная погрешность воспроизведения ρ_s ; γ_{k_ϕ} — погрешность коэффициента формы; γ_{R_k} — погрешность переходных сопротивлений областей контактов.

Погрешность воспроизведения удельного поверхностного сопротивления γ_{ρ_s} зависит от материала, способа и условий нанесения резистивной пленки. Погрешность коэффициента формы γ_{k_ϕ} зависит от погрешностей геометрических размеров — длины l и ширины b резистора: $\gamma_{k_\phi} = \Delta l/l + \Delta b/b$. Температурная погрешность γ_{R_T} определяется $TKR = \alpha_R$ и интервалом рабочих температур $\Delta T = T - T_{\text{н}}$:

$$\gamma_{R_T} = \alpha_R \Delta T. \quad (4.27)$$

Погрешность $\gamma_{R_{ct}}$ характеризует временную нестабильность резистора и определяется коэффициентом старения.

В процессе производства воспроизведение значений ρ_s , l , b сопряжено с их случайными отклонениями вследствие неточности технологических режимов или разброса геометрических размеров масок, фотошаблонов и др.

В большинстве случаев отклонения ρ_s , l , b , определяющие погрешность резистора по (4.25) или (4.26), происходят при взаимно независимых технологических операциях, поскольку ширина b достигается при формировании конфигурации резистивного слоя, а длина l — при формировании контактных площадок.

Поэтому корреляционные связи между этими отклонениями отсутствуют. Следовательно, систематическую (математическое ожидание) $M(\gamma_R)_{\text{пр}}$ и случайную (относительное среднеквадрати-

ческое отклонение) $\bar{\sigma}_{R_{\text{пр}}}$ составляющие производственной погрешности в относительной форме можно записать в виде

$$M(\gamma_R)_{\text{пр}} = M(\gamma_{\rho_S}) + M(\gamma_l) + M(\gamma_b), \quad (4.28)$$

$$\bar{\sigma}_{R_{\text{пр}}} = \sigma_{R_{\text{пр}}} / R = (\bar{\sigma}_{\rho_S}^2 + \bar{\sigma}_l^2 + \bar{\sigma}_b^2)^{1/2}, \quad (4.29)$$

где $\bar{\sigma}_{\rho_S} = \sigma_{\rho_S} / \rho_S$, $\bar{\sigma}_l = \sigma_l / l$, $\bar{\sigma}_b = \sigma_b / b$ и σ_{ρ_S} , σ_l , σ_b — относительные и абсолютные среднеквадратические отклонения ρ_S , l и b .

В условиях серийного и массового производства гибридных ИМС, когда технологические процессы формирования пленочных резисторов хорошо отлажены, законы распределения погрешностей ρ_S , l , b близки к нормальному, а систематические составляющие этих погрешностей малы. В этом случае в качестве номинальных принимают расчетные значения ρ_S , l , b , которые равны соответствующим математическим ожиданиям.

При известной гарантированной надежности p_r , определяющей вероятность попадания случайного значения R в интервал $R \pm \Delta R$, из (4.29) можно определить ширину поля рассеяния. Так, для широко принимаемого значения $p_r = 0,9973$

$$\delta(\gamma_R)_{\text{пр}} \approx [\delta^2(\gamma_{\rho_S}) + \delta^2(\gamma_l) + \delta^2(\gamma_b)]^{1/2}, \quad (4.30)$$

где δ — половина поля рассеяния.

В данном случае относительная погрешность $\delta(\gamma_{\rho_S}) = \pm 3\bar{\sigma}_{\rho_S}$ и абсолютные погрешности $\delta(\Delta l) = \pm 3\bar{\sigma}_l$, $\delta(\Delta b) = \pm 3\bar{\sigma}_b$ определяются возможностями производства путем предварительных статистических экспериментальных исследований.

При заданных $\delta(\gamma_R)_{\text{пр доп}}$, $\delta(\gamma_{\rho_S})$, $\delta(\Delta l)$ и $\delta(\Delta b)$ с помощью (4.29) можно определить допустимое значение геометрической погрешности:

$$\begin{aligned} \bar{\sigma}_{r, \text{доп}}^2 &= \bar{\sigma}_{K_\Phi}^2 = \bar{\sigma}_l^2 + \bar{\sigma}_b^2 = (\bar{\sigma}_{R_{\text{пр}}}^2)_{\text{доп}} - \bar{\sigma}_{\rho_S}^2 = \\ &= \frac{\sigma_b^2}{b^2} \left[1 + \left(\frac{\sigma_l}{\sigma_b K_\Phi} \right)^2 \right] = \\ &= \frac{\sigma_l^2}{l^2} \left[1 + \left(\frac{\sigma_b K_\Phi}{\sigma_l} \right)^2 \right], \end{aligned} \quad (4.31)$$

$$\begin{aligned} \delta(\gamma_{K_\Phi})_{\text{доп}} &= [\delta^2(\gamma_R)_{\text{пр доп}} - \delta^2(\gamma_{\rho_S})]^{1/2} = \frac{\delta(\Delta b)}{b} \left[1 + \left(\frac{\delta(\Delta l)}{\delta(\Delta b)} \frac{1}{K_\Phi} \right)^2 \right]^{1/2} = \\ &= \frac{\delta(\Delta l)}{l} \left[1 + \left(\frac{\delta(\Delta b)}{\delta(\Delta l)} K_\Phi \right)^2 \right]^{1/2}. \end{aligned} \quad (4.32)$$

Геометрическую составляющую погрешности можно выразить через площадь резистора $S_R = lb$ и коэффициент формы K_Φ :

$$\bar{\sigma}_r^2 = \frac{\sigma_l^2}{l^2} + \frac{\sigma_b^2}{b^2} = \frac{\sigma_l^2}{S_R K_\Phi} + \sigma_b^2 \frac{K_\Phi}{S_R}. \quad (4.33)$$

Минимальное значение этой погрешности достигается при $K_\Phi = \sigma_l / \sigma_b$:

$\bar{\sigma}_{r \text{ min}} = (2\sigma_l \sigma_b / S_R)^{1/2}.$

(4.33a)

В опытном производстве допустимую погрешность коэффициента формы определяют из (4.26).

Допустимая мощность рассеяния резистора $P_{\text{доп}}$ без изменения электрофизических свойств определяется удельной мощностью рассеяния P_0 материала пленки и площадью резистора S_R :

$$P_{\text{доп}} = P_0 S_R = P_0 l b \geq P = I^2 R = U^2 / R. \quad (4.34)$$

Температурный коэффициент сопротивления $\text{TKR} = \alpha_R$ вследствие хороших адгезивных свойств резистивных пленок с подложкой, когда температурные изменения длины α_l и ширины α_b резистора зависят от TKl подложки α_n ($\alpha_l = \alpha_b = \alpha_n$), определяется температурным коэффициентом удельного поверхностного сопротивления:

$$\text{TKR} = \Delta R / R(T_n)(T - T_n) = \alpha_R = \alpha_{\rho_S}. \quad (4.35)$$

Следовательно, температурные изменения сопротивления пленочного резистора определяются выражением

$$R_T = \rho_{ST} \frac{l}{b} = \rho_S (1 + \alpha_{\rho_S} \Delta T) \frac{l}{b} \quad (4.36)$$

или коэффициентом γ_{RT} (4.27).

Температурный коэффициент α_{ρ_S} является случайной величиной с математическим ожиданием $M(\alpha_{\rho_S})$ и среднеквадратическим отклонением $\sigma_{\alpha_{\rho_S}} = \delta(\alpha_{\rho_S})/3$. Воздействие температуры на пленочный резистор проявляется в виде систематической $M(\gamma_R)_T = M(\alpha_{\rho_S}) \Delta T$ и случайной $\delta(\gamma_R)_T = \delta(\rho_S) \Delta T$ составляющих погрешностей резистора.

Коэффициент старения пленочного резистора определяет временную нестабильность его сопротивления. Он практически равен коэффициенту старения удельного поверхностного сопротивления, обусловленному изменением структуры пленки и ее окислением:

$$K_{\text{ст}R} = (\Delta R / R)_{\text{ст}} / \Delta t \approx K_{\text{ст}\rho_S} = (\Delta \rho_S / \rho_S)_{\text{ст}} / \Delta t, \quad (4.37)$$

где Δt — промежуток времени, в течение которого поверхностное сопротивление пленки изменилось на величину $\Delta \rho_S$. С увеличением нагрузки (мощности рассеяния) и повышением температуры интенсивность старения материала возрастает. За время эксплуатации t относительное изменение сопротивления составляет

$$(\Delta R / R)_{\text{ст}} = \gamma_{R_{\text{ст}}} = K_{\text{ст}R} t. \quad (4.38)$$

Коэффициент $K_{\text{ст}R}$ является также случайной величиной с математическим ожиданием $M(K_{\text{ст}R})$ и среднеквадратическим отклонением $\sigma_{K_{\text{ст}R}} = \delta(K_{\text{ст}R})/3$. Систематическая и случайная составляющие отклонений сопротивления, обусловленные старением материала пленки, равны соответственно:

$$M(\Delta R / R)_{\text{ст}} = M(K_{\text{ст}\rho_S}) t; \quad \delta(\Delta R / R)_{\text{ст}} = \delta(K_{\text{ст}\rho_S}) t.$$

С целью уменьшения площади, занимаемой резистором, следует стремиться к увеличению отношения l/b , что может быть достигнуто за счет уменьшения ширины резистора b (увеличение длины l нецелесообразно, а значение ρ_s является постоянным для данного материала). Однако минимальная ширина резисторов ограничена рядом технологических и эксплуатационных факторов: способом нанесения пленки и формирования необходимой конфигурации, точностью изготовления резистора и мощностью рассеяния.

При минимальном значении b и постоянном ρ_s необходимое значение сопротивления R достигается за счет соответствующего значения длины резистора l . При этом для прямоугольных резисторов максимальная длина по технологическим соображениям ограничена величиной $K_\phi = l/b = 10$. Для реализации резисторов с $K_\phi > 10$ используют конструкции сложной конфигурации (рис. 4.2), причем площадь платы, отводимая под резистор,

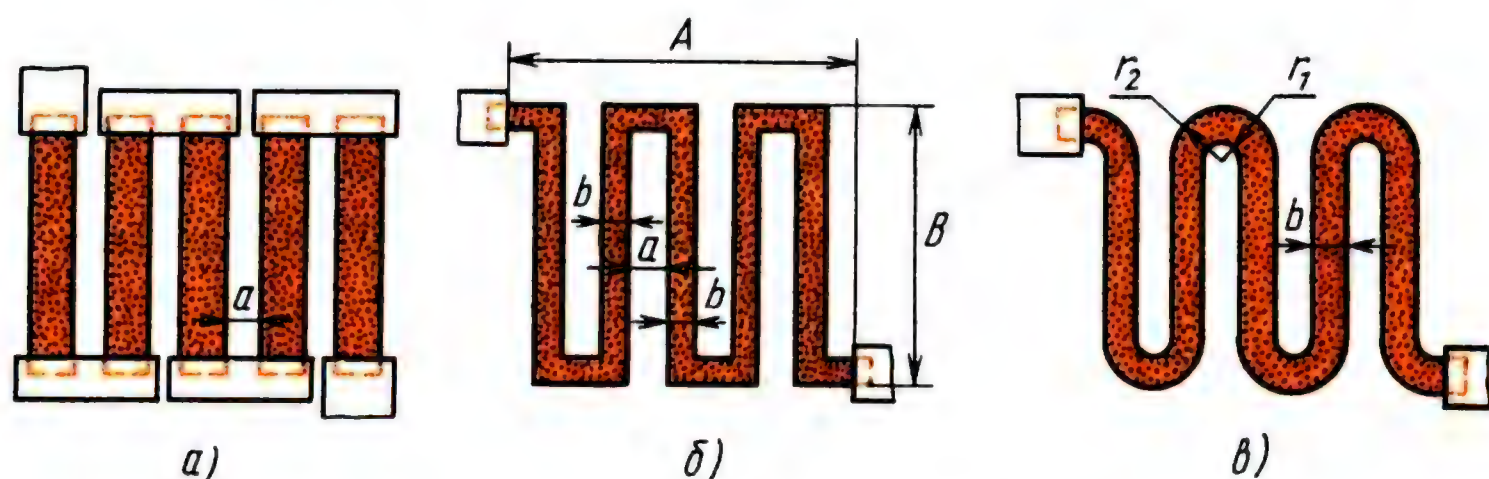


Рис. 4.2. Конструкции пленочных резисторов сложной конфигурации

в этом случае уменьшается. А для реализации прецизионных тонкопленочных и особенно толстопленочных резисторов, требуемые номинальные значения сопротивления которых достигаются подгонкой, применяют специальные конструкции, в которых предусмотрены зоны подгонки.

Пленочные резисторы могут быть изготовлены с большим диапазоном значений сопротивления (до 10 МОм) и высокой точностью ($\delta R < 0,1\%$ при подгонке), что достигается их конструкцией и выбором материала резистивной пленки.

Расчет тонкопленочных резисторов. Исходными для расчета тонкопленочных резисторов являются: 1) схемотехнические данные — номинальное значение сопротивления R_i [Ом]; допуск на номинал $\pm \delta R$ [%]; расчетная мощность рассеяния резистора P_i [Вт]; 2) технологические данные и ограничения — технология нанесения пленок и формирования конфигурации; точность изготовления масок (фотошаблонов) по контуру Δ [мкм]; ошибка совмещения $\Delta_{\text{совм}}$ [мкм]; ошибка подпыления $\Delta_{\text{зат}}$ [мкм]; погрешность удельного сопротивления γ_{ρ_s} [%] и геометрических размеров Δl , Δb или абсолютные среднеквадратические отклонения удельного сопротивления σ_{ρ_s} , длины σ_l и ширины σ_b ; 3) эксплуа-

тационные данные — диапазон рабочих температур ΔT [°C]; продолжительность работы $t_{\text{раб}}$ или хранения $t_{\text{хр}}$ и др.

Расчет тонкопленочных резисторов осуществляют в такой последовательности.

1. Вначале производят выбор материала резистивной пленки. Критериями выбора материала являются оптимальное значение ρ_S , максимальное значение P_0 и минимальные значения TKR , γ_{ρ_S} , $K_{\text{ст}R}$. При расчете группы резисторов оптимальные значения $\rho_{S\text{опт}}$ определяют расчетным путем (см. § 4.9), а при расчете одиночных резисторов принимают $\rho_{S\text{опт}} \approx R_i$, с тем чтобы $K_{\phi} \rightarrow 1$. По данным табл. 4.2 выбирают материал резистивной пленки с удельным сопротивлением, ближайшим по значению к расчетному $\rho_{S\text{опт}}$.

2. После этого осуществляют проверку правильности выбора материала с точки зрения обеспечения точности изготовления и стабильности резисторов, для чего определяют допустимую погрешность коэффициента формы по выражениям (4.26) или (4.31). В случае использования (4.26) допустимая погрешность коэффициента формы

$$\gamma_{K_{\phi\text{доп}}} = \gamma_R - \gamma_{\rho_S} - \gamma_{R_{\text{ст}}} - \gamma_{R_T} - \gamma_{R_K}, \quad (4.39)$$

где $\gamma_R \leq \delta R$; $\gamma_{\rho_S} \leq 5\%$ (заимствуется из условий напыления пленки); $\gamma_{R_{\text{ст}}}$ рассчитывают по (4.38) и данным табл. 4.2; γ_{R_T} определяют по (4.27); $\gamma_{R_K} \leq 2\%$.

Если рассчитанное по (4.39) значение $\gamma_{K_{\phi\text{доп}}}$ получится отрицательным, то это означает, что выбранный материал не обеспечивает изготовление резистора требуемой точности и стабильности. В этом случае необходимо выбрать другой материал с меньшими значениями γ_{ρ_S} , α_R и $\gamma_{R_{\text{ст}}}$.

3. Используя соотношение (4.24), определяют коэффициент формы резистора K_{ϕ} .

4. По значению K_{ϕ} выбирают конструкцию резистора определенной формы. При $1 \leq K_{\phi} \leq 10$ рекомендуется конструировать резисторы прямоугольной формы (см. рис. 4.1), при $10 < K_{\phi} \leq 50$ — резисторы криволинейной формы с прямоугольными или закругленными изгибами (рис. 4.2), при $0,1 \leq K_{\phi} < 1$ — резисторы прямоугольной формы, у которых $l < b$. Порядок дальнейшего расчета зависит от выбранной формы резистора.

5. Для резисторов прямоугольной формы с $1 \leq K_{\phi} \leq 10$ и резисторов с $10 \leq K_{\phi} \leq 50$ определяют минимальную ширину резистора из условия

$$b_{\text{расч}} \geq \max\{b_{\text{техн}}, b_{\text{точн}}, b_P\}, \quad (4.40)$$

где $b_{\text{техн}}$, $b_{\text{точн}}$, b_P — минимальные значения ширины резистора, обусловленные технологическими возможностями изготовления, точностью воспроизведения и мощностью рассеяния соответственно. Значение $b_{\text{техн}}$ определяется возможностями технологического процесса (см. § 4.5). Значение $b_{\text{точн}}$ определяют из усло-

вий точности воспроизведения геометрических размеров и формы резистора по выражению

$$b_{\text{точн}} \geq \frac{\Delta b + \Delta l / K_{\phi}}{\gamma_{K_{\phi} \text{ доп}}}, \quad (4.41)$$

или для серийного процесса при взаимно независимых операциях формирования резисторов по выражению

$$b_{\text{точн}} \geq [(\bar{\sigma}_l / K_{\phi})^2 + \bar{\sigma}_b^2]^{1/2} / \bar{\sigma}_{\text{г доп}}. \quad (4.41a)$$

Минимальное значение ширины b_P рассчитывают из условия (4.34):

$$b_P = (\rho_S P_i / R_i P_0)^{1/2} = (P_i / P_0 K_{\phi})^{1/2}. \quad (4.42)$$

За ширину b резистора принимают ближайшее к $b_{\text{расч}}$ большее целое значение, кратное шагу координатной сетки, принятому для чертежа топологии с учетом масштаба.

6. Для резисторов прямоугольной формы с $1 \leq K_{\phi} \leq 10$ определяют расчетную длину резистора:

$$l_{\text{расч}} = b K_{\phi}. \quad (4.43)$$

За длину l резистора принимают ближайшее к $l_{\text{расч}}$ большее целое значение, кратное шагу координатной сетки, принятому для чертежа топологии с учетом масштаба. Обеспечение кратности l шагу координатной сетки достигается соответствующим округлением $l_{\text{расч}}$.

7. Затем определяют полную длину $l_{\text{полн}}$ резистивной полоски; для резисторов, изготавливаемых масочным способом,

$$l_{\text{полн}} = l + 2e, \quad (4.44)$$

где e — размер перекрытия резистивной пленки контактной площадкой (см. рис. 4.1); для резисторов, изготавливаемых фотолитографическим способом, $l_{\text{полн}} = l$.

8. После этого определяют площадь, занимаемую резистором на плате,

$$S = l_{\text{полн}} b. \quad (4.45)$$

Для резисторов с $K_{\phi} < 1$ вместо ширины сначала определяют длину l резистора. В этом случае расчетное значение длины $l_{\text{расч}}$ резистора определяют из условия

$$l_{\text{расч}} \geq \max \{l_{\text{техн}}, l_{\text{точн}}, l_P\}, \quad (4.46)$$

где $l_{\text{техн}}$, $l_{\text{точн}}$, l_P принимают тот же смысл, что b в (4.40); их значения определяют с помощью выражений (4.41) и (4.42), в которых b меняют на l .

Расчетное значение ширины b резистора определяют из выражения

$$b_{\text{расч}} = l / K_{\phi}.$$

(4.47)

Полученные по (4.46), (4.47) расчетные значения l и b также округляют к шагу координатной сетки, после чего определяют площадь, занимаемую резистором, используя соотношения (4.44), (4.45).

Расчет резисторов сложной конфигурации с $10 < K_{\phi} \leq 50$ осуществляют следующим образом.

При проектировании резисторов с выбранной формой в виде отдельных резистивных полосок, соединенных проводящими перемычками (см. рис. 4.2, а), после определения ширины b рассчитывают сумму длин резистивных полосок $l_{\Sigma} = b K_{\phi}$, после чего определяют количество n резистивных полосок из условия $n = l_{\Sigma} / 10b$.

Расчет резисторов типа меандр (рис. 4.2, б, в) производят из условия минимальной габаритной площади S_r , занимаемой резистором. При этом после расчета ширины b по (4.40) — (4.42) определяют длину средней линии меандра

$$l_{\text{ср}} = b K_{\phi}. \quad (4.48)$$

Затем с учетом технологических ограничений задаются расстоянием a между резистивными полосками (a зависит от способа формирования конфигурации) и находят шаг одного звена меандра

$$t = a + b. \quad (4.49)$$

Отметим, что при заданном сопротивлении R_i , выбранном материале и установленных конструктивно-технологических ограничениях габаритные размеры A и B резистора ($AB = S_r$, см. рис. 4.2, б) определяются соотношениями

$$A = nt = n(a + b) = nb(1 + m), \quad (4.50)$$

$$B = l'_{\text{ср}} - a = \frac{l_{\text{ср}}}{n} - a = b \left(\frac{K_{\phi} - mn}{n} \right), \quad (4.51)$$

где n — количество звеньев меандра; $m = a/b$; $l'_{\text{ср}}$ — средняя длина звена.

Из (4.50) и (4.51) следует, что

$$S_r = AB = b^2(1 + m)(K_{\phi} - mn), \quad (4.52)$$

а необходимое число звеньев n меандра для различных соотношений A/B определяется выражением

$$n = \{ [K_{\phi} / (1 + m)] A/B \}^{1/2}. \quad (4.53)$$

Из (4.53) видно, что минимальная габаритная площадь S_R резистора достигается при меандре квадратной формы ($A = B$) и $a = b$, чему соответствует оптимальное число звеньев меандра

$$n_{\text{опт}} = (K_{\phi}/2)^{1/2}, \quad (4.54)$$

которое округляют до ближайшего целого.

Поэтому при расчетах, определив количество звеньев n меандра по (4.54), $l_{\text{ср}}$ по (4.48) и t по (4.49), используя (4.50) и (4.51), вычисляют геометрические размеры меандра. На заключительной стадии определяют длину прямолинейного участка одного звена меандра

$$l_n = \frac{R_i - m_n R_n}{\rho_s n} b, \quad (4.55)$$

где m_n — число изгибов; $R_n = 2,55\rho_s$ — сопротивление прямоугольного изгиба (см. рис. 4.2, б), $R_n = 4\rho_s$ — сопротивление П-образного изгиба (см. рис. 4.2, б) и $R_n = 0,68\lg(r_2/r_1)$ — сопротивление изгиба закругленной формы (см. рис. 4.2, в).

Однако на практике не всегда удобно использовать квадратную форму меандра, что обусловлено топологией всей платы. В этом случае, зная габаритную площадь S_r под резистор, задаются одним из размеров меандра (A или B), определяют второй размер ($B = S_r/A$ или $A = S_r/B$) и число звеньев n меандра, используя (4.50) или (4.51), или (4.53).

Для машинного расчета геометрических размеров группы тонкопленочных резисторов из одного материала с различными значениями K_{ϕ} можно воспользоваться программой, структурная схема которой приведена на рис. 4.3. В качестве исходных используют данные по электрическим, конструктивно-технологическим и эксплуатационным требованиям, а также параметры выбранной резистивной пленки. В результате расчета определяется топология резисторов, их геометрические размеры и суммарная площадь.

Проектирование подгоняемых резисторов. При проектировании пленочных резисторов повышенной точности применяют специальные конструкции (рис. 4.4), допускающие ступенчатую и плавную подгонку их сопротивлений. Конструкция резисторов для ступенчатой подгонки (рис. 4.4, а—в) предусматривает две части: основную длиной l_0 и дополнительную с подгоночными секциями длиной l_c , причем шаг подгонки может быть постоянным (рис. 4.4, а, в) и переменным (рис. 4.4, б). Ступенчатая подгонка резисторов осуществляется удалением металлических перемычек в подгоночных секциях.

Проектирование подгоняемых резисторов сводится к определению длины и количества подгоночных секций. Методика расчета *ступенчато подгоняемых резисторов* с постоянным и переменным шагом подгонки основана на предположении, что погрешность сопротивления определяется в основном разбросом (невоспроизведением) удельного поверхностного сопротивления. При этом значение сопротивления резистора должно находиться

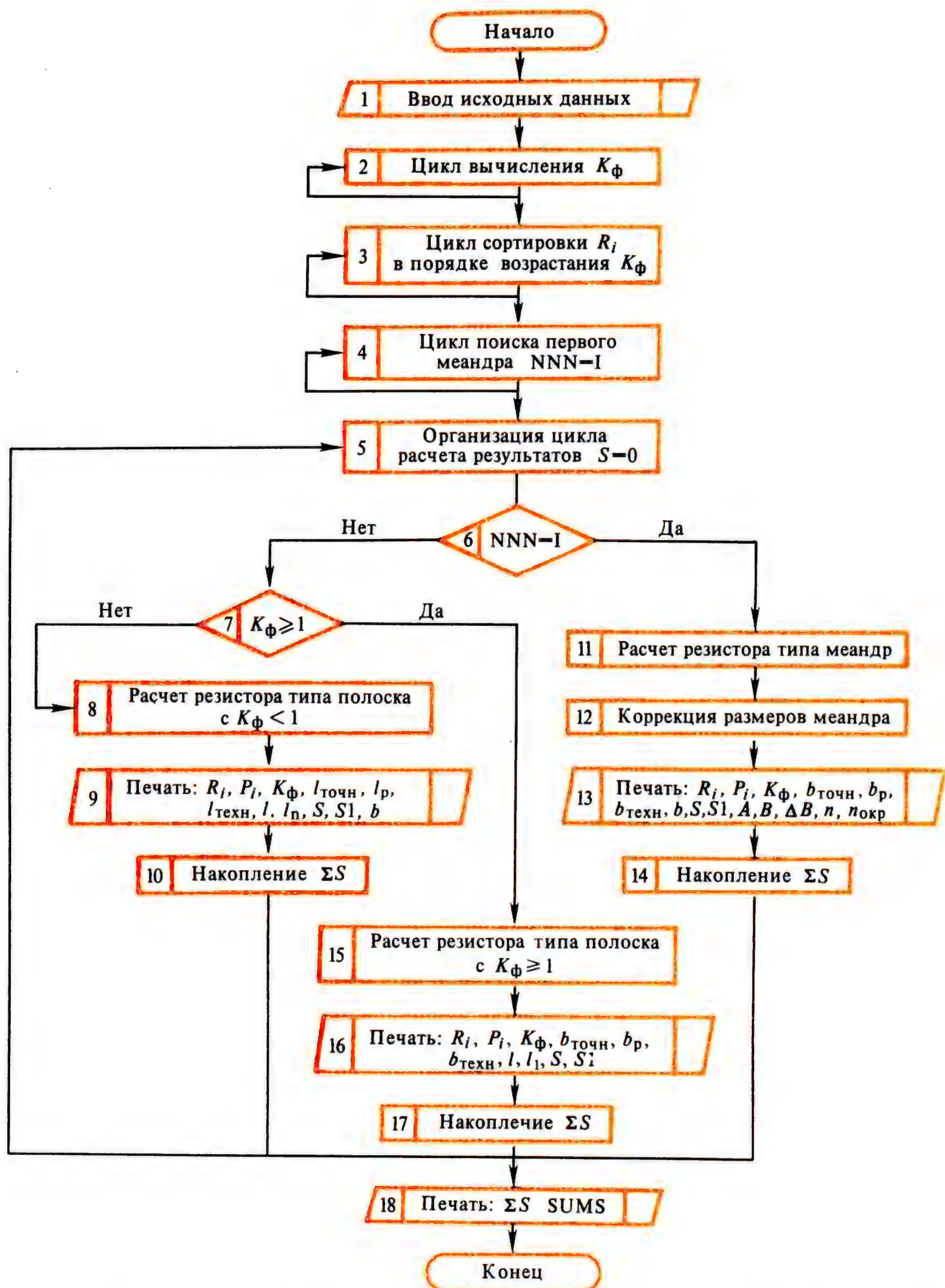


Рис. 4.3. Структурная схема программы расчета тонкопленочных резисторов в пределах поля допуска $\Delta = R_{\max} - R_{\min}$, которое больше поля рассеяния сопротивлений.

Тогда при максимальном значении удельного поверхностного сопротивления $\rho_{S \max}$ сопротивление резистора $R_{\max}$ должно определяться сопротивлением основной его части R_0 (все перемычки замкнуты), т. е.

$$R_{\max} = R_{0 \max} = \rho_{S \max} \frac{l_0}{b} \quad (4.56)$$

При минимальном удельном поверхностном сопротивлении $\rho_{S \min}$ требуемое значение сопротивления резистора должно находиться в пределах поля допуска и определяться суммой сопротивления R_0 основной части и сопротивлений R_{ci} всех n_c последовательно включенных подгоночных секций (все перемычки разомкнуты, рис. 4.4, а, б):

$$R_{\min} \leq R_{0 \min} + \sum_{i=1}^{n_c} R_{ci} \leq R_{\max}, \quad (4.57)$$

или

$$R_{\min} \leq \rho_{S \min} \frac{l_0}{b} + \sum_{i=1}^{n_c} \rho_{S \min} \frac{l_{ci}}{b} \leq R_{\max}, \quad (4.57 \text{ а})$$

где l_{ci} — длина i -й подгоночной секции.

Если все n_c секции одинаковые, то

$$\sum_{i=1}^{n_c} R_{ci} = n_c R_c = \rho_{S \min} \frac{n_c l_c}{b} \leq R_{\min} - R_{0 \min}. \quad (4.58)$$

Максимальное значение сопротивления одной секции не должно превышать величину поля допуска, т. е.

$$R_{c \max} \approx \rho_{S \max} \frac{l_c}{b} \leq R_{\max} - R_{\min}. \quad (4.59)$$

Из (4.59) можно определить длину одной подгоночной секции, а при совместном решении уравнений (4.58) и (4.59) — количество однотипных секций

$$n_c = \frac{R_{\min} - R_{0 \min}}{R_{c \min}} = \frac{R_{\min} - R_{0 \min}}{R_{\max} - R_{\min}} \frac{\rho_{S \max}}{\rho_{S \min}}. \quad (4.60)$$

Порядок расчета следующий. По заданным значениям R_i , δR , ρ_s , $\delta \rho_s$, P_i и P_0 , принимая $\delta R = \delta \rho_s$, определяют границы поля рассеяния $R_{\max}^*$ и $R_{\min}^*$:

$$R_{\max}^* = R_{\max} = R_i (1 + \delta \rho_s), \quad (4.61)$$

$$R_{\min}^* = R_{\min} = R_{\max} \frac{1 - \delta \rho_s}{1 + \delta \rho_s}. \quad (4.62)$$

Затем определяют ширину b резистора исходя из допустимой мощности рассеяния:

$$b \geq \left(\frac{P \rho_{S \max}}{P_0 R_{\max}} \right)^{1/2}. \quad (4.63)$$

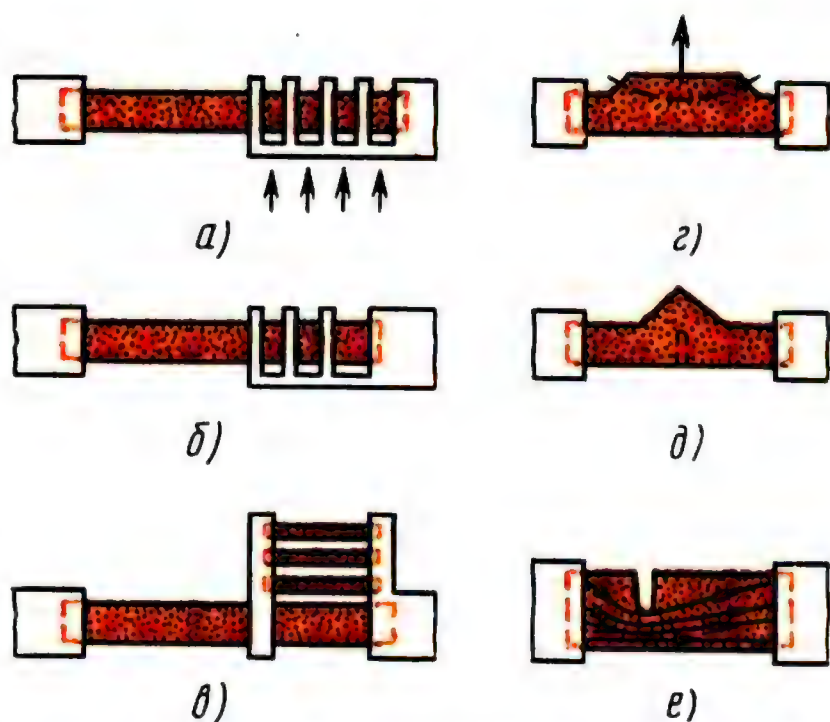


Рис. 4.4. Конфигурации пленочных резисторов со ступенчатой (а — в) и плавной (г — е) подгонкой

Используя (4.56), определяют длину l_0 основной части резистора, а по выражению (4.60) — количество секций n_c . Полученное значение n_c округляют до ближайшего большего целого числа. С помощью выражения (4.59) определяют длину подгоночной секции:

$$l_c = \frac{(R_{\max} - R_{\min}) b}{\rho_{S \max}}. \quad (4.64)$$

Полученное из (4.64) значение l_c должно быть больше технологических ограничений $l_{\min}$. Если условие $l_c \geq l_{\min}$ не выполняется, то принимают $l_c = l_{\min}$ и рассчитывают ширину b_c секции по выражению (4.59).

При проектировании резисторов с переменным шагом подгонки (используется с целью сокращения количества элементов подгонки) применяют закон изменения шага подгонки в виде ряда $l_{c1}, l_{c2} = 2^1 l_{c1}, l_{c3} = 2^2 l_{c1}, \dots, l_{cn} = 2^{n_c-1} l_{c1}$, соответствующего членам геометрической прогрессии со знаменателем $q = 2$. В этом случае выражение (4.58) преобразуется к виду

$$R_{\min} - R_{0\min} = \rho_{S \min} \sum_{i=1}^{n_c} l_{ci} / b = (2^{n_c} - 1) R_{c1\min}, \quad (4.65)$$

где $R_{c1\min} = \rho_{S \min} l_{c1} / b$ — минимальное сопротивление самой короткой секции. Максимальное сопротивление $R_{c1\max}$ самой короткой секции должно равняться допуску:

$$R_{c1\max} = \rho_{S \max} l_{c1} / b = R_{\max} - R_{\min}. \quad (4.66)$$

Необходимое количество секций определяют из соотношений (4.66), (4.65):

$$n_c \geq 3,3 \lg \left(\frac{R_{\min} - R_{0\min}}{R_{\max} - R_{\min}} \frac{\rho_{S \max}}{\rho_{S \min}} + 1 \right), \quad (4.67)$$

а длину самой короткой секции — из выражения (4.66).

На практике, когда известна точность δ' воспроизведения резистора без подгонки, можно сначала определить общую длину

области подгонки $l_n = \sum_{i=1}^{n_c} l_{ci} = 2b K_\phi \delta'$ и количество необходимых секций $n_c \geq 1 + \log_2(\delta'/\delta)$. Длину секций находят делением l_n на 2, 4, 8 и т. д. в зависимости от значения n_c .

При проектировании резисторов с плавной подгонкой производят расчет значения ширины b_p резистора по (4.42) исходя из отсутствия локального перегрева и $\rho_{S \min}$. В зависимости от отношения $R_i/R_{0\min}$ и ширины b_p определяют максимальную глубину разреза $t_{p \max}$, с помощью которого сопротивление резистора подгоняется в границы поля допуска. Для этого используют выражение

$$\frac{R_i}{R_{\min}} = \frac{1}{t_{p \max}/b} \ln \frac{1}{1 - t_{p \max}/b}. \quad (4.68)$$

На практике, как правило, пользуются графической зависимостью $t_{p \max}/b = f(R_i/R_{\min})$. Для определения ширины b и длины l резистора используют соотношения

$$b = b_P / (1 - t_{p \max}/b), \quad l = R_{\max} b / \rho_{S \max}.$$

В конструкции резисторов предусматривают места плавной подгонки (рис. 4.4, $z-e$). Ступенчатая подгонка обеспечивает точность до единиц процентов, а плавная — до сотен долей процента.

Расчет толсто пленочных резисторов. Расчет резисторов на основе толстых пленок осуществляют аналогично расчету тонкопленочных резисторов прямоугольной формы с той разницей, что в исходных данных отсутствуют данные по точности воспроизведения $\gamma_{\rho S}$, Δl и Δb (используется только погрешность изготовления резисторов до подгонки γ_R), а сам расчет геометрических размеров производят лишь с учетом конструктивно-технологических ограничений и мощности рассеяния.

Поскольку в процессе производства толсто пленочных резисторов трудно обеспечить приемлемую точность сопротивления резисторов без подгонки, расчет осуществляют с заведомо меньшим значением R_i . При этом все резисторы должны иметь прямоугольную форму с $0,2 \leq K_{\phi} \leq 6$. При этом допускается в одной ИМС использование различных паст, но не более трех с одной стороны платы. Вначале все резисторы группируют по номинальным значениям сопротивлений и для каждой группы определяют $\rho_{S \text{ опт}}$, по значению которого с помощью данных табл. 4.2 выбирают резистивную пасту и определяют коэффициент формы K_{ϕ} .

В случае, когда $K_{\phi} \geq 1$, определяют ширину $b_{\text{расч}}$ резистора из условия

$$b_{\text{расч}} \geq \max \{ b_{\text{техн}}, b_P \}, \quad (4.69)$$

где $b_{\text{техн}} = 0,8$ мм, а

$$b_P = [(K_P P_i) / (P_0 K_{\phi})]^{1/2} \quad (4.70)$$

Входящий в (4.70) коэффициент запаса мощности, учитывающий подгонку резистора, $K_P = 1 + \gamma_R/50$ (при $\gamma_R = 50\%$ $K_P = 2$).

Расчетную длину резистора определяют как $l_{\text{расч}} = b_{\text{расч}} K_{\phi}$. Полученные расчетные значения $b_{\text{расч}}$ и $l_{\text{расч}}$ корректируют в сторону уменьшения R_i путем округления до значений, кратных шагу координатной сетки, с учетом масштаба чертежа топологии (значение $b_{\text{расч}}$ корректируют в большую сторону, а $l_{\text{расч}}$ — в меньшую).

На заключительной стадии определяют полную длину $l_{\text{полн}}$ резистивной полоски с учетом перекрытия с контактными площадками $l_{\text{полн}} = l + 2e$ и площадь, занимаемую резистором. Требуемое значение сопротивления достигается плавной лазерной подгонкой. При подгонке разрез формируют либо сначала

поперек резистора, затем — вдоль резистора, либо под углом. Точность изготовления резисторов с подгонкой в условиях массового производства достигает 2%.

Для оптимального проектирования толстопленочных резисторов можно воспользоваться программой расчета на ЭВМ, структурная схема которой приведена на рис. 4.5.

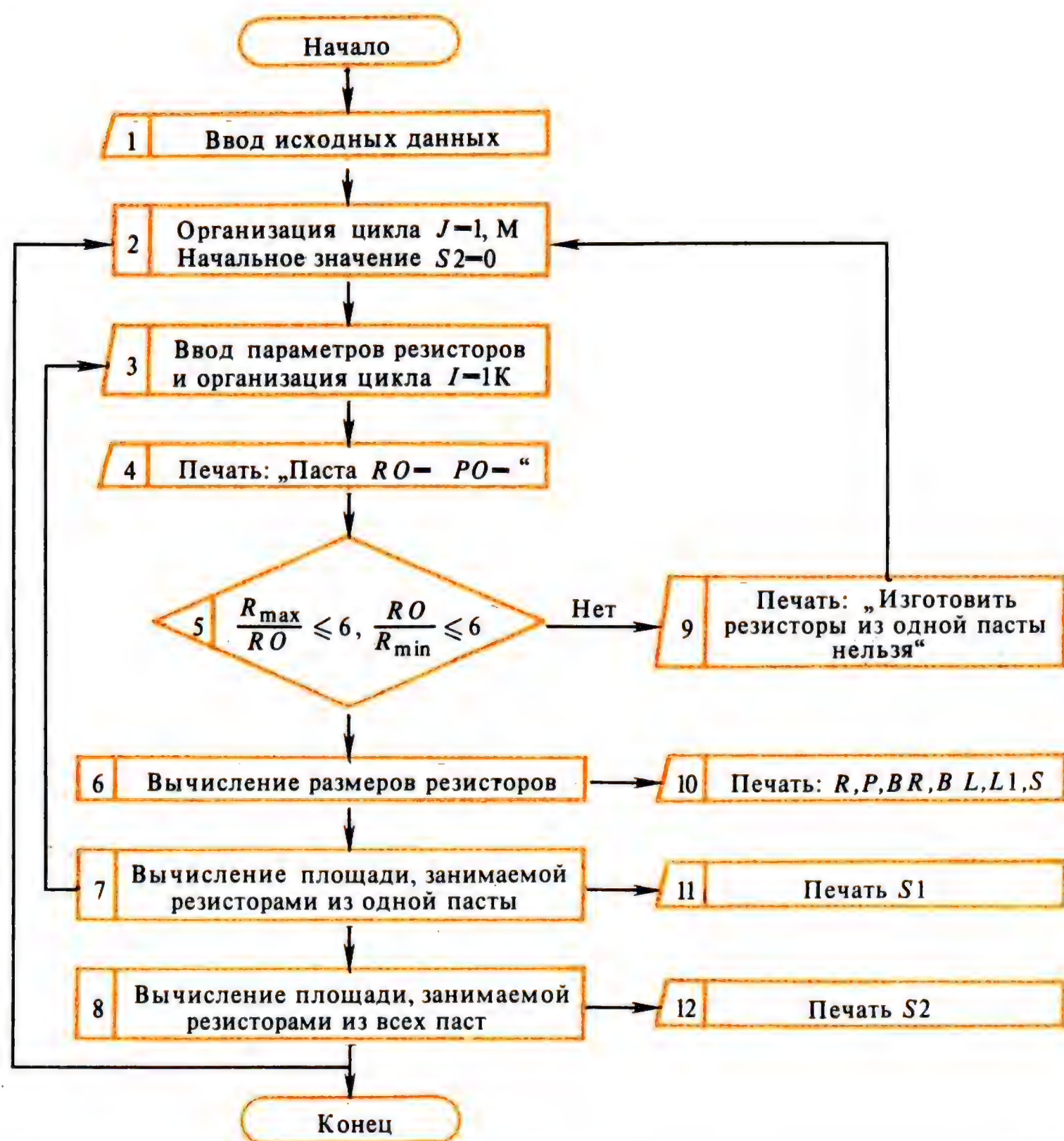


Рис. 4.5. Структурная схема программы расчета толстопленочных резисторов

Проектирование резисторов состоит в выборе материала (материалов) для контактных площадок (см. табл. 4.2, 4.4) и вычерчивании топологии резисторов с геометрическими размерами резистивных полосок, полученных в результате расчета, и контактных площадок с учетом рекомендаций и конструктивно-технологических ограничений. При проектировании топологии резисторов сложной формы контактные площадки необходимо располагать так, чтобы обеспечить отсутствие погрешности из-за неточности совмещения резистивных полосок и контактных площадок.

§ 4.7. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ПЛЕНОЧНЫХ КОНДЕНСАТОРОВ

В некоторых типах гибридных ИМС наряду с резисторами наиболее распространенными пассивными элементами являются пленочные конденсаторы, которые во многом определяют схемотехнические и эксплуатационные характеристики ИМС. Так, качество и надежность большинства линейных гибридных ИМС в значительной мере зависят от качества и надежности тонкопленочных конденсаторов, что определяется их конструкцией и технологией изготовления.

Конструктивно-технологические особенности и основные параметры. В гибридных ИМС применяют тонкопленочные и толсто-пленочные конденсаторы с простой прямоугольной (квадратной) и сложной формами (рис. 4.6). Пленочный конденсатор представляет собой многослойную структуру, нанесенную на диэлектрическую подложку (рис. 4.6, а). Для ее получения на подложку 1 последовательно наносят три слоя: проводящий 2, выполняющий роль нижней обкладки, слой диэлектрика 3 и проводящий слой 4, выполняющий роль верхней обкладки конденсатора.

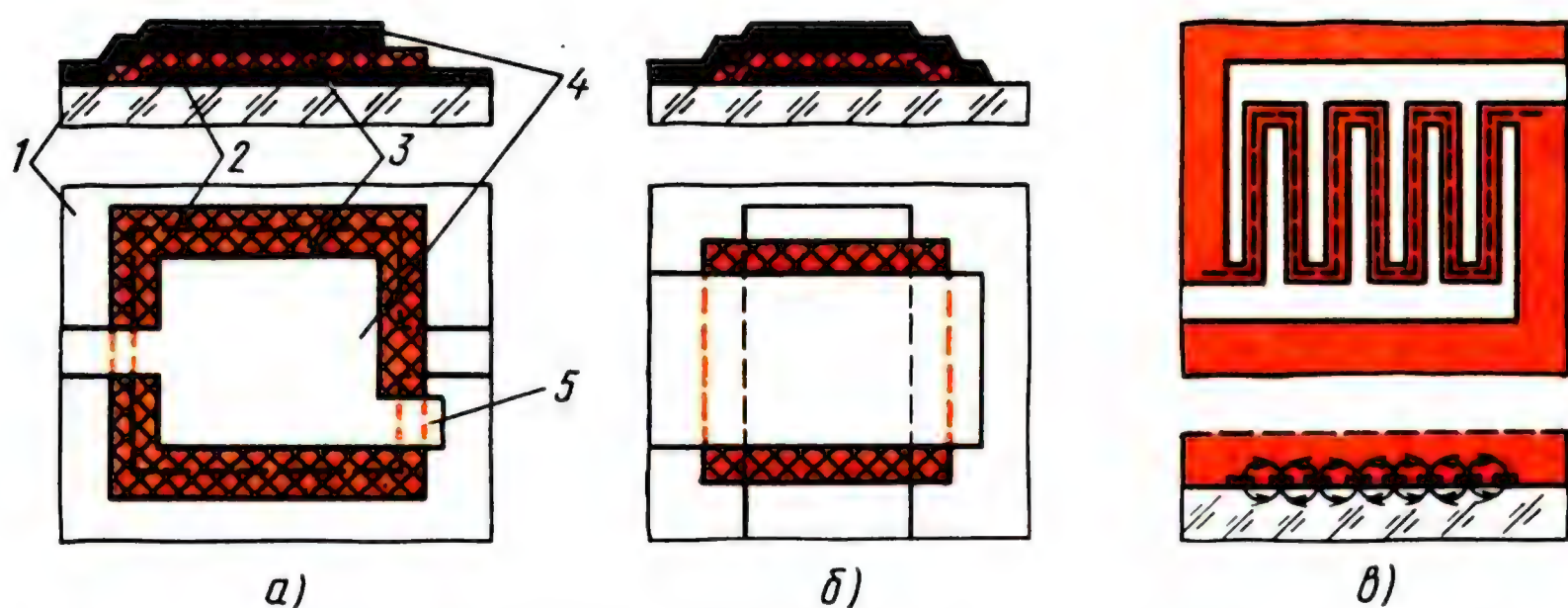


Рис. 4.6. Конструкции пленочных конденсаторов с обкладками прямоугольной формы (а) в виде пересекающихся проводников (б) и «гребенки» (в)

Пленочные конденсаторы характеризуются совокупностью следующих параметров: номинальным значением емкости C ; допуском на емкость $\pm \delta C$; рабочим напряжением U_p ; добротностью Q или тангенсом угла потерь $\operatorname{tg} \delta$; сопротивлением утечки $R_{ут}$, коэффициентом остаточной поляризации K_p , температурным коэффициентом емкости ТКЕ; коэффициентом старения $K_{ст C}$; диапазоном рабочих частот Δf ; интервалом рабочих температур ΔT ; надежностью и др.

Конкретные значения этих параметров зависят от выбора используемых материалов для диэлектрика и обкладок, технологического способа формирования самой структуры и конструкции. Конструкция конденсатора должна обеспечивать воспроизводимость параметров при минимальных габаритах в процессе

изготовления и совместимость изготовления с другими элементами.

Конструкция (рис. 4.6, а), в которой контур верхней обкладки вписывается в контур нижней обкладки, предназначена для реализации конденсаторов повышенной емкости (сотни-тысячи пикофарад). Ее особенностью является то, что несовмещение контуров обкладок не сказывается на воспроизведении емкости (для устранения погрешности из-за площади вывода верхней обкладки предусмотрены компенсаторы 5), а распространение диэлектрика за контуры обеих обкладок гарантирует надежную изоляцию обкладок при их предельном несовмещении.

Для конденсаторов небольшой емкости (десятки пикофарад) целесообразна конструкция (рис. 4.6, б) в виде пересекающихся проводников одинаковой ширины, разделенных слоем диэлектрика. Емкость конденсатора данной конструкции нечувствительна к смещению обкладок из-за неточности их совмещения.

Для реализации высокочастотных конденсаторов применяют гребенчатую конструкцию (рис. 4.6, в), в которой обкладки имеют форму гребенчатых проводников, а диэлектрик является составным типа «подложка — воздух» или «подложка — диэлектрическое покрытие».

Значение емкости пленочного конденсатора определяют по известной формуле

$$C = \epsilon \epsilon_0 S / 4\pi d = 0,0885 \epsilon S / d, \quad (4.71)$$

где ϵ — относительная диэлектрическая проницаемость диэлектрика; S — площадь перекрытия диэлектрика обкладками; d — толщина диэлектрика.

Для конденсаторов многослойной структуры, состоящей из последовательно нанесенных диэлектрических и проводящих слоев, емкость

$$C = 0,0885 \epsilon n S / d, \quad (4.71a)$$

где n — количество диэлектрических слоев.

Подобно материалу резистивной пленки слой диэлектрика, параметры ϵ и d которого определяют емкость конденсатора, с точки зрения технологичности, воспроизводимости и стабильности свойств характеризуется оптимальным отношением ϵ/d для каждого материала и способа его нанесения. Поэтому емкость C конденсатора удобно выражать через удельную емкость

$$C = C_0 S, \quad (4.72)$$

где $C_0 = 0,0885 \epsilon / d$ — постоянная величина для каждого материала.

Как следует из (4.72), для изготовления конденсаторов с малой занимаемой площадью необходимо применять материалы, характеризующиеся максимальным значением C_0 , т. е. материалы с максимальной диэлектрической проницаемостью ϵ и минималь-

ной толщиной d . Однако минимальная толщина d диэлектрического слоя даже в случае выполнения требований по технологичности и воспроизводимости ограничена значением рабочего напряжения U_p на конденсаторе.

Известно, что электрическая прочность конденсатора определяется выражением

$$E_{\text{пр}} = U_{\text{пр}}/d, \quad (4.73)$$

где $E_{\text{пр}}$ — напряженность электрического пробоя диэлектрика (постоянная величина для каждого материала).

Следовательно, для обеспечения нормальной работы конденсатора необходимо, чтобы $U_p < U_{\text{пр}}$, что возможно при соответствующем выборе толщины диэлектрика. Минимальную толщину диэлектрика определяют из выражения (4.73), если $U_{\text{пр}} = k_3 U_p$:

$d = k_3 U_p / E_{\text{пр}},$

(4.74)

где $k_3 = U_{\text{пр}}/U_p$ — коэффициент запаса, принимаемый равным 2—3 для большинства структур пленочных конденсаторов.

Поэтому рабочее напряжение U_p конденсатора обеспечивается выбором соответствующего материала диэлектрика с определенным значением $E_{\text{пр}}$ и необходимой толщиной диэлектрического слоя d .

Допуск на номинальную емкость δC определяется относительным изменением емкости C конденсатора, обусловленным производственными погрешностями и дестабилизирующими факторами из-за изменения температуры и старения материалов. В процессе изготовления пленочного конденсатора возможен разброс его удельной емкости C_0 и геометрических размеров обкладок. Из выражений (4.71) и (4.72) следует, что максимальное значение технологической погрешности емкости

$$\frac{\Delta C}{C} = \Delta C_0 / C_0 + \Delta S / S = \Delta \epsilon / \epsilon + \Delta d / d + \Delta S / S, \quad (4.75)$$

где $\Delta \epsilon$, Δd , ΔS — абсолютные погрешности воспроизведения диэлектрической проницаемости, толщины диэлектрика и площади конденсатора соответственно.

Поскольку воспроизведение удельной емкости C_0 и площади S конденсатора достигается взаимно независимыми технологическими операциями, математическое ожидание относительного отклонения емкости $M(\Delta C/C)$ и относительное среднеквадратическое отклонение емкости $\bar{\sigma}_C = \sigma_C / C$ определяются выражениями

$$M(\Delta C/C) = M(\Delta C/C_0) + M(\Delta S/S), \quad (4.76)$$

$$\bar{\sigma}_C^2 = \bar{\sigma}_{C_0}^2 + \bar{\sigma}_S^2, \quad (4.77)$$

где $\bar{\sigma}_{C_0} = \sigma_{C_0}/C_0$, $\bar{\sigma}_S = \sigma_S/S$, σ_{C_0} , σ_S — относительные и абсолютные среднеквадратические отклонения удельной емкости и площади.

Погрешность воспроизведения удельной емкости C_0 зависит от технологических факторов нанесения слоя диэлектрика, а погрешность воспроизведения площади S кроме технологических факторов зависит от конструкции конденсатора и формы обкладок. В общем случае

$$\overline{\sigma}_S^2 = \overline{\sigma}_A^2 + \overline{\sigma}_B^2 + 2r_{AB}\overline{\sigma}_A\overline{\sigma}_B, \quad (4.78)$$

где $\overline{\sigma}_A$, $\overline{\sigma}_B$ — относительные среднеквадратические отклонения линейных размеров A и B , определяющих площадь $S=AB$; r_{AB} — коэффициент корреляционной связи между отклонениями размеров A и B .

Когда размеры A и B верхней обкладки конденсатора, площадь которой определяет его емкость, формируются в процессе одной технологической операции (рис. 4.6, а), $r_{AB} \approx +1$. Для конструкции рис. 4.6, б емкость конденсатора определяется площадью перекрытия диэлектрика обеими обкладками, линейные размеры которых формируются независимо, $r_{AB} \approx 0$.

Следует отметить, что γ_S существенно зависит также от формы верхней обкладки конденсатора (рис. 4.6, а). При $\Delta A = \Delta B$

$$\gamma_S = \Delta A(1 + K_\phi)/(K_\phi S)^{1/2}, \quad (4.79)$$

где $K_\phi = A/B$ — коэффициент формы обкладок (при квадратной форме обкладок, когда $A=B$ и $K_\phi=1$, значение γ_S минимально).

При этом значение γ_S , вычисляемое по (4.79), не должно превышать максимально допустимого, т. е. $\gamma_S \leq \gamma_{S \text{ доп}}$.

Отсюда следует, что при выбранном из топологических соображений значении K_ϕ площадь верхней обкладки

$$S \geq (\Delta A/\gamma_{S \text{ доп}})^2(1 + K_\phi)^2/K_\phi. \quad (4.80)$$

Выражение (4.80) может быть использовано для определения максимального значения $C_{0 \text{ точн}}$ исходя из обеспечения требуемой точности конденсатора:

$$C_{0 \text{ точн}} = C(\gamma_{S \text{ доп}}/\Delta A)^2 K_\phi/(1 + K_\phi)^{1/2}. \quad (4.81)$$

В данном случае при заданной технологии значение $\gamma_{S \text{ доп}}$ определяется из формулы для *полной относительной погрешности* емкости γ_C конденсатора:

$$\gamma_C = \gamma_{C_0} + \gamma_{S \text{ доп}} + \gamma_{C_T} + \gamma_{C_{\text{ст}}} \quad (4.82)$$

Здесь $\gamma_{C_0} = \Delta C/C_0$ — относительная погрешность удельной емкости в условиях конкретного производства (зависит от материала и погрешности воспроизведения толщины диэлектрика); $\gamma_S = \Delta S/S$ — относительная погрешность площади (зависит от формы, площади и погрешности линейных размеров обкладок); γ_{C_T} — относительная температурная погрешность (зависит в основном от ТКС материала диэлектрика); $\gamma_{C_{\text{ст}}}$ — относительная погрешность, обусловленная старением пленок конденсатора (зависит от материала и метода защиты).

Добротность Q пленочного конденсатора обусловлена потерями энергии в конденсаторе:

$$Q = (\operatorname{tg} \delta)^{-1} = (\operatorname{tg} \delta_d + \operatorname{tg} \delta_{об})^{-1}, \quad (4.83)$$

где $\operatorname{tg} \delta$, $\operatorname{tg} \delta_d$, $\operatorname{tg} \delta_{об}$ — тангенс угла диэлектрических потерь в конденсаторе, диэлектрике, обкладках и выводах соответственно.

Потери в диэлектрике обусловлены свойствами материала диэлектрика на определенной частоте f и определяются суммой миграционных и дипольно-релаксационных потерь:

$$\operatorname{tg} \delta_d = 2/f\epsilon\epsilon_0\rho_V + 2\pi\tau(\epsilon_v - \epsilon_n)/\epsilon[1 + (2\pi f\tau)]^2, \quad (4.84)$$

где ρ_V — удельное сопротивление пленки диэлектрика; τ — время релаксации; ϵ_v и ϵ_n — значения относительной диэлектрической постоянной на высоких и низких частотах.

Тангенс угла в обкладках и выводах конденсатора

$$\operatorname{tg} \delta_{об} = 4\pi f(r_{об} + r_v)C, \quad (4.85)$$

где $r_{об}$ — последовательное сопротивление обкладок; r_v — сопротивление выводов.

В практических расчетах $\operatorname{tg} \delta_d$ — справочная величина, а $\operatorname{tg} \delta_{об}$ определяется в зависимости от конфигурации конденсатора, материала и формы обкладок.

Сопротивление утечки конденсатора обусловлено наличием тока утечки $I_{ут}$, до которого уменьшается ток в цепи при зарядке конденсатора, и определяется отношением напряжения U , приложенного к конденсатору, к значению этого тока:

$$R_{ут} = U/I_{ут} = U/I_{нач} \exp(-\tau/rC), \quad (4.86)$$

где $I_{нач}$ — начальный ток в зарядной цепи; r — активное сопротивление зарядной цепи.

Наличие в диэлектрике конденсатора различных дефектов и неоднородность его структуры (слоистость, пористость, присутствие примесей, влаги и т. д.) обуславливает в нем определенное количество свободных зарядов, способных перемещаться под действием поля. Часть из них вызывает поляризацию диэлектрика, которая выражается коэффициентом остаточной поляризации:

$$K_p = \frac{U_{ост}}{U_p} 100, \quad (4.87)$$

где $U_{ост}$ — остаточная разность потенциалов, возникающая на обкладках конденсатора после его разрядки.

Температурный коэффициент емкости ТКС характеризует отклонение емкости, обусловленное изменением температуры на величину ΔT . Его среднее значение в интервале температур ΔT аналитически определяют путем деления левой и правой частей выражения (4.75) на ΔT :

$$\text{TKC} = (\Delta C/C)/\Delta T = \alpha_C = \alpha_\epsilon + \alpha_d + 2\alpha_l, \quad (4.88)$$

где α_l , α_e , α_d — температурные коэффициенты обкладок конденсатора, диэлектрической проницаемости и толщины диэлектрика соответственно.

Поскольку все слои конденсатора жестко сцеплены между собой, а нижняя обкладка — с подложкой, $\alpha_l \approx \alpha_n$. Так как значение ТКЛР подложек мало ($\alpha_n < 8 \cdot 10^{-6} \text{ град}^{-1}$) и ему соответствует α_d , то ТКС определяется α_e , т. е. $\alpha_C \approx \alpha_e$.

Коэффициент старения определяет изменение емкости конденсатора, которое происходит вследствие деградационных явлений в пленке диэлектрика за время Δt :

$$K_{стC} = (\Delta C / C) / \Delta t \approx K_{ст\epsilon}, \quad (4.89)$$

где $K_{ст\epsilon}$ — коэффициент старения диэлектрической проницаемости.

Современная технология позволяет получать тонкопленочные конденсаторы любой конструкции (см. рис. 4.6) с емкостью $100 \cdot 10^3 \text{ пФ}$, допуском $\pm(5 \div 20)\%$, $U_p = 6 \div 15 \text{ В}$, $\text{ТКС} = (-0,2 \div +5)^\circ \text{С}^{-1}$, добротностью $Q = 10 \div 100$ и $K_{стC} < 5 \cdot 10^{-5} \text{ ч}^{-1}$. При этом форма конденсатора может быть не только прямоугольной, но и фигурной для наилучшего использования площади подложки.

Толстопленочные конденсаторы изготовляют только прямоугольной (квадратной) формы (рис. 4.6, а), без компенсаторов с емкостью 50—2500 пФ и допуском $\pm 15\%$.

Расчет тонкопленочных конденсаторов. Исходными данными для расчета тонкопленочных конденсаторов являются: номинальная емкость $C_n [\text{пФ}]$; допуск на номинал $\pm \delta C [\%]$; максимальное рабочее напряжение $U_p [\text{В}]$; рабочая частота $f [\text{Гц}]$; тангенс угла потерь $\text{tg } \delta$; диапазон рабочих температур $\Delta T [^\circ \text{С}]$; технологические данные и ограничения, в том числе погрешность воспроизведения удельной емкости $\gamma_{C_0} [\%]$ и линейных размеров обкладок ΔA , ΔB или их относительные среднеквадратические отклонения $\bar{\sigma}_p, \bar{\sigma}_A, \bar{\sigma}_B$, коэффициент старения $K_{стC} [\text{ч}^{-1}]$; продолжительность работы или хранения $t_{хр}$ и др.

Расчет тонкопленочных конденсаторов производят в такой последовательности.

1. По заданной технологии и данным табл. 4.3 выбирают материал диэлектрика. Критериями выбора материала являются максимальные значения ϵ , $E_{пр}$ и минимальные значения ТКС, $\text{tg } \delta$, $K_{стC}$. Отметим, что на выбор материала диэлектрика существенно влияет область применения ИМС. Так, конденсаторы на основе ИБС и АСС, которые обладают наибольшей диэлектрической постоянной ϵ , применяют в линейных ИМС на частотах до 10 МГц, когда требуется высокая степень интеграции, повышенная стабильность параметров и надежность в эксплуатации. В ИМС частотной селекции и БИС, работающих при высоких температурах, целесообразно использование конденсаторов на основе БСС, которые обладают наименьшим ТКС и наибольшими значениями Q , $E_{пр}$ в широком диапазоне частот и температур.

Конденсаторы на основе SiO и GeO , имевшие ранее широкое

распространение ввиду простоты технологии, в настоящее время находят ограниченное применение из-за недостаточно высокой стабильности и надежности.

2. Из условия обеспечения электрической прочности с помощью (4.74) определяют минимальную толщину диэлектрика. Значение d должно находиться в пределах 0,2—0,8 мкм.

3. Определяют удельную емкость конденсатора исходя из условий электрической прочности:

$$C_{0V} = 0,0885\varepsilon/d. \quad (4.90)$$

4. В зависимости от требуемых значений C_i и δC и руководствуясь рекомендациями (4.78) выбирают конструкцию и форму конденсатора.

5. Определяют относительную температурную погрешность

$$\gamma_{CT} = TKS \cdot \Delta T, \quad (4.91)$$

а по (4.89) — относительную погрешность $\gamma_{C_{CT}}$, обусловленную старением.

6. Используя (4.82), определяют допустимую погрешность площади конденсатора при условиях $\gamma_C \leq \delta C$, $\gamma_{C_0} \leq 5\%$:

$$\gamma_{S_{\text{доп}}} = \gamma_C - \gamma_{C_0} - \gamma_{CT} - \gamma_{C_{CT}}. \quad (4.92)$$

При этом $\gamma_{S_{\text{доп}}} > 0$.

7. По конструктивно-технологическим данным на ограничение линейных размеров ($\Delta A = \Delta B$) и выбранному значению K_ϕ с помощью (4.81) определяют максимальное значение удельной емкости $C_{0\text{точн}}$.

8. Выбирают минимальную удельную емкость из условия

$$C_0 \leq \min\{C_{0V}, C_{0\text{точн}}\}, \quad (4.93)$$

которое обеспечивает заданное значение U_p и требуемое значение δC .

9. По заданному значению C_i и полученному по (4.93) значению C_0 определяют коэффициент, учитывающий краевой эффект:

$$K = \begin{cases} 1 & \text{при } C_i/C_0 > 0,05 \text{ см}^2, \\ 1,3 - 6C_i/C_0 & \text{при } 0,01 \text{ см}^2 \leq C_i/C_0 \leq 0,05 \text{ см}^2. \end{cases} \quad (4.94)$$

10. Определяют площадь перекрытия диэлектрика обкладками конденсатора с учетом коэффициента K :

$$S = C_i/C_0 K. \quad (4.95)$$

При этом, если в результате расчетов по (4.94), (4.95) $S < 0,01 \text{ см}^2$, то необходимо выбрать другой материал диэлектрика с меньшим значением ε или увеличить его толщину d в возможных пределах. Если окажется, что $S > 2 \text{ см}^2$, то требуется выбрать другой диэлектрик с большим значением ε либо использовать дискретный конденсатор.

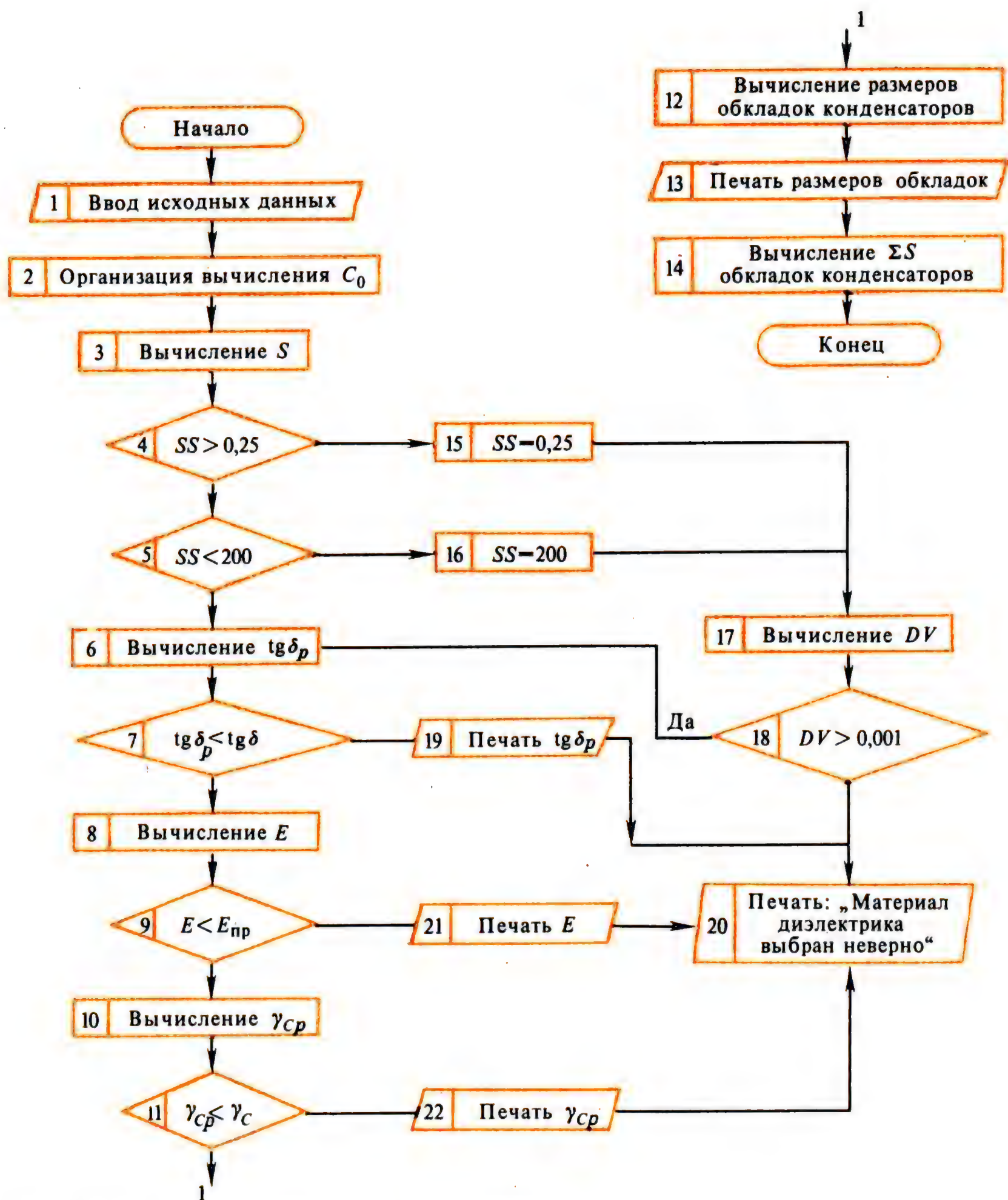


Рис. 4.7. Структурная схема программы расчета тонкопленочных конденсаторов

11. С учетом коэффициента K_{ϕ} определяют размеры верхней обкладки. Для обкладок квадратной формы ($K_{\phi} = 1$) $A_v = B_v = \sqrt{S}$. Полученные A_v и B_v округляют до значений, кратных шагу координатной сетки с учетом масштаба топологического чертежа.

12. С учетом допусков на перекрытие определяют размеры нижней обкладки

$$A_n = A_v + 2q; \quad B_n = B_v + 2q \quad (4.96)$$

и диэлектрика

$$A_d = A_n + 2f; \quad B_d = B_n + 2f, \quad (4.97)$$

где q — размер перекрытия нижней и верхней обкладок; f — размер перекрытия нижней обкладки и диэлектрика.

Для конструкции рис. 4.6, б $q=0$, $A_n=A_v$, $B_n=B_v$.

13. Определяют занимаемую конденсатором площадь $S_c = A_d B_d$.

14. По выражениям (4.24), (4.85), (4.83) и данным табл. 4.3, 4.4 определяют диэлектрические потери (полученное значение $\operatorname{tg} \delta_p$ не должно превышать заданного), а с помощью (4.73), (4.82) оценивают обеспечение электрического режима и точности конденсатора в заданных условиях эксплуатации.

При проектировании группы конденсаторов расчет начинают, как правило, с конденсатора, имеющего наименьшее значение емкости. В этом случае целесообразно пользоваться программой расчета на ЭВМ, структурная схема которой приведена на рис. 4.7.

Расчет толстопленочных конденсаторов. Проектирование, а следовательно, расчет толстопленочных конденсаторов производят с учетом следующей за изготовлением их подгонки до заданного номинала. Поэтому расчет на точность не выполняют.

Сначала по исходным данным, которые аналогичны данным для тонкопленочных конденсаторов, и данным табл. 4.3 выбирают тип диэлектрической пасты и с помощью (4.72) определяют площадь верхней обкладки:

$$S_v = C_i / C_0. \quad (4.98)$$

Затем, задавшись приемлемым линейным размером (для прямоугольной формы) или приняв $A_v = B_v$ (для квадратной формы, $K_\phi = 1$) с помощью (4.96), (4.97) рассчитывают геометрические размеры обкладок и диэлектрика. При этом учитывают, что значения q и f обусловлены толстопленочной технологией. После этого определяют площадь, занимаемую конденсатором, и производят оценку добротности и стабильности.

При проектировании группы конденсаторов можно воспользоваться программой расчета на ЭВМ (рис. 4.8).



Рис. 4.8. Структурная схема программы расчета толстопленочных конденсаторов

Проектирование конденсаторов состоит в вычерчивании их топологии по результатам расчетов с учетом конструктивно-технологических ограничений. Выводы обкладок должны быть направлены в противоположные стороны. В тонкопленочных конденсаторах при проектировании верхней обкладки предусматривают компенсаторы, по форме и площади соответствующие выводу этой обкладки. Располагают компенсаторы на стороне, противоположной выводу.

§ 4.8. РАСЧЕТ И ПРОЕКТИРОВАНИЕ ПЛЕНОЧНЫХ ПРОВОДНИКОВ И КОНТАКТНЫХ ПЛОЩАДОК

Для разводки питания и заземления, а также для соединения элементов и компонентов в гибридных ИМС согласно электрической схеме используют пленочные проводники, которые в местах соединений с пленочными элементами образуют контактные площадки (переходы). Контактные площадки в гибридных ИМС формируют для присоединения выводов компонентов и внешних выводов корпуса. Общие требования, предъявляемые к пленочным проводникам и контактными площадкам, многообразны и противоречивы. Они должны с минимальными потерями подводить напряжение к функциональным элементам, с минимальными искажениями передавать сигналы, обеспечивать требуемый уровень надежности и т. д.

В гибридных ИМС одного конструктивно-технологического исполнения с целью обеспечения технологичности для пленочных проводников и контактных площадок, как правило, применяют одни и те же материалы, которые удовлетворяют общим требованиям благодаря низкому сопротивлению и высокой адгезии к подложке. Для обеспечения адгезии зачастую их выполняют многослойными (см. табл. 4.4). Конкретные значения параметров пленочных проводников и контактных площадок — сопротивления, индуктивности, паразитной емкости и др. — определяются материалом и геометрическими размерами. Поэтому при проектировании гибридных ИМС необходимо осуществлять расчет пленочных проводников и контактных площадок с учетом требований, предъявляемых к характеристикам ИМС. Эти требования проявляются в ограничении значений следующих параметров: падения напряжения на проводнике, сопротивления проводника и контактного перехода, плотности тока через проводник, собственной емкости и индуктивности проводника, уровня помех и др.

Расчет проводников по допускаемому падению напряжения $U_{\text{доп}}$ сводится к проверке условия

$$U_{\text{пр}} = IR_{\text{пр}} \leq U_{\text{пр.доп}}, \quad (4.99)$$

где I — ток, проходящий через проводник; $R_{\text{пр}}$ — сопротивление проводника.

При этом сопротивление проводника $R_{\text{пр}}$ не должно превышать допустимого значения $R_{\text{пр.доп}}$:

$$R_{\text{пр}} = \rho sl/b \leq R_{\text{пр.доп}}, \quad (4.100)$$

где ρ_s , l , b — удельное поверхностное сопротивление, длина и ширина проводника соответственно.

Значение $R_{\text{пр.доп}}$ определяют из условия, чтобы погрешность сопротивления резистора из-за сопротивления проводника, соединенного с ним, не превышала 0,1—0,2 допуска на номинал резистора.

Поскольку допустимые плотности тока в пленочных проводниках велики, расчет плотности тока в проводниках не производят. Следовательно, обеспечение допустимого падения напряжения на проводнике при заданном значении ρ_s осуществляют расчетом по выражениям (4.99) и (4.100) соответствующих размеров l , b .

Собственная паразитная емкость пленочного проводника

$$C_{\text{пр}} = 0,0241 \varepsilon' l / \lg(4l/b), \quad (4.101)$$

где ε' — среднеарифметическое значение диэлектрической проницаемости, определяемое проницаемостью воздуха и подложки.

Емкость параллельных близлежащих проводников шириной b с расстоянием между ними $2a$ определяют по выражению

$$C = 0,0422 l \varepsilon' \text{th} [\pi a / (2d_n)] \text{cth} [\pi(a+b) / (2d_n)], \quad (4.102)$$

где d_n — толщина подложки.

Наличие паразитной индуктивности сказывается на частотах $f \geq 50$ МГц и ее значение (в мкГн) оценивают по формуле

$$L_{\text{пр}} = 0,02 l [2,3 \lg(2l/b) + 0,22b/L + 0,5]. \quad (4.103)$$

Взаимную индуктивность между параллельными проводниками равной длины рассчитывают по формуле .

$$M_{\text{св}} = 2 \cdot 10^{-3} l \{ \ln [\sqrt{1 + (l/a)^2} + l/a] - \sqrt{1 + (a/l)^2} + a/l \}, \quad (4.104)$$

где a — расстояние между осями проводников.

Наводимая при этом э. д. с. взаимной индукции

$$e_M = -M_{\text{св}}(\Delta I_a / t_{\phi}), \quad (4.105)$$

где ΔI_a — логический перепад тока в активном проводнике, являющийся источником помехи в пассивном проводнике; t_{ϕ} — длительность фронта токового перепада.

Для уменьшения магнитной связи проводники проектируют с увеличенным расстоянием или располагают их перпендикулярно друг другу.

Повышение плотности размещения элементов и компонентов на плате сопровождается уменьшением ширины пленочных проводников, что приводит к повышению их сопротивления и индуктивности и соответственно к увеличению уровня помех в проводниках.

Напряжение импульсных помех, возникающих в проводниках заземления,

$$U_n = n L_{\text{пр}}(\Delta I / t_{\phi}), \quad (4.106)$$

где n — количество одновременно переключающихся элементов.

Так, для гибридных ИМС с кристаллами ИМС ТТЛ-типа при $n=3$ в проводнике длиной 5 см и шириной 0,01 мм $U_n \approx 0,45 \div 1,125$ В. Для уменьшения уровня помех, обусловленных падением напряжений на проводниках питания и заземления, необходимо уменьшать сопротивление и индуктивность пленочных проводников за счет увеличения их толщины и ширины и уменьшения длины, что достигается в процессе проектирования. При этом шины питания и заземления проектируют в одном слое без пересечения проводников.

В гибридных ИМС контактные площадки образуют два типа контактных переходов: контактная пара «резистивная пленка — низкоомная проводящая пленка» и контактная пара из двух низкоомных пленок. Контакт характеризуется сопротивлением R_k , которое имеет существенное значение для перехода первого типа.

Исходя из электрической модели контакта, представленного на рис. 4.1, а, значение сопротивления R_k определяется формулой

$$R_k = (\rho_s \rho_k)^{1/2} / (b \operatorname{tg} \psi l_k), \quad (4.107)$$

где ρ_k — удельное переходное сопротивление контактов, Ом·мм²; $\psi \approx (\rho_s / \rho_k)^{1/2}$; l_k — длина контактной области с резистором шириной b .

Анализ выражения (4.107) показывает, что минимальное значение сопротивления переходного контакта

$$R_{k \min} = (\rho_s / \rho_k)^{1/2} / b. \quad (4.108)$$

Значение R_k отличается от $R_{k \min}$ на 10% при $\psi l_k = 1,5$. Отсюда следует, что минимальная длина контактной области

$$l_k \geq 1,5\psi = 1,5(\rho_k / \rho_s)^{1/2}. \quad (4.109)$$

Из (4.109) видно, что с увеличением удельного поверхностного сопротивления резистивной пленки необходимая длина контактной области уменьшается.

При проектировании контактных площадок с резисторами минимальную длину контактной площадки определяют из (4.109) при условии, при $R_{k \min} \leq R_{k \text{ доп}} = \gamma_{R_k} R / 2$, а ширину контактной площадки выбирают с учетом обеспечения совмещения слоев (при фотолитографическом способе изготовления резисторов она равна ширине резистора).

Проектирование контактных площадок под выводы компонентов и корпуса осуществляют исходя из способа присоединения вывода с учетом конструктивно-технологических ограничений, изложенных в § 4.5.

§ 4.9. ПРИНЦИПЫ ПРАКТИЧЕСКОГО ПРОЕКТИРОВАНИЯ И КОМПОНОВКИ ТОПОЛОГИЧЕСКОЙ СТРУКТУРЫ ГИБРИДНЫХ ИМС

Процесс проектирования топологической структуры гибридных ИМС включает последовательное выполнение целого комплекса работ по расчету пленочных элементов и их компоновке

вместе с компонентами на плате заданных размеров. Комплекс этих работ организационно и технически можно объединить в группы. При этом процесс проектирования предполагает выполнение четырех основных этапов:

- 1) определение минимальных размеров платы, выбор компонентов и типоразмера корпуса;
- 2) разработку коммутационной схемы соединений элементов на подложке;
- 3) расчет геометрических размеров и выбор формы пленочных элементов;
- 4) разработку окончательного варианта топологии — оригинала.

При выполнении каждого из этих этапов необходимо придерживаться определенных принципов, позволяющих решать поставленную задачу оптимально и комплексно, начиная с первого этапа. Общими принципами для всех этапов проектирования топологической структуры являются:

минимизация площади, занимаемой элементами, компонентами и схемой в целом; минимизация числа пересечений межэлементных соединений;

равномерное расположение элементов и компонентов по площади;

минимизация числа используемых материалов для реализации пленочных элементов;

повышение степени интеграции элементов и технологических процессов.

Каждый из этих принципов следует соблюдать при проектировании топологии гибридных ИМС для изготовления как по тонкопленочной, так и по толстопленочной технологии.

Кроме перечисленных для каждого этапа проектирования имеются специфичные принципы, которыми руководствуются в практической работе.

Особенно трудной при проектировании топологической структуры гибридных ИМС является ее компоновка (планировка) с соблюдением всех принципов и требований. Поэтому очень важна правильная организация планировки топологической структуры при выполнении первого этапа проектирования.

Первый (предварительный) этап проектирования включает в себя круг вопросов, связанных с анализом электрической схемы, схемотехнических данных, типовых технологических процессов и свойств материалов для пленочных элементов, базы данных по компонентам. Его выполняют с целью: выяснить возможность реализации заданной схемы в гибридно-пленочном исполнении при имеющихся технических возможностях; определить функциональную сложность ИМС; определить минимальную площадь платы, занимаемую гибридной ИМС; выбрать компоненты и типоразмер корпуса; определить степень интеграции ИМС.

Следует отметить, что топологическую структуру гибридных ИМС проектируют применительно к конкретному типовому тех-

нологическому процессу, выбор которого осуществляют (если не оговорено в техническом задании) на более ранних этапах проектирования с учетом многих факторов, в том числе стоимости, надежности и вида производства.

Первый этап выполняют в такой последовательности: сначала проводят анализ электрической схемы для выделения пленочных и дискретных (навесных) элементов. К навесным элементам (компонентам) кроме активных можно отнести часть пассивных, реализация которых затруднена технологически или если в пленочном исполнении они занимают большую площадь. Затем выбирают оптимальное значение удельного поверхностного сопротивления резистивной пленки. При этом предполагают, что все резисторы будут изготовлены из одного материала. В качестве критерия оптимальности принимают минимальную необходимую площадь, которую займут все резисторы схемы и которой соответствует значение оптимума:

$$\rho_{S \text{ опт}} = (1 - \gamma_{K\phi}) \sqrt{\sum_{i=1}^n R_i / \sum_{i=1}^n R_i^{-1}}, \quad (4.110)$$

или

$$\rho_{S \text{ опт}} = \frac{\sigma_b}{\sigma_l} \sqrt{\sum_{i=1}^n \frac{R_i}{\sigma_{г \text{ доп}}^2} / \sum_{i=1}^n \frac{1}{R_i \sigma_{г \text{ доп}}^2}}, \quad (4.110a)$$

где R_i — номинальное значение сопротивления i -го резистора; n — число резисторов в схеме.

Если таким путем трудно получить оптимальное значение сопротивления $\rho_{S \text{ опт}}$, то выбирают ближайшее значение ρ_S , удовлетворяющее требованиям на резисторы. Выбранное значение $\rho_{S \text{ опт}}$ должно удовлетворять условию $\gamma_{\rho_S} < \gamma_R$. При этом составляющие полной погрешности должны находиться в пределах: $\gamma_{K\phi} = (0,1 \div 0,5) \gamma_R$, $\gamma_{\rho_S} = (0,9 \div 0,5) \gamma_R$.

Если отношение $R_{\max}/R_{\min}$ в схеме, расположенной на одной подложке, превышает 50, то целесообразно изготавливать резисторы из двух материалов. Для этого все резисторы разбивают на две группы и для каждой группы определяют $\rho_{S \text{ опт}}$ по формуле (4.110).

После этого выбирают удельную емкость C_0 диэлектрической пленки для конденсаторов по наименьшему ее значению при условии удовлетворения всех остальных параметров пленки требованиям на конденсаторы.

Для определения минимально допустимой площади, занимаемой гибридной ИМС, необходимо провести расчет площади под каждый вид пленочных элементов (резисторов, конденсаторов, контактных площадок) и дискретных компонентов.

Предварительный анализ электрической схемы и технологии изготовления с учетом пооперационного контроля позволяет установить суммарное число контактных площадок для всей микросхемы. При этом важно помнить, что в большинстве случаев

каждый пленочный элемент снабжают двумя контактными площадками для внутрисхемного соединения (исключение составляют RC -структуры с распределенными параметрами). Кроме того, в микросхеме имеется ряд контактных площадок, требуемых для монтажа компонентов и сборки ИМС в корпус.

Технологические и конструктивные данные и ограничения позволяют оценить минимально допустимые геометрические размеры контактных площадок в зависимости от способов формирования элементов, монтажа и сборки ИМС.

Общая площадь под контактные площадки

$$S_k = \sum_{i=1}^m S_i, \quad (4.111)$$

где S_i — площадь i -й площадки; m — число площадок.

Общая площадь под пленочные конденсаторы

$$S_c = \sum_{i=1}^n C_i / C_0, \quad (4.112)$$

где C_i — емкость i -го конденсатора; n — число конденсаторов.

Расчет площади, занимаемой резисторами, производят, как правило, двумя способами: исходя из точности изготовления либо в зависимости от мощности рассеяния. Для этого все резисторы разбивают на две группы: прецизионные и мощные. Площадь резистора в зависимости от точности его геометрии и исходных данных определяется выражениями

$$S_{R(\Delta)} = K_\phi \left(\frac{\Delta l}{K_\phi \gamma_{K_\phi}} + \frac{\Delta b}{\gamma_{K_\phi}} \right)^2, \quad (4.113)$$

$$S_{R(\Delta)} = \frac{\sigma_l^2 / K_\phi + \sigma_b^2 K_\phi}{\bar{\sigma}_{г.дон}^2}. \quad (4.113a)$$

Здесь $K_\phi = R_i / \rho_s = n$ — коэффициент формы; Δl , Δb — абсолютные погрешности геометрических размеров резистора, определяемые методом изготовления ИМС.

Площадь резистора в зависимости от мощности рассеяния резистора равна

$$S_{R(P)} = P_i / P_0, \quad (4.114)$$

где P_i и P_0 — номинальная и допустимая удельная мощности рассеяния резистора.

Площадь, занимаемая всеми резисторами ИМС, равна сумме площадей, занимаемых отдельными резисторами:

$$S_{\Sigma R} = \sum_1^{n_1} S_{R(\Delta)} + \sum_1^{n_2} S_{R(P)} \quad (4.115)$$

(n_1 — число прецизионных резисторов; n_2 — число мощных резисторов).

Определению площади под компоненты предшествует их

выбор. Выбор компонентов осуществляют на основе требуемых значений электрических параметров и условий эксплуатации с учетом способа их монтажа. Общим требованием к компонентам являются минимальные габариты и единый способ монтажа.

В гибридных ИМС наибольшее применение нашли керамические конденсаторы К10-17, К10-9 и электролитические конденсаторы К53; бескорпусные транзисторы КП201, КТ202, КТ307, КТ317, КТ369; диоды и их сборки 2Д904, 2Д907, 2Д911, 2Д918, КД901, КД907; кристаллы полупроводниковых ИМС различных серий. Площадь, занимаемая компонентом, зависит от его типоразмера и способа монтажа.

Площадь платы, необходимая для размещения топологической структуры ИМС, определяют исходя из того, что полезная площадь платы (площадь, занимаемая элементами и компонентами) несколько меньше ее полной площади, что обусловлено технологическими требованиями и ограничениями. С этой целью принимают коэффициент использования платы k_s , значение которого в зависимости от сложности схемы и способа ее изготовления составляет 0,4—0,6.

С учетом k_s и площади $S_{\text{дк}}$, занимаемой компонентами, площадь платы гибридной ИМС определяют из выражения

$$S = (S_{\Sigma R} + S_C + S_K + S_{\text{дк}}) / k_s. \quad (4.116)$$

По данным расчета с помощью выражения (4.116) выбирают плату с необходимыми размерами согласно табл. 4.6. Окончательные размеры платы устанавливают после проектирования топологической структуры — на этапе разработки конструкции ИМС. Расчет по формулам (4.111)—(4.116) позволяет ориентировочно определить конструктивные признаки для корпуса ИМС, по которым выбирают типоразмер подходящего корпуса из числа нормализованных.

Степень интеграции определяется числом слоев различных материалов, наносимых для реализации пассивной части гибридной ИМС.

Разработка коммутационной схемы соединений (второй этап проектирования) является составной частью топологического проектирования и включает в себя преобразование исходной электрической схемы с целью составления схематического плана размещения элементов и соединений между ними на подложке микросхемы. На этом этапе применяют элементы анализа схем с помощью графов, что требует соблюдения следующих принципов, кроме основных:

упрощения конфигурации электрической схемы для уменьшения числа пересечений изгибов, получения прямых линий и улучшения субъективного восприятия;

выделения на преобразованной схеме пленочных и навесных элементов;

снабжения электрической схемы внутренними и периферийными контактными площадками;

рассмотрения пассивной части ИМС как графа, вершинами которого являются контактные площадки, а ребрами — пассивные элементы электрической цепи.

Использование элементов графического преобразования осуществляют переключением ребер графа до тех пор, пока число пересечений внутрисхемных соединений не будет сведено к минимуму. При этом одновременно решают задачу взаимного расположения элементов и соединений с учетом равномерного распределения мощности рассеяния, равномерного расположения периферийных контактных площадок и кратчайшего пути прохождения электрических сигналов.

В качестве примера на рис. 4.9, а приведена исходная электрическая схема, а на рис. 4.9, б, в — варианты ее преобразования. Преобразованная схема (рис. 4.9, б) отличается от исходной

более простой конфигурацией с меньшим числом пересечений соединений, которые все же имеются. Дальнейшее преобразование с целью устранения этого недостатка и учета конструктивных требований приводит к схеме рис. 4.9, в, где цифрами обозначены номера выводов корпуса, соответствующие буквенным обозначениям входных и выходных цепей на исходной схеме.

На преобразованных схемах размещение периферийных контактных площадок отвечает двустороннему расположению выводов корпуса ИМС. Пассивные элементы и внутрисхемные соединения, выполняемые групповыми методами, на рис. 4.9, б, в

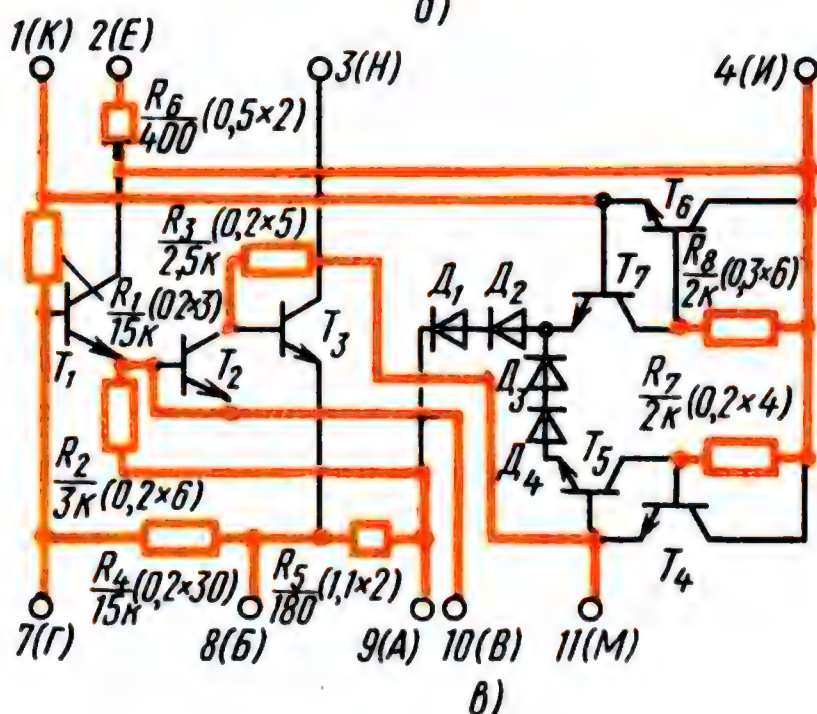
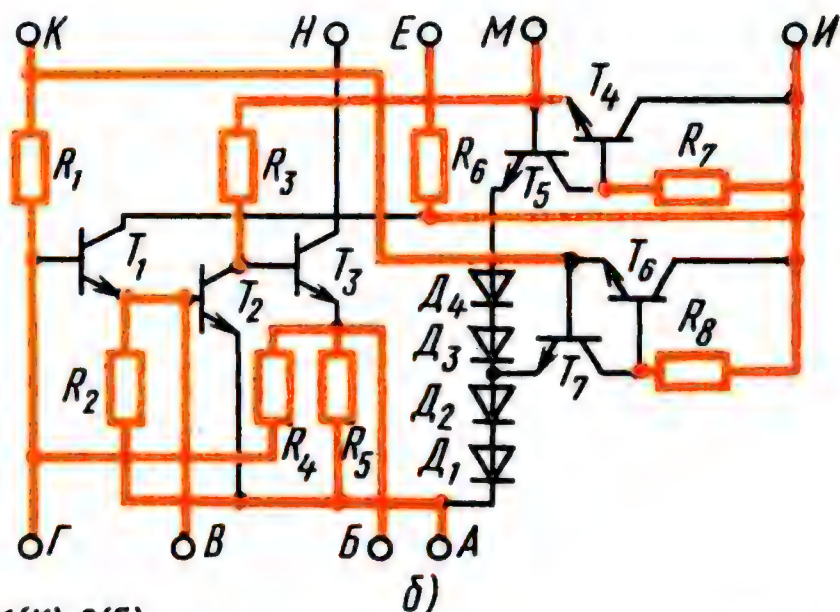
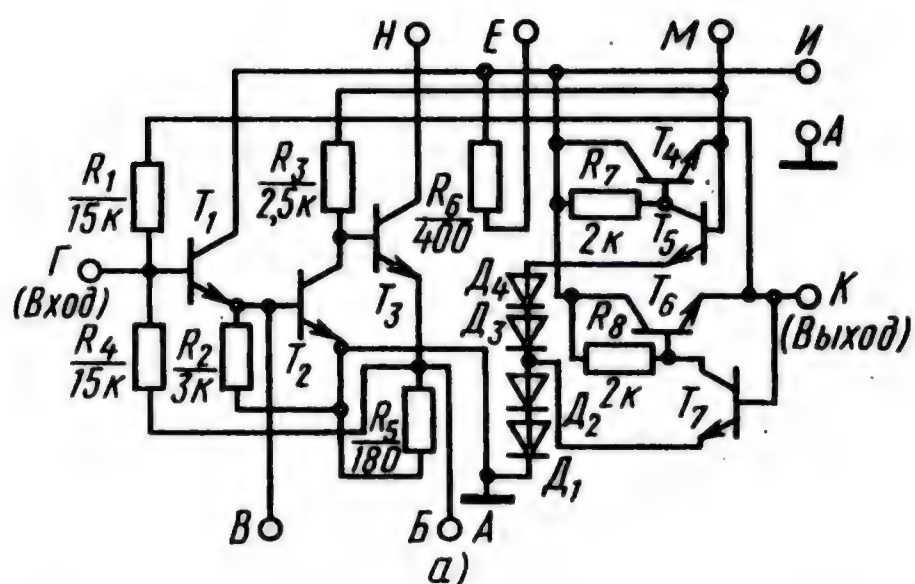


Рис. 4.9. Электрическая схема:
а — исходная; б — после преобразования графа пассивной части; в — после преобразования с учетом конструктивных требований

выделены цветом более толстыми линиями. Тонкопленочные резисторы изображены так, что большим номинальным значениям сопротивлений соответствуют более узкие и длинные конфигурации. Такое преобразование облегчает предварительную оценку соотношений топологических зон на начальном этапе проектирования. Отметим, что на преобразованных схемах допускаются и другие обозначения элементов.

Данные, полученные в результате выполнения первых двух этапов, являются исходной информацией для проектирования топологии ИМС.

§ 4.10. РАЗРАБОТКА ТОПОЛОГИИ И КОНСТРУКЦИИ ГИБРИДНЫХ ИМС

Исходными данными для разработки топологии гибридных ИМС являются:

1) размер платы и тип корпуса (результат выполнения первого этапа проектирования);

2) схема соединений элементов, т. е. преобразованная электрическая схема (результат выполнения второго этапа проектирования);

3) геометрические размеры пленочных элементов (результат выполнения третьего этапа проектирования);

4) геометрические размеры компонентов (заимствуются из справочников);

5) конструктивные, технологические и электрические (схемотехнические) данные, требования и ограничения.

Разработку топологии — схемы расположения элементов на плате с учетом всех требований — производят в два приема: сначала разрабатывают эскизный вариант топологии, а затем — оригинал. При этом процесс разработки топологии (эскизного варианта) носит индивидуальный характер и выполняется с учетом следующих особенностей.

Пленочные элементы в процессе их размещения на площади заданных размеров вычерчивают на миллиметровой бумаге в масштабе 10 : 1 или 20 : 1. При этом пленочные элементы должны иметь, как правило, прямоугольную форму.

Элементы и компоненты размещают в соответствии со схемой соединений; рекомендуется последовательно-параллельный метод вычерчивания, начиная с группы элементов, расположенных в одном из углов платы. Грани элементов и компонентов располагают вдоль осей координатной сетки.

При размещении необходимо стремиться к экономному использованию площади платы, соблюдая при этом ограничения по минимально допустимым размерам между элементами, компонентами и краем платы.

Все элементы и компоненты снабжают контактными площадками, расположение и размеры которых должны соответствовать конструктивно-технологическим требованиям и ограничени-

ям. Расположение периферийных контактных площадок, предназначенных для внешних соединений, должно соответствовать выводам корпуса. После окончательного размещения элементов и компонентов производят раскраску (штриховку) каждого слоя. Разработанный эскизный вариант топологии подвергают оценке качества и уточнению с учетом технологичности изготовления ИМС.

Разработанная топология должна: соответствовать электрической схеме; удовлетворять всем конструктивным, технологическим и электрическим требованиям; обеспечивать индивидуальный контроль над каждым элементом и компонентом в процессе изготовления; иметь размещение элементов и компонентов на плате, обеспечивающее нормальную работу ИМС в заданных условиях эксплуатации; обеспечивать требуемый уровень надежности.

Для проверки топологии на соответствие электрическим требованиям производят оценку индуктивно-емкостных связей в наиболее важных участках микросхемы, а для проверки на соответствие условиям эксплуатации — тепловой расчет. Цель теплового расчета — обеспечить равномерное распределение источников теплоты по плате и такой температурный режим работы ИМС, при котором рабочая температура элементов и компонентов при наибольшей допустимой температуре окружающей среды с учетом перегрева ИМС не превышала бы предельно допустимой температуры каждого элемента и компонента и ИМС в целом.

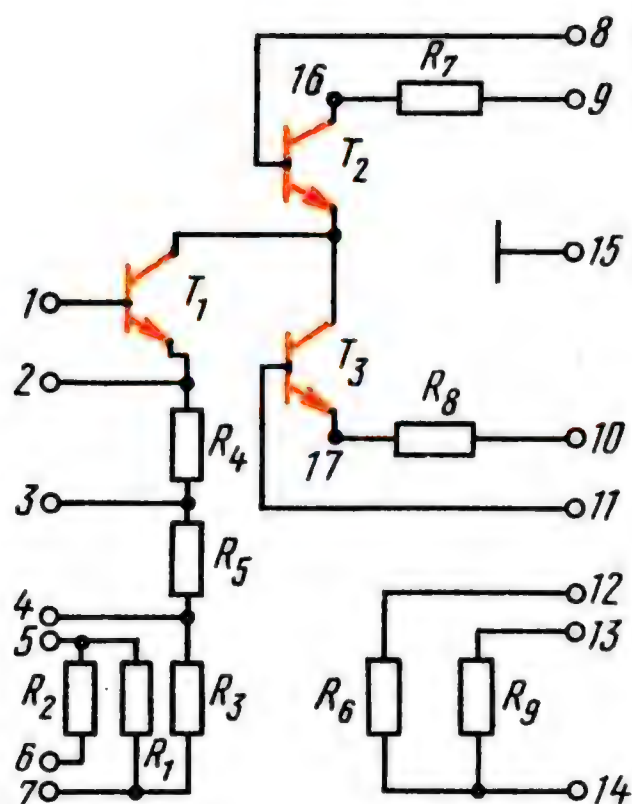
Оценку проектной надежности ИМС на основе разработанной топологии осуществляют по обычной методике, для чего используют эквивалентную схему надежности и эксплуатационные значения интенсивности отказов для каждого из элементов ИМС.

Проверка разработанной топологии ИМС на соответствие требованиям качества сопровождается уточнением размещения элементов и компонентов на плате и, как правило, уточнением топологической структуры. В результате корректировки и уточнения разрабатывают окончательный вариант топологии — оригинал, удовлетворяющий всем предъявляемым требованиям. При корректировке топологии учитывают также простоту конфигурации изготавливаемых на ее основе масок или фотошаблонов и технологичность их изготовления.

Завершают разработку топологии проектированием конфигурации защитного слоя и выбором для него материала в соответствии с данными табл. 4.5.

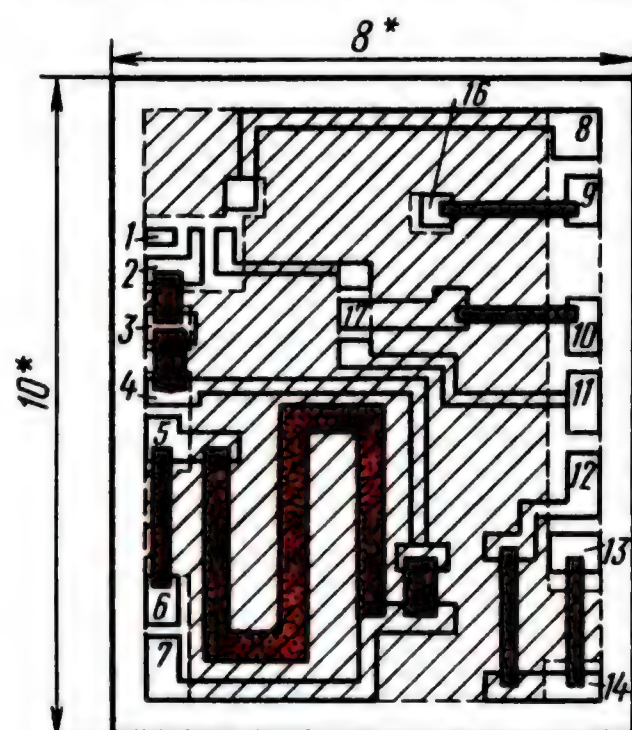
По разработанной топологии составляют морфологию ИМС, т. е. разрабатывают конфигурацию каждого слоя топологической структуры, формирование которого осуществляется из одного материала за один технологический цикл (например, слой с резисторами, слой с соединениями, изоляционный слой и др.).

После этого разрабатывают или уточняют конструкцию гиб-



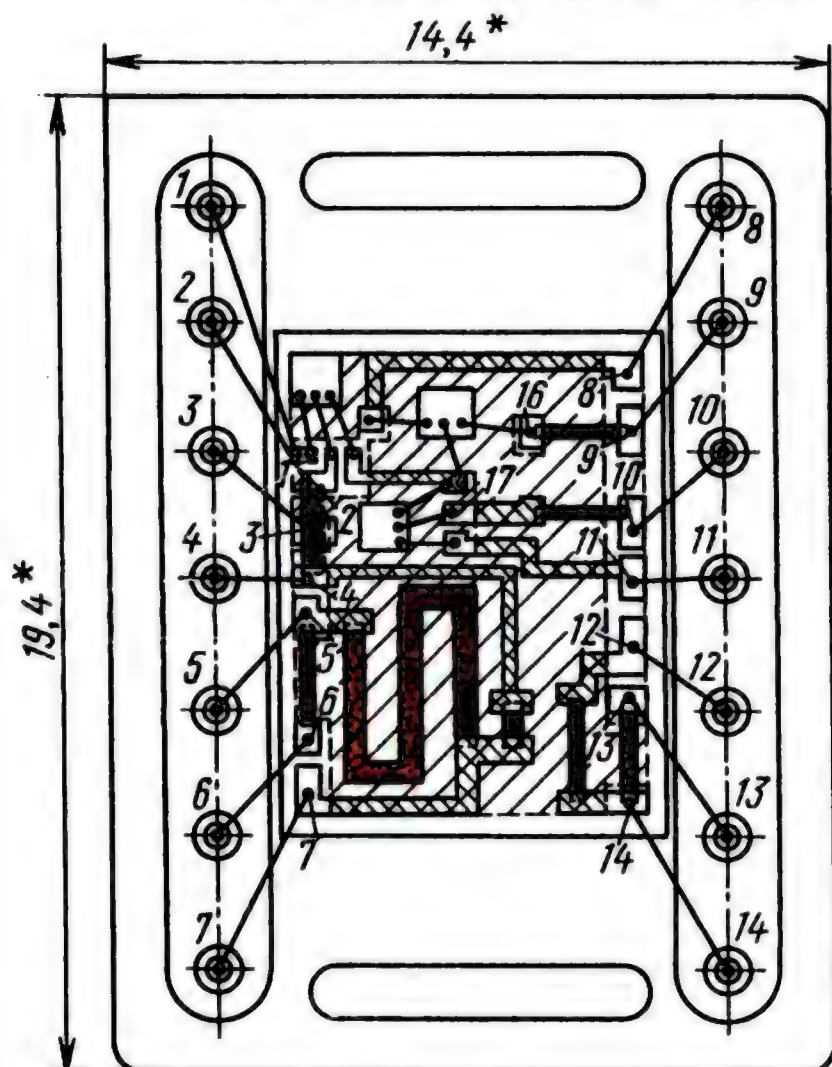
Позицион- ное обоз- начение	ГОСТ, ТУ	Наименование	Кол.	Приме- чание
R_1	—	Резистор $62\text{ кОм} \pm 20\%$	1	$P=6,2\text{ мВт}$
R_2	—	Резистор $620\text{ Ом} \pm 10\%$	1	$P=10\text{ мВт}$
R_3	—	Резистор $3\text{ кОм} \pm 20\%$	1	$P=3\text{ мВт}$
R_4	—	Резистор $84\text{ Ом} \pm 5\%$	1	$P=15\text{ мВт}$
R_5	—	Резистор $100\text{ Ом} \pm 5\%$	1	$P=1,6\text{ мВт}$
R_6, R_7	—	Резистор $680\text{ Ом} \pm 10\%$	2	$P=12\text{ мВт}$
R_8, R_9	—	Резистор $75\text{ Ом} \pm 20\%$	2	$P=1,5\text{ мВт}$
T_1	ЩИЗ.365.002.ТУ	Транзистор 2Т318А	1	
T_2, T_3	ЩИЗ.365.003.ТУ	Транзистор 2Т318Б	2	

Рис. 4.10. Схема соединений элементов (преобразованная электрическая схема)



№ слоя	Условное обозначе- ние слоя	Наимено- вание слоя	Материал слоя		Электричес- кая харак- теристика $\rho_s, \text{ Ом/кв}$	Метод нанесения слоя
			Наимено- вание, марка	ГОСТ, ОСТ, ТУ		
1		Резис- торы	РС-3710	ГОСТ17021-71	3000	Вакуумное напыление через маску
			Ta	ГОСТ2.701-68	100	
			Ta	ГОСТ2.701-68	10	
2		Контакт- ные пло- щадки, про- водники	Нихром	ГОСТ2825-68	0,1	То же
			Al-99	ГОСТ2519-68		
			Никель	ГОСТ2425-68		
3		Защитный слой	ФН-103	0.028007 ТУ	—	Фото- литогра- фия

Рис. 4.11. Топологический чертеж гибридной ИМС



Позиционное обозначение	№ контактов	Проверочный номинал и допуск
R_1	5-7	$62\text{ кОм} \pm 20\%$
R_2	5-6	$620\text{ Ом} \pm 10\%$
R_3	4-7	$3\text{ кОм} \pm 20\%$
R_4	2-3	$84\text{ Ом} \pm 5\%$
R_5	3-4	$100\text{ Ом} \pm 5\%$
R_6	12-14	$680\text{ Ом} \pm 10\%$
R_7	9-16	$680\text{ Ом} \pm 10\%$
R_8	10-17	$75\text{ Ом} \pm 20\%$
R_9	13-14	$75\text{ Ом} \pm 20\%$

Рис. 4.12. Сборочный чертеж гибридной ИМС

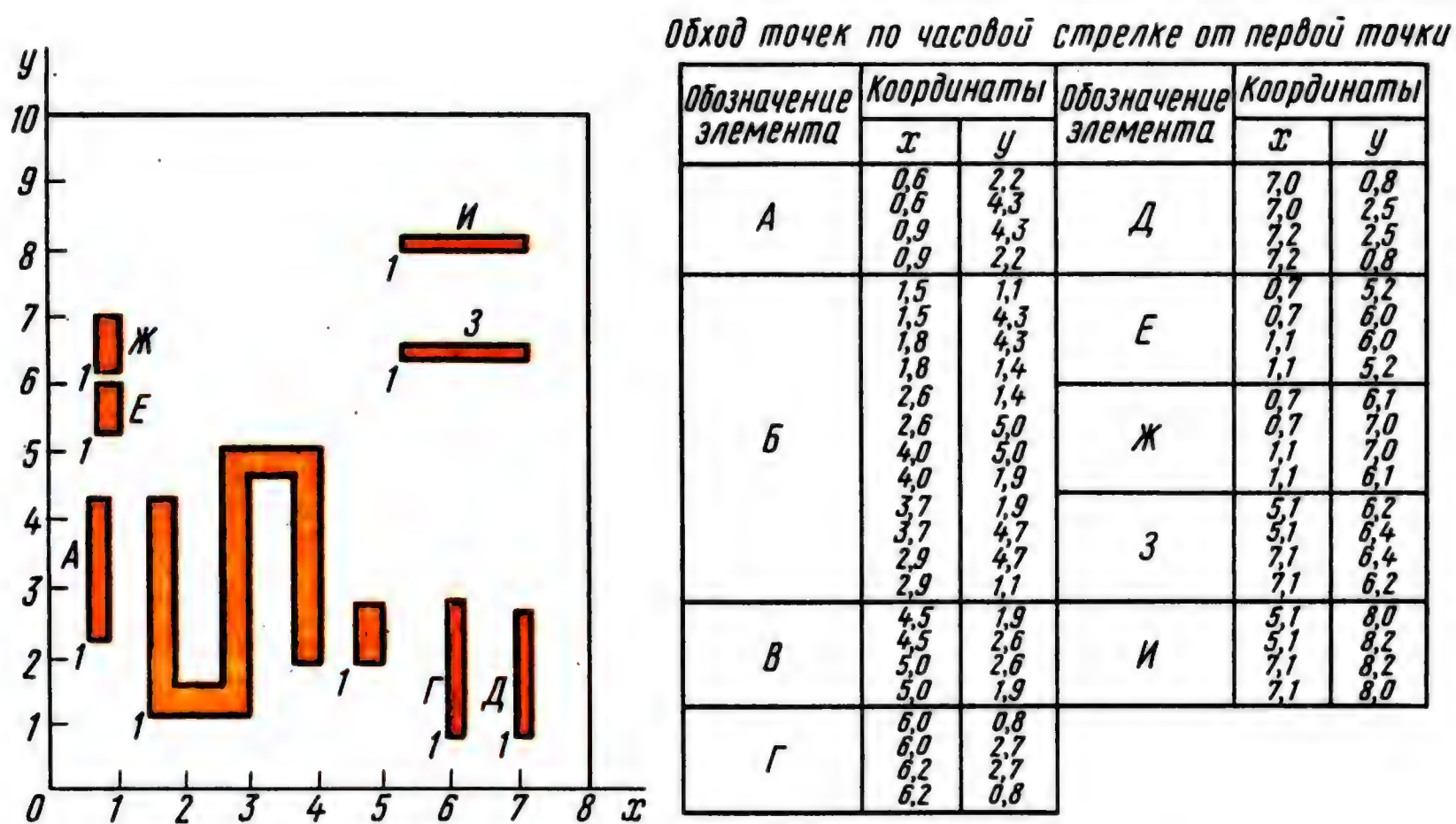


Рис. 4.13. Топологический чертеж резистивного слоя

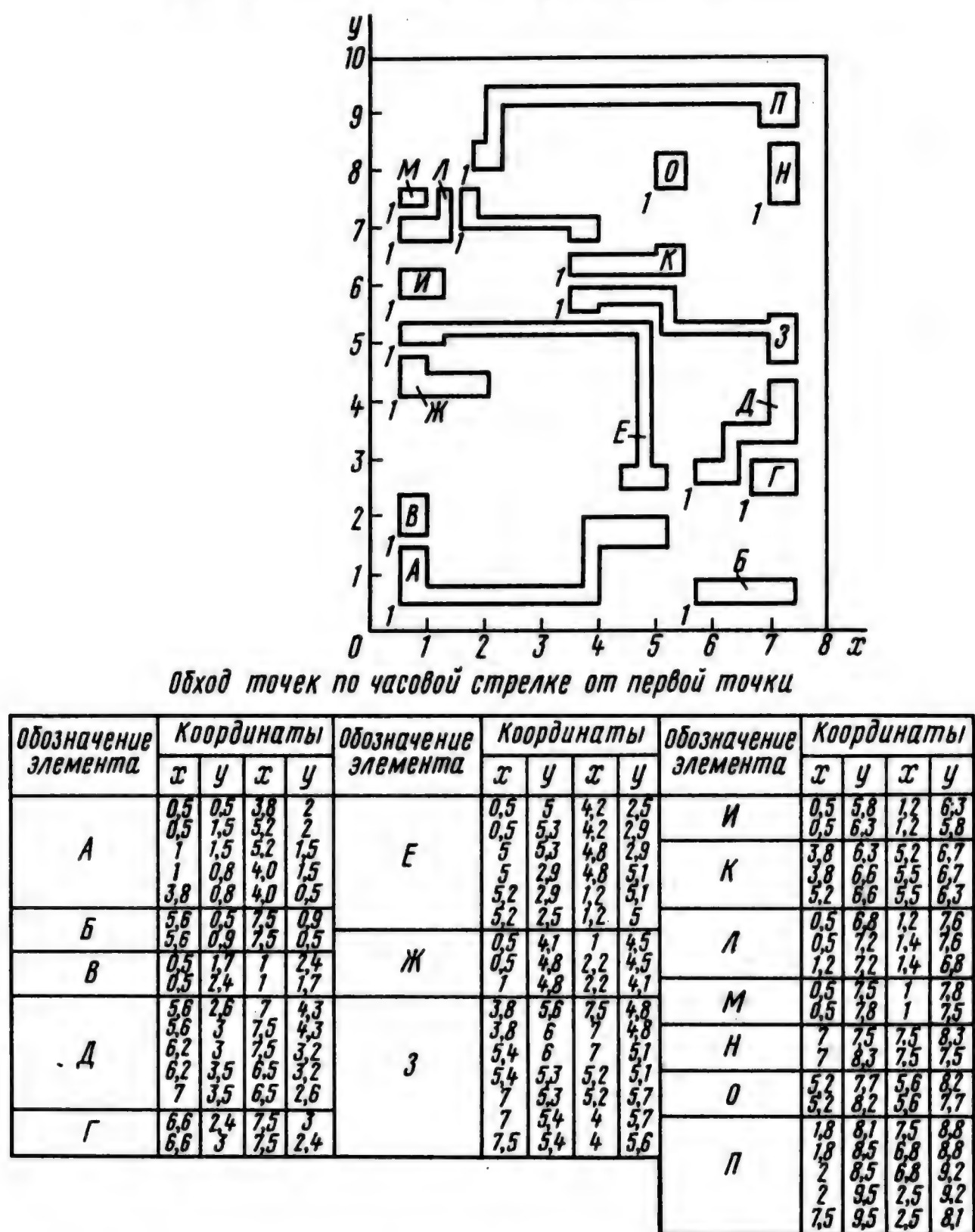
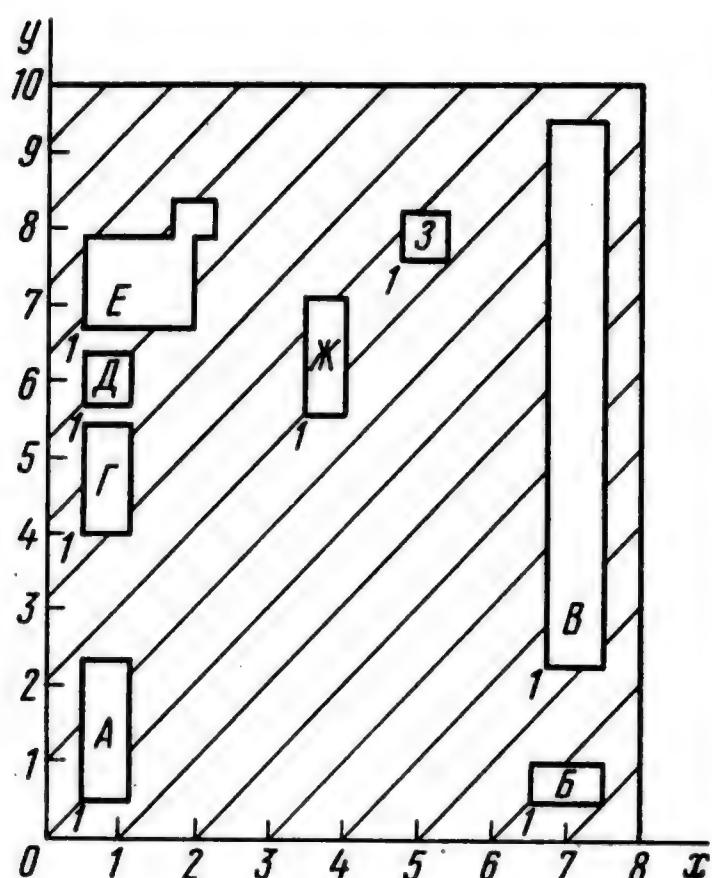


Рис. 4.14. Топологический чертеж слоя проводников и контактных площадок



Обход точек по часовой стрелке от первой точки

Обозначение элемента	Координаты		Обозначение элемента	Координаты	
	x	y		x	y
А	0,5	0,5	Г	0,5	4
	0,5	2,3		0,5	5,4
	1,2	2,3		1,2	5,4
	1,2	0,5		1,2	4
Б	6,5	0,5	Д	0,5	5,7
	6,5	1		0,5	6,3
	7,5	1		1,2	6,3
	7,5	0,5		1,2	5,7
В	6,7	2,3	Ж	3,5	5,5
	6,7	9,5		3,5	7,2
	7,5	9,5		4,0	7,2
	7,5	2,3		4,0	5,5
Е	0,5	6,7	З	4,8	7,6
	0,5	7,8		4,8	8,1
	1,8	7,8		5,4	8,1
	1,8	8,3		5,4	7,6
	2,2	8,3			
	2,2	7,8			
	2,0	7,8			
	2,0	6,7			

Рис. 4.15. Топологический чертеж защитного слоя

ридной ИМС. При этом формируются требования к технологии сборки и монтажа компонентов и платы в корпус, а также требования к защите и к обеспечению температурного режима.

Завершающим этапом проектирования гибридных ИМС является разработка комплекта конструкторской документации.

Основным комплектом конструкторской документации на гибридную ИМС называется совокупность графических и текстовых сведений, относящихся ко всей ИМС.

В основной комплект конструкторской документации на гибридную ИМС входят: спецификация микросхемы; принципиальная электрическая схема; сборочный чертеж ИМС; топологический чертеж платы; топологические чертежи отдельных слоев пассивной части; таблицы координат конфигурации элементов каждого слоя; технические условия; ведомость покупных изделий.

На рис. 4.10 — 4.15 показаны примеры оформления основных чертежей конструкторской документации на тонкопленочные гибридные ИМС.

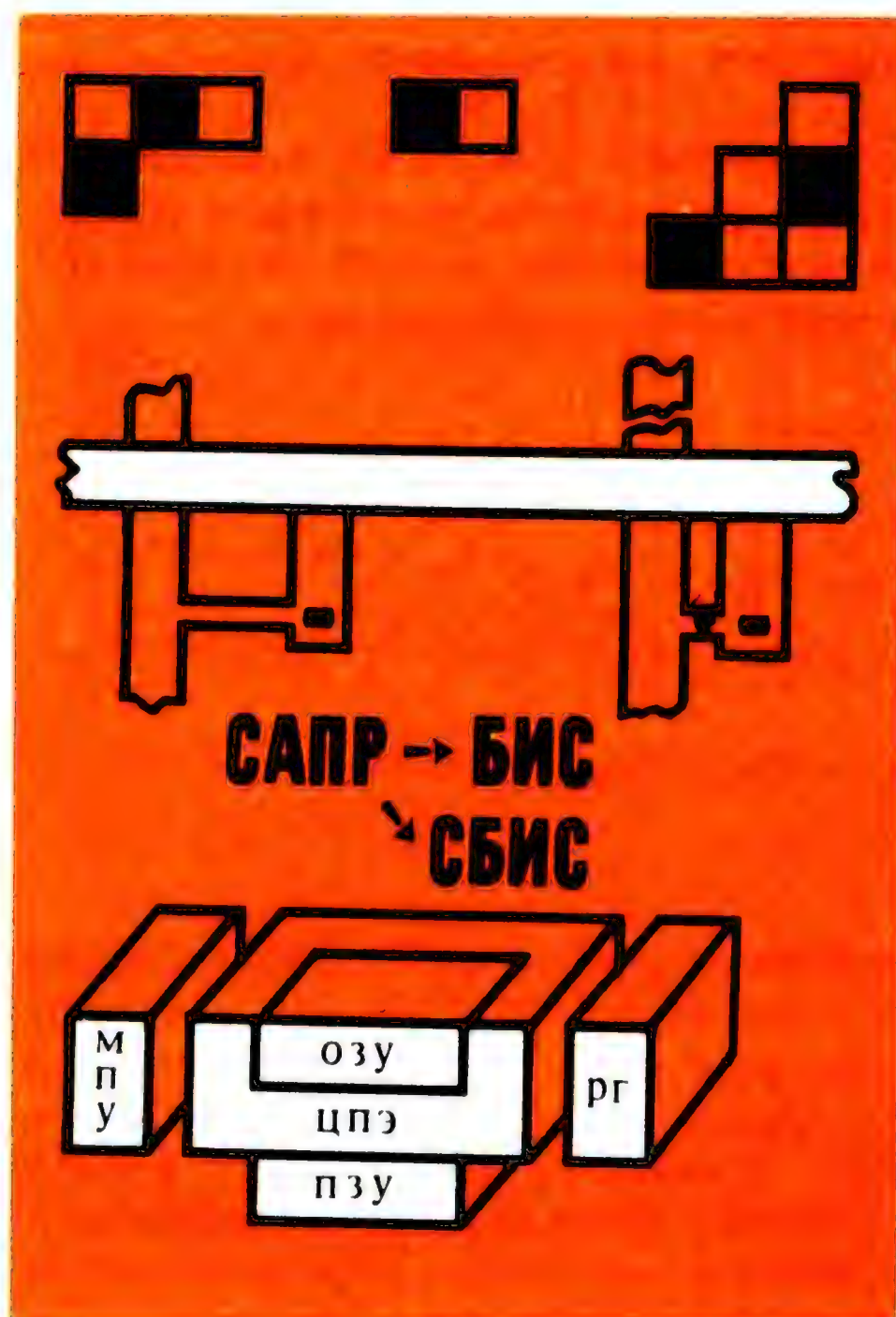
Топологический чертеж платы является оригиналом топологии и сопровождается таблицей, содержащей информацию о последовательности нанесения слоев, их условном обозначении (штриховке) на сборочном чертеже и основных электрофизических параметрах каждого слоя (рис. 4.11).

На сборочном чертеже (рис. 4.12) приводится общий вид топологической структуры платы, размещенной в корпусе. При этом указывается нумерация элементов и выводов в соответствии с обозначениями, принятыми в электрической схеме. Нумерация выводов корпуса должна соответствовать нумерации периферийных контактных площадок.

Послойные топологические чертежи (рис. 4.13 — 4.15) сопровождаются таблицами, в которых указываются координаты конфигурации каждого элемента для данного слоя. Эти чертежи являются исходным документом для изготовления фотошаблонов и масок.

В случае, когда вместе с разработкой топологии и конструкции гибридной ИМС производится разработка корпуса, в основной комплект конструкторской документации входят чертеж общего вида, а также чертежи узлов и деталей корпуса.

5 Глава



Проектирование БИС и микросборок

§ 5.1. ОСОБЕННОСТИ ПРОЕКТИРОВАНИЯ БИС И МСБ

Совершенствование технологических процессов микроэлектроники, направленное на уменьшение геометрических размеров элементов и создание многослойной разводки, увеличение размеров кристалла до 10×10 мм и плат до 100×100 мм, применение новых схемотехнических решений способствовали успешному развитию БИС и микросборок. Имеется тенденция создания сверхбольших интегральных микросхем (СБИС).

Как известно, существуют две разновидности БИС: полупроводниковые и гибридные.

Полупроводниковые БИС содержат на одном кристалле сложные функциональные узлы. Разработка их номенклатуры осуществляется в двух направлениях. Первое направление связано с созданием БИС, рассчитанных на широкое применение, но с некоторой избыточностью при выполнении конкретных задач. Результатом этого направления явилось создание БИС микропроцессоров, запоминающих устройств и др. Второе направление основано на использовании некоммутированных матриц логических ячеек, называемых базовым кристаллом. Кон-

структивно кристалл матричной БИС представляет собой совокупность регулярно расположенных логических ячеек, между которыми предусмотрены свободные промежутки, необходимые для последующей реализации соединений.

Заданные функции матричная БИС выполняет после формирования соединений.

Гибридные БИС представляют собой коммутационную плату с многослойной разводкой, на которой объединены различные элементы и компоненты, в том числе ИМС и БИС, изготовленные по различным технологиям. Это позволяет обеспечить реализацию широкой номенклатуры функциональных устройств цифрового и аналогового назначения с большим диапазоном электрических параметров.

Для изготовления коммутационных плат используют различные диэлектрические и металлические основания, а также процессы тонкопленочной и толстопленочной технологий.

Разновидностью гибридных БИС являются микросборки. *Микросборка (МСБ)* — это микроэлектронное изделие типа гибридной БИС, выполняющее определенную функцию и состоящее из элементов, компонентов, ИМС, БИС, изделий функциональной микроэлектроники и других радиоэлементов в различных сочетаниях, разрабатываемое и изготовляемое разработчиками конкретной аппаратуры для улучшения показателей ее микроминиатюризации. По технологии изготовления МСБ не отличаются от гибридных БИС. Однако если гибридные БИС представляют собой законченное изделие общего применения, то МСБ являются изделиями частного применения.

Поскольку процессы разработки, особенно проектирование полупроводниковых и гибридных БИС и МСБ, имеют общую методологическую основу, в дальнейшем (для сокращения) будем излагать материал о проектировании БИС, подразумевая при этом все изделия со степенью интеграции более трех.

При разработке БИС возникает ряд задач и особенностей, не связанных с традиционными представлениями о расчете и проектировании электронной аппаратуры. Это обусловлено прежде всего структурой и конструкцией БИС, интегральной технологией их изготовления и областями применения. По мере совершенствования технологии микроэлектроники, с ростом степени интеграции элементов на подложке функциональная сложность БИС непрерывно возрастает, а выполняемые ими функции приближаются к аппаратурным. В настоящее время имеется реальная возможность построения на одной БИС малых вычислителей (калькуляторов), микропроцессоров, запоминающих устройств, различных преобразователей и т. д.

Следовательно, с одной стороны, БИС можно рассматривать как ИМС, а с другой — как целое устройство. В связи с этим трудно добиться унификации БИС в отличие от цифровых ИМС первой и второй степеней интеграции. Кроме того, сам процесс проектирования БИС отличается от процесса проектирования

ИМС с малой степенью интеграции. Так, если в дискретной электронике и электронике ИМС с малой степенью интеграции синтез узлов вычислительных устройств осуществляется на базе известного набора элементов, то в технике БИС синтез схемотехнического решения связан со структурой устройства, предназначенного для интегрального исполнения. В целях унификации БИС целесообразно изготавливать их для определенного класса аппаратуры. Наибольшая эффективность достигается при создании БИС регулярных структур — регистров, счетчиков, запоминающих устройств и др. Наиболее полно возможности БИС, по-видимому, будут реализованы при создании устройств на однородных настраиваемых вычислительных средах. Большие интегральные схемы призваны уменьшать число межсхемных соединений. Поэтому при определении функционального состава БИС важным критерием их качества является число выводов. Минимизация числа выводов является одной из главных задач проектирования БИС.

Разработка и проектирование БИС, как правило, должны быть связаны с проектированием системы в целом. Здесь следует рассматривать: функциональное разбиение системы на отдельные БИС; определение минимального по числу схем набора БИС; резервирование узлов системы; полное использование допустимой степени интеграции для создания многофункциональных схем. Трудность постановки и решения такой задачи состоит в неоднозначности решения и отсутствии в настоящее время научно обоснованных критериев сравнения отдельных решений.

Основная особенность проектирования БИС заключается в одновременном решении комплекса задач, связанных со структурой системы; структурой функциональной схемы БИС; оптимизацией топологии с целью увеличения степени интеграции, уменьшения длины межэлементных соединений, сокращения числа пересечений и паразитных связей; отработкой базовой технологии для производства набора БИС. Так, электрический расчет схемы невозможен без учета особенностей топологического решения. С другой стороны, основные соотношения для определения геометрических размеров отдельных элементов вытекают из электрического расчета и требуемых электрических параметров проектируемых схем.

В последнее время разработаны методы оптимального разбиения систем на отдельные БИС, автоматизации проектирования топологии БИС, уменьшения длины межэлементных соединений и сокращения числа пересечений, оптимального размещения функциональных элементов на кристалле.

Одним из важных этапов разработки БИС является выбор типа базового элемента, на котором планируется реализация БИС, определение логической структуры схемы, электрический и конструктивный расчеты.

Выбор базового элемента должен быть основан на срав-

нении электрических свойств элементов, потенциально пригодных для интегрального исполнения данной системы. Базовыми элементами могут служить наборы ИМС первой и второй степеней интеграции или новые схемотехнические решения, параметры и характеристики которых проанализированы с помощью ЭВМ. Применительно к схемам на МДП-транзисторах на этом этапе нужно выбрать тип схем (статические на транзисторах с областями одного типа электропроводности, статические на дополняющих транзисторах, динамические двух- или четырехтактные и т. д.), который удовлетворял бы общим параметрам реализуемой системы. Существенным на этом этапе является определение экономически обоснованной степени интеграции проектируемых БИС.

Вопрос о номенклатуре БИС для системы требует использования метода последовательных приближений. Критериями при определении набора БИС должны быть их минимальное число и универсальность. Требование универсальности, с одной стороны, может привести к увеличению общего числа интегральных микросхем в системе, а с другой, при росте степени интеграции — к недоиспользованию логических возможностей схем. При разработке сравнительно больших систем целесообразно пользоваться стандартными интегральными узлами или модулями широкого назначения. При проектировании сложных систем обычно разрабатывают специальные заказные схемы с высокой степенью интеграции. Критериями для разработчиков при определении набора БИС являются общая стоимость системы и число используемых ИМС.

Известно, что при малых площадях полупроводниковых ИМС их стоимость определяется стоимостью корпуса и сборки. При больших площадях ИМС, а следовательно, при высоких степенях интеграции преобладает стоимость изготовления кристалла. Таким образом, прежде чем приступить к разработке структуры БИС, необходимо оценить степень интеграции и площадь кристалла, обеспечивающие желаемый процент выхода годных изделий. Для этого следует иметь данные по снижению процента выхода годных ИМС, структур и элементов на каждом этапе технологического процесса. Технологи должны установить зависимость процента выхода годных кристаллов на каждой из пластин от их площади, закон распределения дефектов в зависимости от расстояния от центра пластины, а также определить плотность дефектов на пластине и процент выхода годных структур на каждой из операций в процессе изготовления. Критериями оценки могут служить электрические характеристики структур. Набор статистических данных дает возможность разработчикам систем оценить экономически обоснованную степень интеграции.

Электрический расчет схем позволяет установить основные соотношения между электрическими параметрами активных и пассивных элементов. Электрический расчет должен быть не-

разрывно связан с расчетом топологии схем. Повышение качества ИМС и соответствие их электрических параметров техническим условиям должны прогнозироваться с допустимой вероятностью при расчете. Большое значение приобретает оптимизация электрических параметров схем, основанная на результатах расчёта и статистических данных технологического процесса.

● Таким образом, проектирование БИС — это решение целого комплекса задач схемотехнического, топологического, технологического и конструктивного характера, осуществление которого требует машинных методов расчета и проектирования.

§ 5.2. ОГРАНИЧЕНИЯ И ПРОБЛЕМЫ ПРИ ПРОЕКТИРОВАНИИ БИС

Основной задачей при разработке БИС является *повышение степени интеграции*. Повышение степени интеграции ИМС зависит от нескольких факторов. Один из них — возможность уменьшения геометрических размеров элементов ИМС. Предельные геометрические размеры элементов ИМС определяются, с одной стороны, необходимыми электрическими параметрами, а с другой — разрешающей способностью технологического оборудования и технологическими процессами, с помощью которых создаются определенные структуры в объеме полупроводника, на его поверхности или на поверхности диэлектрической подложки.

Отметим, что технические методы и оборудование в микроэлектронике совершенствуются очень быстро, и сейчас минимальные геометрические размеры элементов приближаются к предельно допустимым, сравнимым с длиной световой волны. Это выдвигает определенные требования к технологическим процессам изготовления БИС по точности, прецизионности и воспроизводимости, что возможно только при автоматическом или автоматизированном ведении процессов.

Задача усложняется еще и тем, что для изготовления БИС требуется более трудоемкий технологический процесс, чем для изготовления ИМС, а сам процесс сильно влияет на схемотехнические параметры БИС. Это в свою очередь выдвигает ряд требований и ограничений, которые следует учитывать при разработке БИС.

При разработке микросхем с повышенной степенью интеграции возникает ряд новых задач при расчете, проектировании и конструировании электронной аппаратуры, которые также накладывают определенные ограничения на проектирование БИС. Так, высокая плотность упаковки быстродействующих элементов в БИС затрудняет *подвод мощности* от источника питания и создание многослойной разводки. Например, если БИС состоит из 150 быстродействующих схем с потребляемой мощностью 50 мВт каждая, то ко всей системе требуется подвести ток порядка 2,5 А, что при малой геометрии пленочных проводников связано с большими трудностями. Высокие

быстродействие схем (менее 1 мкс) и плотность упаковки обуславливают скорость переключения тока $dI/dt \approx (10 \div 20) \cdot 10^6$ А/с, вследствие чего даже незначительные индуктивности монтажа вызывают существенные колебания напряжения питания.

Передача сигналов с наносекундными длительностями фронтов по многослойной структуре связана с проблемой уменьшения паразитных связей и помех. Эти факторы необходимо учитывать при проектировании многослойной разводки для обеспечения заданных быстродействия и помехоустойчивости.

Следующая важная проблема — *теплоотвод*. Повышение плотности упаковки приводит к увеличению удельной мощности рассеяния (до 20 Вт/см³), особенно в быстродействующих БИС. Отвод таких мощностей требует разработки специальных конструкций корпусов с принудительным охлаждением.

Теплоотвод неразрывно связан с обеспечением высокой *надежности* БИС. Поддержание надежности БИС на определенном уровне по мере повышения степени интеграции при неизменном уровне технологии — задача довольно сложная. Например, если БИС содержит 1000 элементов, то для получения интенсивности отказов $\lambda = 10^{-6}$ ч⁻¹ надежность каждого ее элемента должна быть значительно выше ($\lambda_i \leq 10^{-9}$ ч⁻¹).

С повышением степени интеграции усложняются функции, выполняемые БИС. Следствием этого является трудность контроля работоспособности и проведения испытаний БИС, что требует сложного автоматического оборудования с большим числом контрольных тестов, разрабатывать которые необходимо при проектировании схемы.

Существенные ограничения на разработку БИС накладывает *выход годных схем* при их изготовлении. Известно, что требования к качеству технологического процесса можно установить с помощью выражения

$$p_{\text{БИС}} = \exp(-BdS), \quad (5.1)$$

где $p_{\text{БИС}}$ — процент выхода годных БИС; B — коэффициент поражаемости БИС*; d — плотность дефектов**; S — площадь, занимаемая БИС.

Как видно из выражения (5.1), процент выхода годных БИС уменьшается с увеличением площади. Эту зависимость можно улучшить только технологически путем уменьшения плотности дефектов.

Отметим, что при создании полупроводниковых БИС и СБИС особенно эффективным явилось использование принципа масштабирования — пропорционального уменьшения геометрических

* Коэффициент поражаемости БИС — отношение той части площади, дефект которой выводит схему из строя, к полной площади, занимаемой БИС.

** Плотность дефектов — число дефектов, приходящихся на единицу площади пластины.

размеров элементов (биполярных и МДП-транзисторов) в m раз (m — масштабный коэффициент). Масштабирование элементов в технике БИС и СБИС преследует две цели: увеличение плотности упаковки элементов и улучшение электрических параметров при снижении стоимости функциональной операции в расчете на кристалл. Так, например, если размер топологического элемента уменьшить в m раз, то плотность упаковки снизится в m^2 раз, рассеиваемая мощность — в m^2 раз, а произведение мощности на время задержки — в m^3 раз.

Использование принципа масштабирования потребовало резкого уменьшения проектных допусков на расположение элементов и повышения плотности совмещения при их формировании. Это достигается совершенствованием, а в некоторых случаях и принципиальным изменением техники литографии и основных технологических процессов. В результате достигнутые в промышленных условиях минимальные размеры топологического рисунка составляют 1 мкм и менее.

В то же время при использовании принципа масштабирования встречаются ограничения, связанные с физическими явлениями в транзисторах и с такими факторами, как рассеяние теплоты кристаллом, надежность внутрисхемных соединений, увеличение сопротивления соединений, рост паразитных связей и др. Улучшение параметров транзисторов и БИС (СБИС) на их основе путем пропорциональной миниатюризации требует усовершенствования не только методов создания этих транзисторов и БИС, но и методов формирования внутрисхемных соединений, а также конструктивных изменений кристалла (в части расположения функциональных и входных/выходных транзисторов, периферийных контактных площадок и др.).

Анализ указанных факторов подчеркивает тесную взаимосвязь между технологией и конструкцией БИС.

§ 5.3. ОСНОВНЫЕ ЭТАПЫ РАСЧЕТА И ПРОЕКТИРОВАНИЯ БИС

Исходная информация на проектирование БИС содержится в техническом задании (ТЗ), где отражаются требования на функциональные, электрические, временные, надежность, размерные и другие характеристики.

При разработке БИС необходимо стремиться к тому, чтобы спроектированная БИС удовлетворяла требованиям ТЗ, а также:

а) выполняла типовые, широко используемые в аппаратуре электрические и логические функции;

б) имела по возможности максимальные степень интеграции, функциональную сложность и интегральную плотность;

в) имела ограниченное число внешних связей (входов и выходов);

г) обладала наращиваемостью, позволяющей в широких пределах изменять число разрядов и иных характеристик;

д) обладала логической, электрической и конструктивной

совместимостью с ИМС и другими изделиями микроэлектроники.

Удовлетворить этим требованиям можно только при комплексном подходе к процессу проектирования. Поэтому разработка и проектирование БИС должны быть связаны с проектированием всей системы и использовать последние достижения проектирования и технологии ИМС для получения оптимальной функциональной и конструктивно-технологической структуры БИС. Получение оптимальной структуры БИС во многом зависит от конструктивно-технологического исполнения и уровня производства. Поэтому при разработке БИС каждого конструктивно-технологического типа имеются свои особенности. Однако независимо от конструктивно-технологического исполнения процесс проектирования БИС можно разбить на *отдельные этапы*:

- 1) определение функциональной сложности БИС;
- 2) выбор типа базового элемента — ИМС первой или второй степени интеграции;
- 3) определение функционального состава БИС — числа базовых и других элементов;
- 4) электрический, топологический и конструктивный расчеты;
- 5) разработка топологической структуры и системы межэлементных соединений;
- 6) разработка корпуса;
- 7) разработка системы тестов для проверки функционирования БИС;
- 8) разработка конструкторско-технологической документации.

Большинство из этих этапов являются взаимосвязанными, их выполнение требует совместного решения задач анализа, синтеза и оптимизации, что может быть достигнуто лишь при использовании автоматических или автоматизированных методов проектирования.

● Комплексный характер проектирования БИС с применением методов и средств автоматизации позволяет выделять в общем цикле проектирования некоторые его разновидности: информационно-логическое проектирование; схемное проектирование; конструкторское проектирование.

Задачей *информационно-логического проектирования* является разработка принципов построения БИС, алгоритмов ее функционирования и логического описания схемы с различным уровнем детализации.

Схемное проектирование заключается в разработке электрической схемы и методов ее контроля с помощью макетирования или моделирования. Именно при схемном проектировании выбирают оптимальный базовый элемент и определяют число базовых и других элементов, необходимых для построения БИС.

В задачу *конструкторского проектирования* входит разработка конструкторско-технологической документации, требуемой для изготовления и сборки БИС. Конструкторское проектирование является наиболее сложным, так как связано с технологией изготовления и должно учитывать все возможности и ограничения технологии, включая процент выхода годных схем.

Основным при конструкторском проектировании является оптимальное размещение базовых и других элементов на подложке (пластине, плате) и разработка системы межэлементных соединений.

Весь процесс проектирования сопровождается большим числом электрических, технологических и конструктивных расчетов, нужных для выполнения соответствующих этапов. При проектировании БИС рекомендуется такая последовательность расчетов:

а) статический расчет элементов для определения параметров активных и пассивных элементов, напряжений питания, потребляемой мощности, статической помехоустойчивости;

б) анализ динамических характеристик элементов схемы и системы в целом;

в) определение оптимальных электрических параметров функциональных структур;

г) расчет оптимальной топологической карты размещения элементов на кристалле;

д) определение требований к конструктивным параметрам элементов;

е) статистический (вероятностный) расчет с учетом технологического разброса параметров элементов, разработка требований к параметрам схем;

ж) расчет геометрии элементов и формирование требований к технологическому процессу;

з) расчет и конструирование корпуса;

и) разработка системы тестов для проверки функционирования БИС.

Естественно, что решение такого широкого круга задач требует разработки методов синтеза, анализа и оптимизации параметров электронных цепей и структур, максимальной стандартизации технологии с целью сокращения расходов на проектирование и производство. Кроме того, поскольку проектирование БИС связано с технологией их изготовления и оба эти процесса осуществляются одновременно, требуется высокая оперативность выполнения отдельных этапов, в частности разработки топологической структуры межэлементных соединений. Все это указывает на необходимость применения системных методов автоматизированного проектирования.

§ 5.4. МЕТОДЫ И АВТОМАТИЗАЦИЯ ПРОЕКТИРОВАНИЯ БИС

Применение БИС предусматривает повышение функциональной сложности ИМС при одновременном увеличении степени интеграции, что позволяет разрабатывать аппаратуру с высокими количественными и качественными параметрами и характеристиками. Однако переход к БИС приводит к специализации выполняемых ими функций и в отличие от ИМС первой и второй степеней интеграции — к сужению сферы их применения. Поэтому необходимо или значительно расширять номенк-

латуру выпускаемых БИС, или изготавливать такие БИС, специализация функций которых может быть проведена быстро и экономически выгодно.

Отметим, что непрерывное повышение степени интеграции БИС, создание СБИС приводит к резкому увеличению затрат времени на их проектирование. При этом существенно возрастает и стоимость проектирования. Поэтому постоянно происходит поиск методов, направленных на повышение производительности труда разработчиков БИС и СБИС.

● В настоящее время наибольшее распространение получили три основных метода проектирования БИС: полностью заказное, полузаказное на основе вентиляльных матриц (базовых матричных кристаллов) и полузаказное на основе стандартных ячеек.

Метод заказного проектирования основан на оптимальном размещении элементов на кристалле или элементов и компонентов на плате, обеспечивающем экономное использование площади кристалла (платы), повышение процента выхода годных изделий и снижение стоимости разрабатываемой БИС. Данный метод применяют при создании полупроводниковых и гибридных БИС, к которым предъявляются высокие требования по технико-эксплуатационным параметрам и надежностным характеристикам. Он предусматривает полное удовлетворение требований заказчика при создании и изготовлении законченной конструкции БИС.

Метод вентиляльных матриц основан на использовании полупроводниковых пластин с предварительно сформированными элементами и библиотеки возможных соединений их в различные схемы. По заданию заказчика проектировщик получает конкретную схему БИС определенного функционального назначения.

Метод стандартных ячеек основан на использовании библиотеки топологических решений для предварительного размещения набора ячеек в виде регулярных полос, разделенных свободными зонами для последующего выполнения внутрисхемных соединений. Эти соединения, определяющие функциональные возможности БИС, создаются в соответствии с заданной заказчиком электрической схемой на заключительном этапе проектирования.

Хотя методы полузаказного проектирования ухудшают параметры разрабатываемой БИС по сравнению с заказными, они в значительной степени способствуют стандартизации проектирования кристаллов, на базе которых можно получить БИС различного функционального назначения. Это способствует существенному сокращению сроков проектирования. Методы полузаказного проектирования используют в основном при создании полупроводниковых БИС на биполярных и МДП-транзисторах и их разновидностях. Сокращение сроков и эффективность разработки БИС, в первую очередь полузаказных, повышение производительности труда проектировщиков, снижение трудоемкости, исключение ошибок требуют автоматизации процесса проектирования.

Автоматизация проектирования БИС предполагает: организацию дешевого и быстрого машинного проектирования; автоматическое изготовление масок и фотошаблонов; максимальную стандартизацию технологических процессов изготовления структур БИС с целью сокращения расходов на их производство; автоматизацию технологического и выходного контроля.

Следовательно, необходимо введение машинного проектирования в реальном масштабе времени в производственный процесс изготовления БИС, в первую очередь заказных. При создании полузаказных БИС проектирование элементов и изготовление кристалла разделяются во времени с проектированием и изготовлением разводки.

Практически выполнение этих этапов проектирования и изготовления БИС требует автоматизации с применением ЭВМ. При информационно-логическом и схемном проектировании функции, выполняемые ЭВМ, аналогичны тем, которые имеют место при проектировании ИМС второй степени интеграции. В основном они сводятся к синтезу и анализу электрических цепей, моделированию статических и динамических режимов, расчету конструктивно-технологических параметров структурных элементов и др. Разница заключается только в усложнении и увеличении объема задач, подлежащих решению с помощью ЭВМ. При этом используются те же методы и приемы, что и при проектировании ИМС.

При проектировании БИС возникают новые задачи, решение которых возможно только с применением ЭВМ. Это относится прежде всего к конструктивному проектированию, включающему оптимальное размещение базовых и других элементов на подложке, трассировку соединений и создание многослойной оптимальной системы соединений, проектирование фотооригиналов и других топологических чертежей. Новым при этом является также управление производством фотошаблонов и масок.

● Основным методом создания БИС является полиэлементный — использование определенного числа базовых элементов для реализации требуемой функции БИС.

Этот метод использует различные способы выполнения соединений между базовыми элементами, наиболее распространенными из которых являются *фиксированный* и *программируемый монтаж*. Конструкторское проектирование основано на использовании этих способов. Первый получил наибольшее применение при проектировании гибридных БИС, второй — полупроводниковых БИС.

В настоящее время разработаны автоматизированные системы конструкторского проектирования на базе ЭВМ, с помощью которых осуществляют:

1) оптимальное размещение элементов на подложке с учетом схемотехнических, технологических и конструктивных факторов;

- 2) многослойную трассировку электрических соединений;
- 3) корректировку — проверку качества спроектированных соединений;
- 4) трансляцию полученной информации на координатограф;
- 5) получение чертежей электромонтажных схем на координатографе;
- 6) трансляцию информации на фотонаборную установку и управление ею для изготовления фотошаблонов.

Разработанные для этих целей комплекты рабочих программ позволяют успешно решать задачу оперативного проектирования и изготовления различных типов БИС.

Необходимо отметить, что в настоящее время отдельные этапы проектирования БИС разработаны с различной степенью автоматизации, а следовательно, не достигается одинаковая эффективность использования ЭВМ на всех этапах проектирования. Это обусловлено как трудностями постановки ряда задач проектирования, так и трудностями, связанными с математическими методами их решения. Тем не менее решение основной задачи при разработке БИС — безошибочного проектирования электрической и особенно топологической схемы — стало возможным благодаря применению систем автоматизированного проектирования (САПР) на базе ЭВМ.

В последующих параграфах рассмотрены методологические вопросы практической реализации основных этапов проектирования БИС, в том числе с использованием машинных методов.

§ 5.5. ОПРЕДЕЛЕНИЕ ФУНКЦИОНАЛЬНОГО СОСТАВА БИС

Функциональный состав БИС зависит от сложности выполняемых ими функций и элементной базы для их реализации. Методы для определения функционального состава одинаковы как для полупроводниковых, так и для гибридных БИС. Разница проявляется только в степени сложности разрабатываемой БИС. Поэтому в дальнейшем рассмотрим методику определения функциональной сложности и выбора элементной базы применительно к полупроводниковым цифровым БИС.

Определение функциональной сложности. Как отмечалось, основной задачей первого этапа проектирования БИС является определение ее оптимальной функциональной сложности. Решение этой задачи сводится к разбиению радиоэлектронной системы на отдельные кристаллы и определению функций каждой БИС.

● Разбиением называют распределение функциональной схемы системы по кристаллам БИС, осуществляемое по возможности наиболее эффективным способом.

Результаты этого разбиения решающим образом влияют на себестоимость, технические характеристики и надежность каждой отдельной БИС и всей системы. Поэтому целью разбиения системы на отдельные БИС являются уменьшение себестоимости,

улучшение технических характеристик и повышение надежности. На себестоимость, технические характеристики и надежность системы непосредственно влияют следующие основные факторы: общее число БИС, число типов БИС, требования тестовой проверки, вид и число соединений между БИС, стоимость корпусов БИС.

Исследования влияния каждого из указанных факторов на возможные результаты разбиения системы на БИС показывают, что можно наметить ряд путей реализации этого разбиения, а именно: уменьшение числа БИС; уменьшение числа типов БИС; упрощение требований тестовой проверки; уменьшение числа соединений между отдельными БИС; снижение стоимости корпусов БИС.

Однако эти пути являются противоречивыми. Так, уменьшение числа БИС упрощает конструкцию системы, но приводит к увеличению площади кристаллов БИС и числа типов БИС. Уменьшение числа типов БИС вызывает увеличение числа БИС, поскольку разбиение системы на однотипные БИС редко приводит к созданию БИС, оптимальных по сложности компоновки и размерам кристаллов. В аналогичном противоречии находятся и другие возможные пути разбиения. Поэтому на практике необходимо находить такие компромиссные решения на основе различных способов разбиения, которые наилучшим способом удовлетворяли бы поставленной цели разбиения и получению тем самым оптимальной функциональной сложности каждой БИС.

● В настоящее время имеются следующие основные методы разбиения системы на БИС: функциональное разбиение, разбиение на параллельные фрагменты и разбиение по критерию минимизации соединений между БИС.

При *функциональном разбиении* всю систему разбивают на фрагменты, в каждом из которых реализуется завершенная логическая (схемотехническая) функция. Например, небольшую цифровую систему можно разбить на такие БИС: ввода и вывода информации, арифметико-логического устройства, запоминающего устройства, подпрограмм счета, как показано на рис. 5.1.

Разбиение на параллельные фрагменты целесообразно для систем с параллельной обработкой информации. Например, постоянное запоминающее устройство объемом информации 1024×16 бит можно разбить на четыре БИС с информационной емкостью 1024×4 бит каждая. Аналогично можно разбить параллельный сумматор, многоканальную систему усиления и преобразования сигналов. Особенностью такого разбиения является возможность использования получаемых БИС в других аналогичных системах, обладающих наращиваемостью. В качестве примера на рис. 5.2 показано параллельное разбиение сумматора по битам.

Разбиение по критерию минимизации соединений между БИС направлено на уменьшение кристаллов путем минимиза-

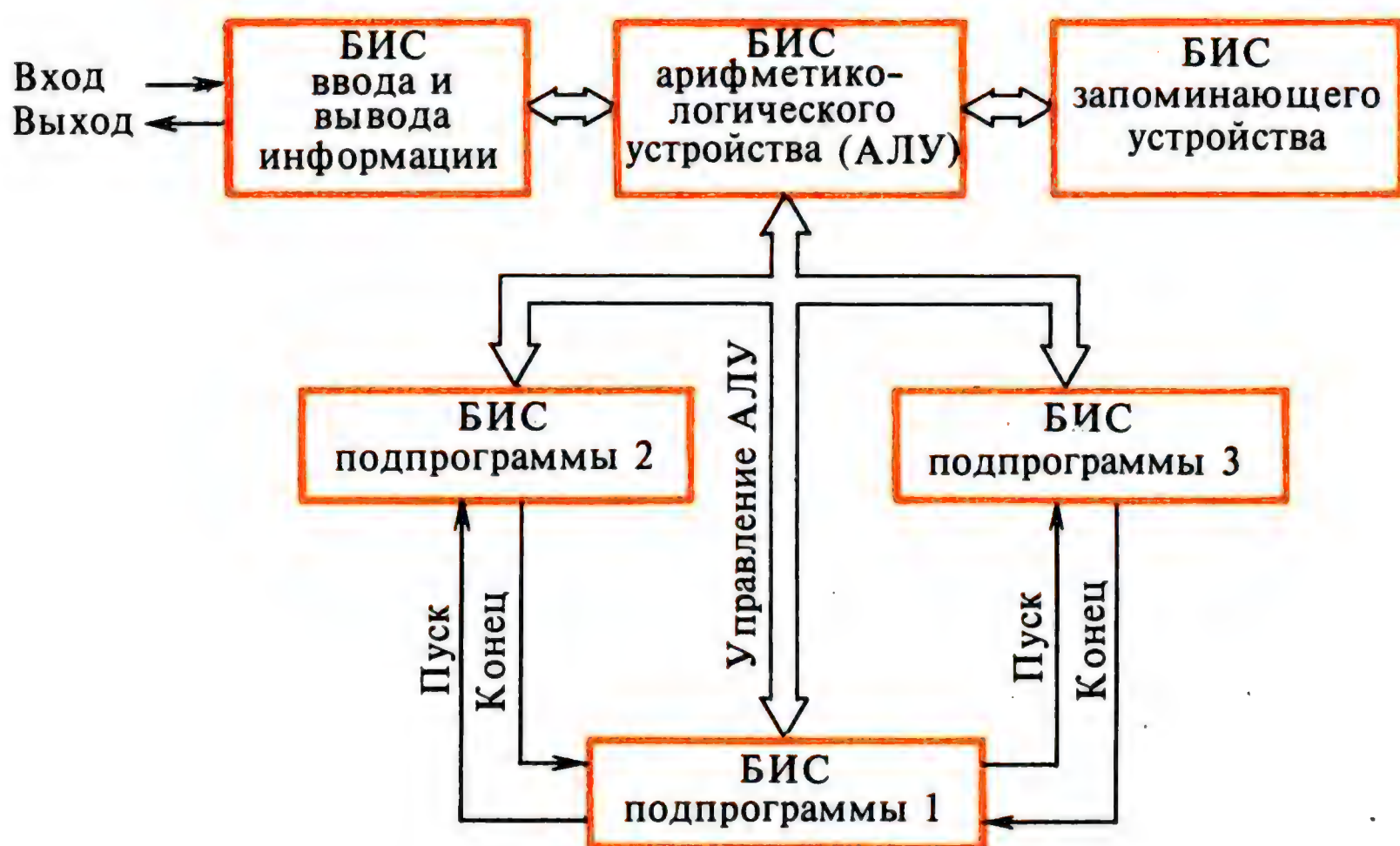


Рис. 5.1. Функциональное разбиение

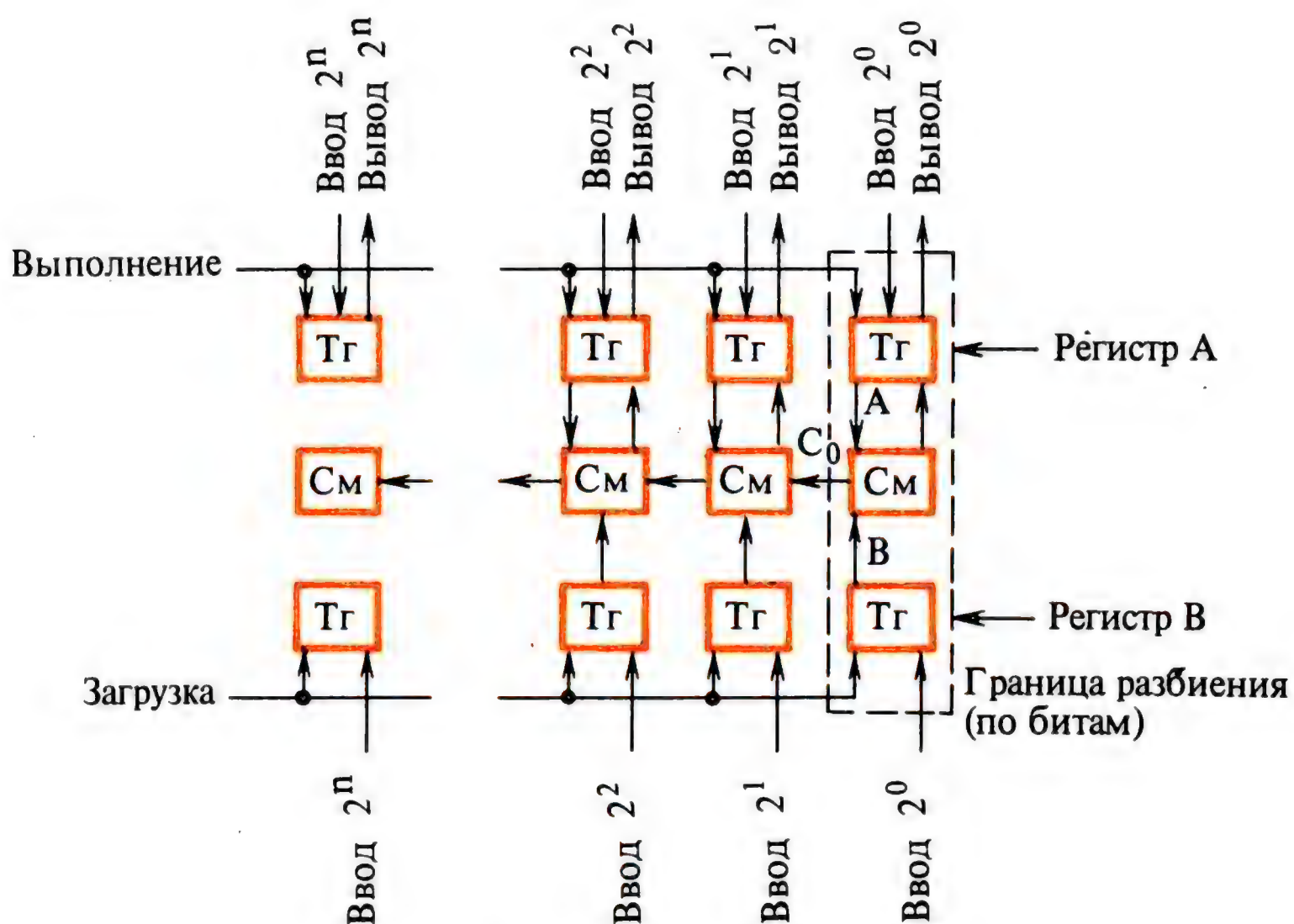


Рис. 5.2. Параллельное разбиение

ции числа контактных площадок для внешних выводов. Такое разбиение возможно при одновременном дублировании одной и той же логической функции на двух или нескольких кристаллах. Процесс указанного разбиения иллюстрируется рис. 5.3. Четырехдекадный счетчик X (рис. 5.3, а) работает на дешифратор Y , десять выходных шин которого распределены по

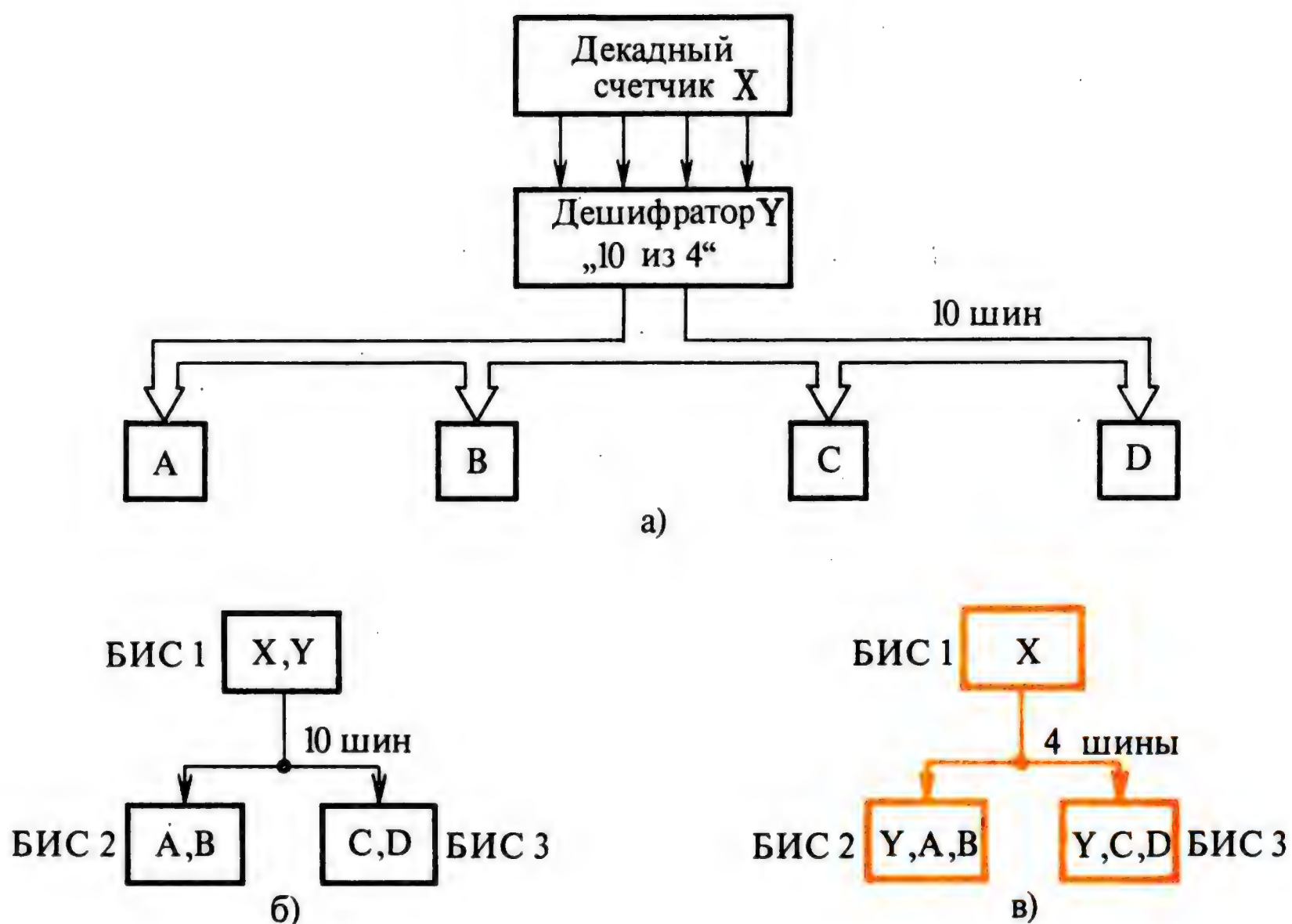


Рис. 5.3. Разбиение по критерию минимизации соединений между БИС:
 а — функциональная схема; б, в — соответственно неоптимальный и оптимальный варианты разбиения

ячейкам (логическим функциям) A , B , C и D . Если эту систему разбить на три кристалла, как показано на рис. 5.3, б, то между БИС1 — БИС2 и БИС1 — БИС3 останется десять сигнальных шин. В случае дублирования дешифратора Y в БИС2 и БИС3 число сигнальных шин между БИС можно уменьшить до четырех (рис. 5.3, в).

Эти способы разбиения наиболее целесообразны при переводе на БИС существующей системы. При разработке новой системы у разработчика БИС появляются дополнительные возможности разбиения системы на БИС, обусловленные оптимизацией отдельных устройств системы с учетом возможностей технологии БИС. При этом разбиение системы на БИС осуществляют в такой последовательности:

- 1) анализ технических требований к системе;
- 2) анализ возможных методов обработки информации в системе (параллельная, последовательная, параллельно-последовательная, с помощью распределенной арифметики и др.);
- 3) разработка детальной функциональной схемы системы;
- 4) анализ возможных способов разбиения функциональной схемы (по разрядам, с использованием регистров, функциональный, разрядно-функциональный, по критерию минимизации числа соединений);

- 5) оценка технических характеристик БИС, полученных при разбиении функциональной схемы системы выбранным способом;
- 6) разработка функциональной схемы каждой БИС;
- 7) разработка задания на проектирование БИС.

Такое разбиение можно повторить несколько раз с одновременным варьированием способов разбиения для получения наиболее приемлемого варианта функционального состава БИС, удовлетворяющего основным требованиям. В любом случае систему стремятся разбить таким образом, чтобы каждая БИС представляла собой функционально законченное устройство, имела минимальное число внешних выводов, характеризовалась наращиваемостью и низкой стоимостью.

В результате подобного разбиения системы получают предварительный вариант функциональной сложности БИС, который оформляется в виде структурной схемы и в последующем может быть оптимизирован с учетом используемых для реализации простых логических функций базовых элементов.

Элементная база. Функциональный состав БИС зависит от выбора элементной базы. Под элементной базой БИС понимают схемное решение элементарных функций преобразования и обработки информации. На начальной стадии проектирования БИС в качестве базовых элементов использовали схемы, выполняющие логические функции И, ИЛИ, И — НЕ, ИЛИ — НЕ и др. В структурно-топологическом отношении такие элементы представляют собой сформированные в кристалле полупроводника активные и пассивные элементы, расположенные в отдельных изолированных областях и объединенные в функциональную схему металлизацией. Типовые элементы для реализации основных логических функций рассмотрены в гл. 6. В таких элементах схемотехнические и структурно-топологические решения слабо взаимосвязаны. При создании БИС на их основе это привело к наличию большого числа контактов, сложному рисунку металлизации, большой площади изолирующих областей и металлизации. Эти недостатки существенно сдерживали повышение степени интеграции.

Повышение уровня технологии позволило сочетать схемотехнические решения со структурно-топологическими решениями при разработке базовых элементов. Это привело к созданию так называемых *функционально-интегрированных элементов*, в которых функционально независимые элементы объединены в одной структурной области. Использование функционально-интегрированных элементов для построения БИС позволило значительно повысить степень интеграции путем сокращения площади, занимаемой каждым элементом в отдельности и БИС в целом.

Наибольшие успехи в разработке функционально-интегрированных элементов достигнуты при использовании биполярных транзисторных структур для реализации логических схем и схем хранения информации. Для функционально-интегрированных

элементов характерны два признака: 1) наличие функциональной интеграции, положенной в основу интеграции элемента, 2) организация цепи питания, необходимой для подведения энергии к элементу.

Существующие функционально-интегрированные элементы по способу интеграции можно подразделить на три группы:

1) совмещение пассивных элементов с базовыми или коллекторными областями транзисторов;

2) совмещение рабочих областей различных активных элементов (диодов или транзисторов), обладающих вертикальной структурой;

3) совмещение областей различных транзисторов, например типа $n-p-n$ или $p-n-p$ с вертикальной и горизонтальной структурами.

На рис. 5.4, $a-v$ показаны электрическая схема, эскиз топологии и поперечный разрез функционально-интегрированного элемента запоминающего устройства, пассивные элементы которого совмещены с коллекторными областями транзисторов,

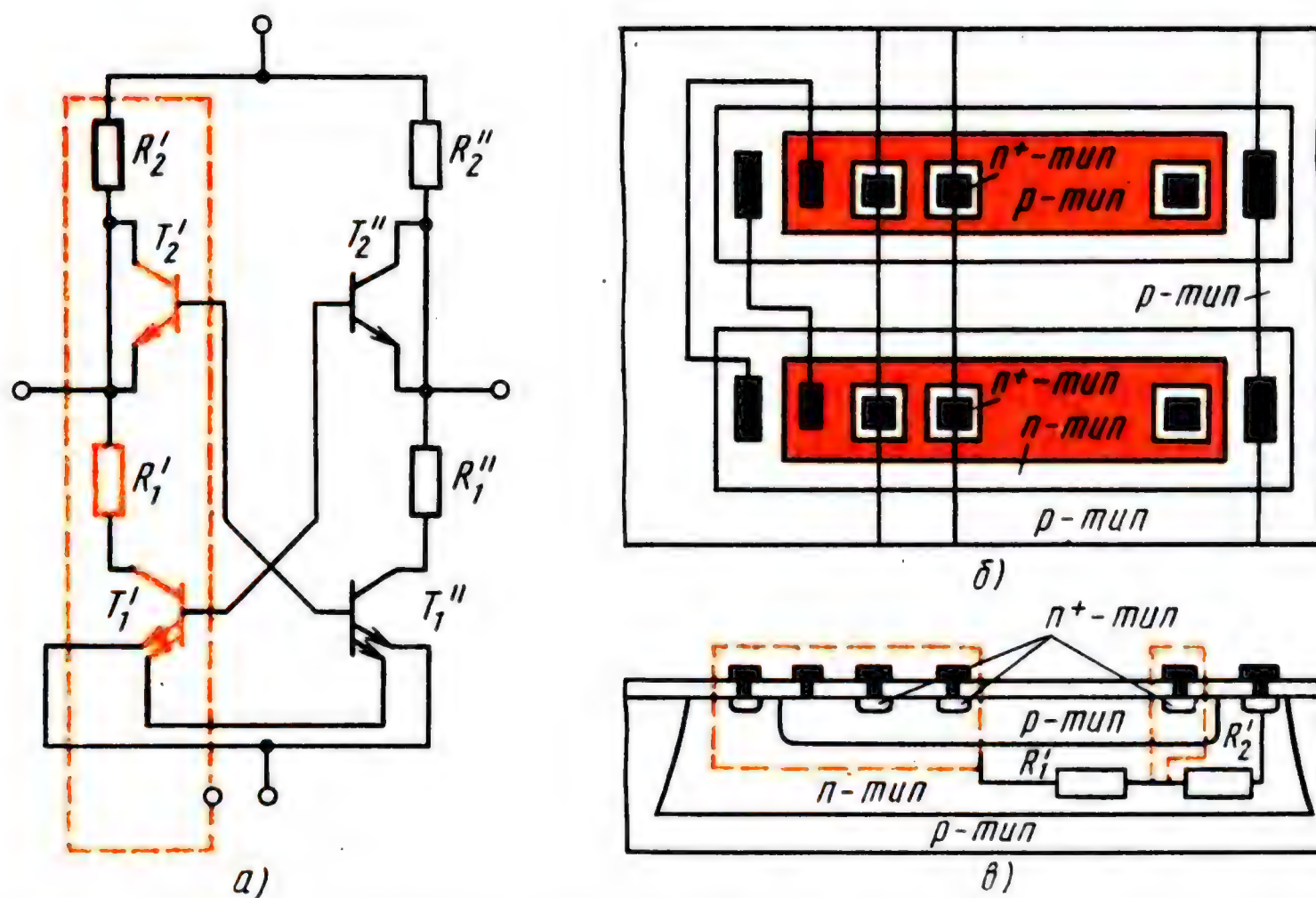


Рис. 5.4. Функционально-интегрированный элемент с совмещенными пассивными и активными элементами:

a — электрическая схема; b — эскиз топологии; v — поперечный разрез

обладающих вертикальной структурой (на этом и последующих рисунках интегрированные элементы выделены пунктирной линией). Такая структура позволяет создать обширную группу функционально-интегрированных элементов, занимающих минимальную площадь и потребляющих различную мощность, что достигается изменением толщины и удельного объемного сопротивления коллекторной области. В эту (первую) группу входят

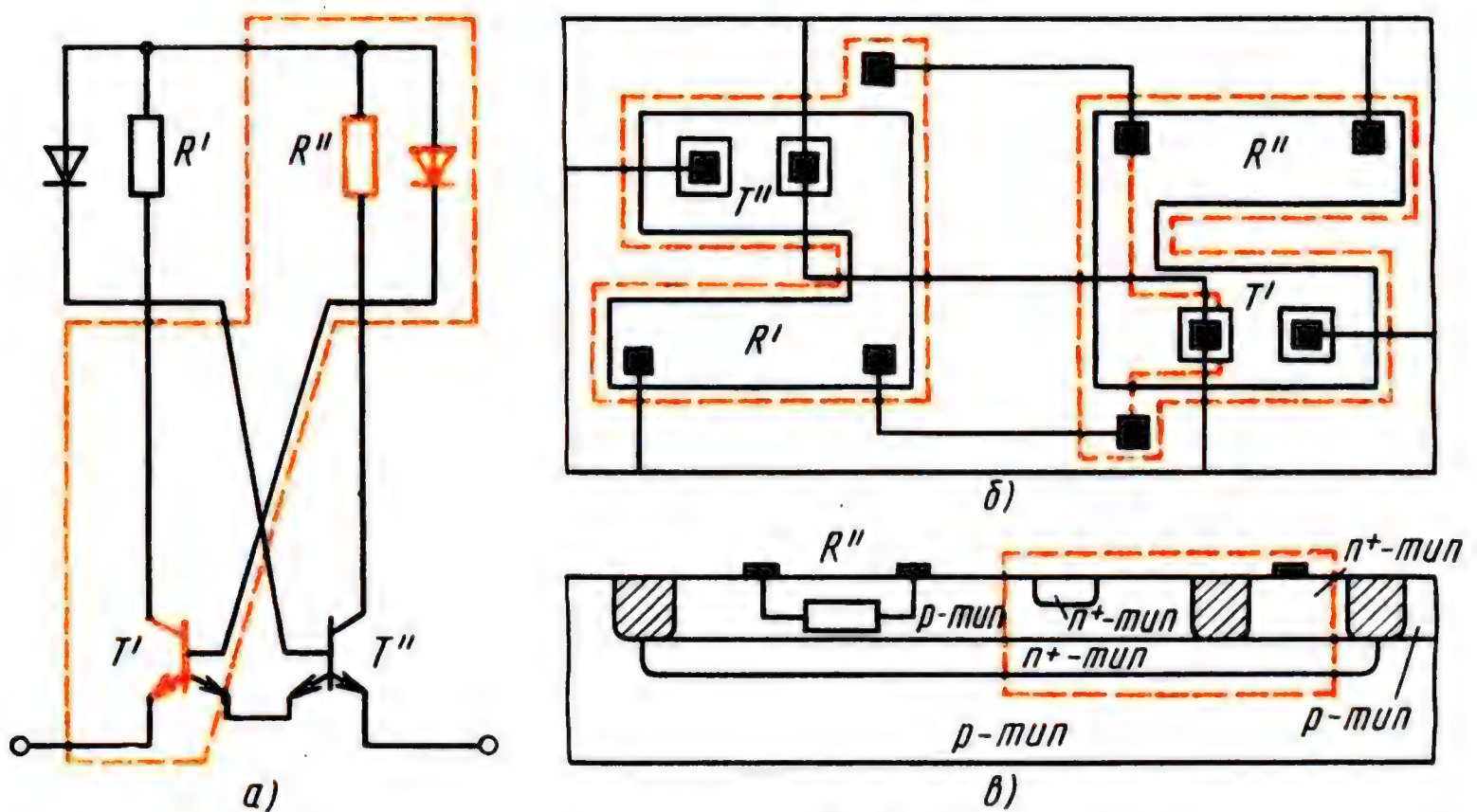


Рис. 5.5. Функционально-интегрированный элемент с резисторами, совмещенными с базовыми областями транзисторов:

a — электрическая схема; *б* — эскиз топологии; *в* — поперечный разрез

также элементы, в которых резисторы совмещены с базовыми областями транзисторов (рис. 5.5, *a—в*).

Функционально - интегрированным элементом второй группы могут быть многоэмиттерные транзисторы, а также структура триггерной ячейки памяти (рис. 5.6, *a—в*). В этом элементе транзисторы T'_1 , T'_2 и диод D'_1 совмещены своими базовыми областями; кроме того, они совмещены с разделительной областью. Нагрузочные резисторы R' и R'' совмещены с коллекторами транзисторов T'_1 , T'_2 и подложкой. Для подвода питания используется шина n^+ -типа.

В функционально-интегрированных элементах совершенствование организации цепи питания привело к замене традиционной резистивной цепи питания новыми. Наибольшее распространение получили диодная, транзисторная и инжекционная цепи питания.

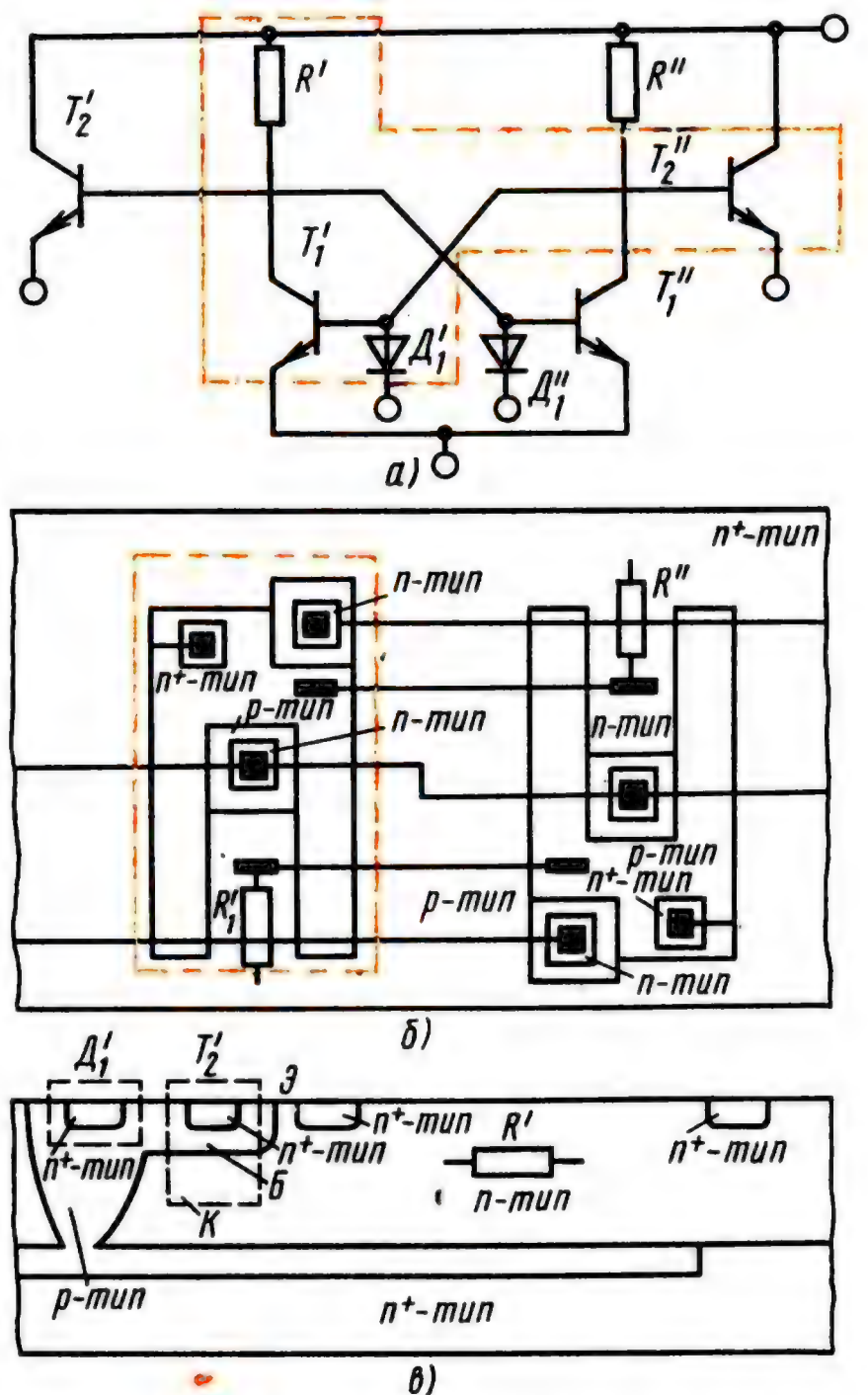


Рис. 5.6. Функционально-интегрированный элемент с совмещенными активными элементами:

a — электрическая схема; *б* — эскиз топологии; *в* — поперечный разрез

Примером функционально-интегрированного элемента с транзисторной цепью питания может служить логический элемент, схема, топология и структура которого показаны на рис. 5.7, а—в. Здесь конструктивно-топологическое решение реализовано таким образом, что базовая область транзистора T_3 типа p - n - p одновременно является эмиттерной областью переключающего транзистора T_2 типа n - p - n , база которого выполняет функции коллектора транзистора T_1 . Характерно, что такой элемент на поверхности кристалла имеет только шины функционального соединения, а шины питания образованы подложкой и эпитаксиальным слоем.

Функционально-интегрированные элементы с инжекционной цепью питания имеют структуру, приведенную на рис. 5.8, где показана структура И²Л-вентиля и его эквивалентные схемы.

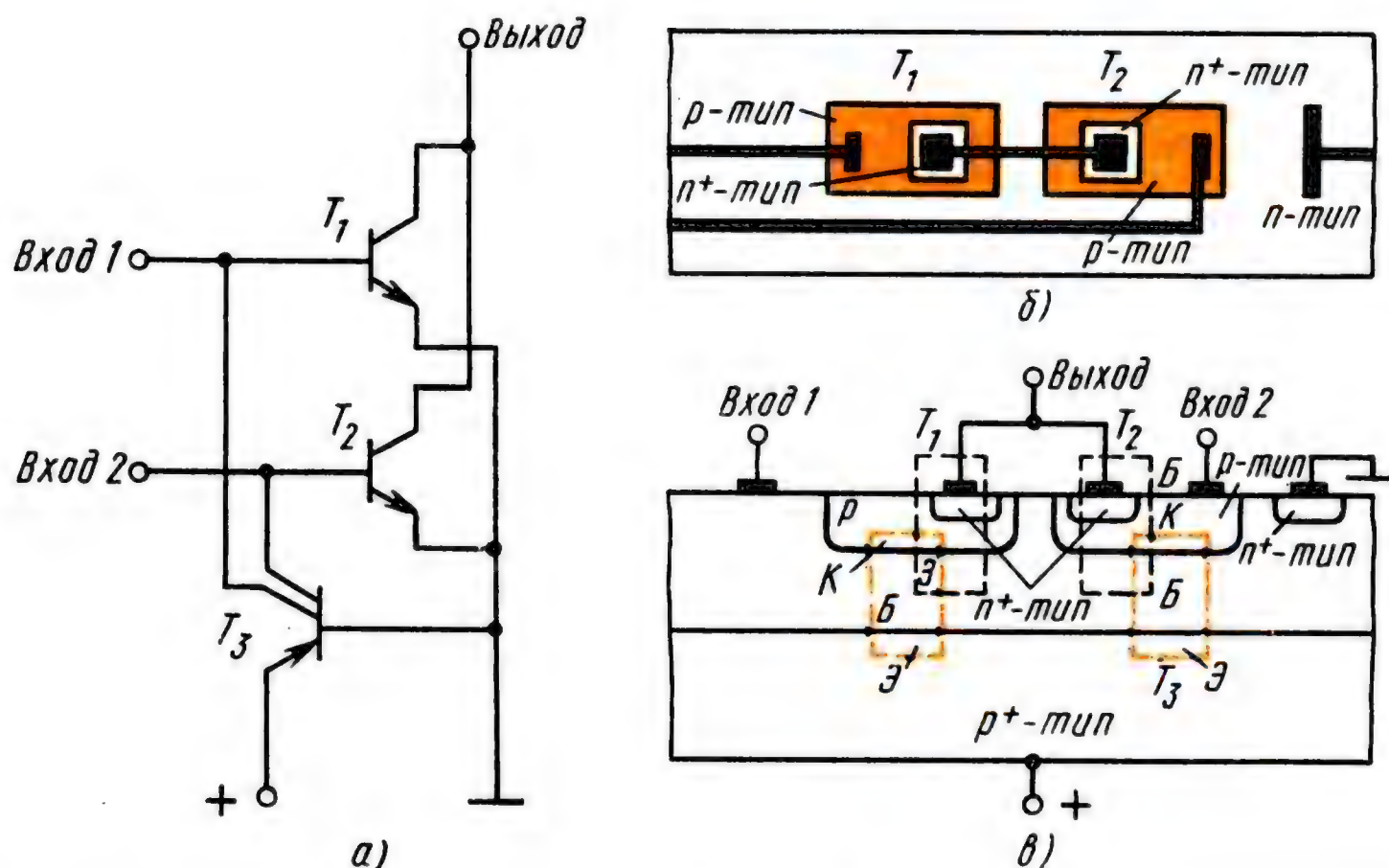


Рис. 5.7. Функционально-интегрированный элемент с транзисторной цепью питания:

а — электрическая схема; б — эскиз топологии; в — поперечный разрез

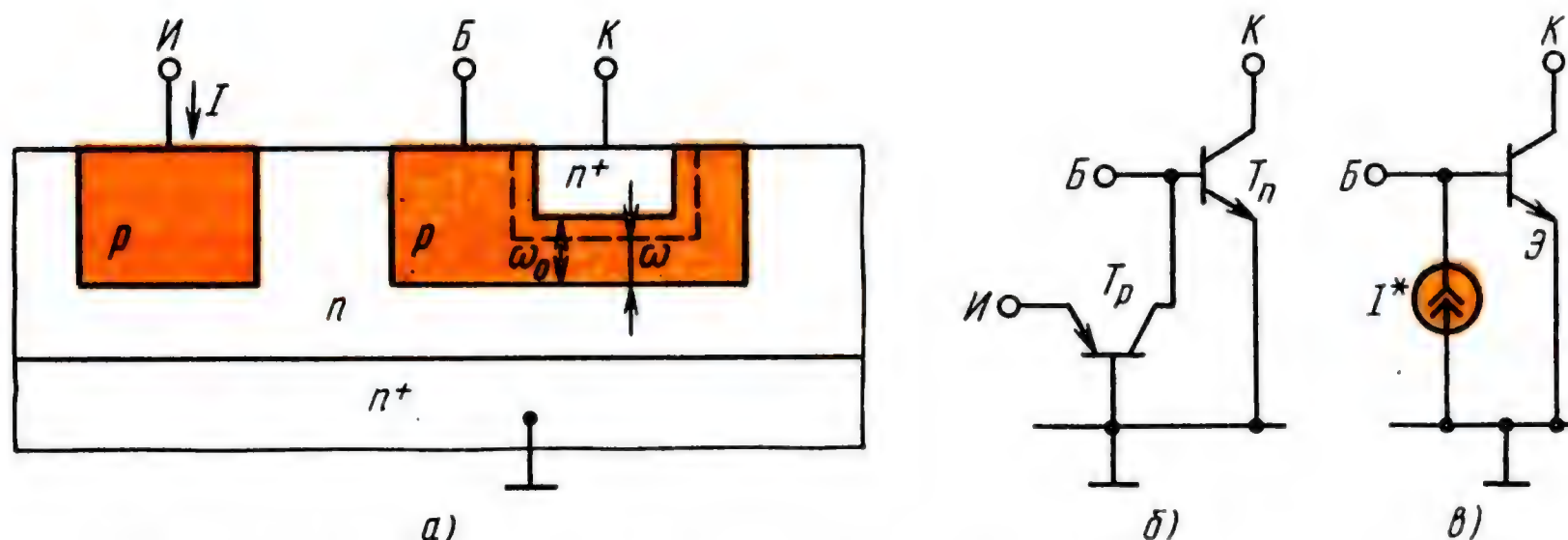
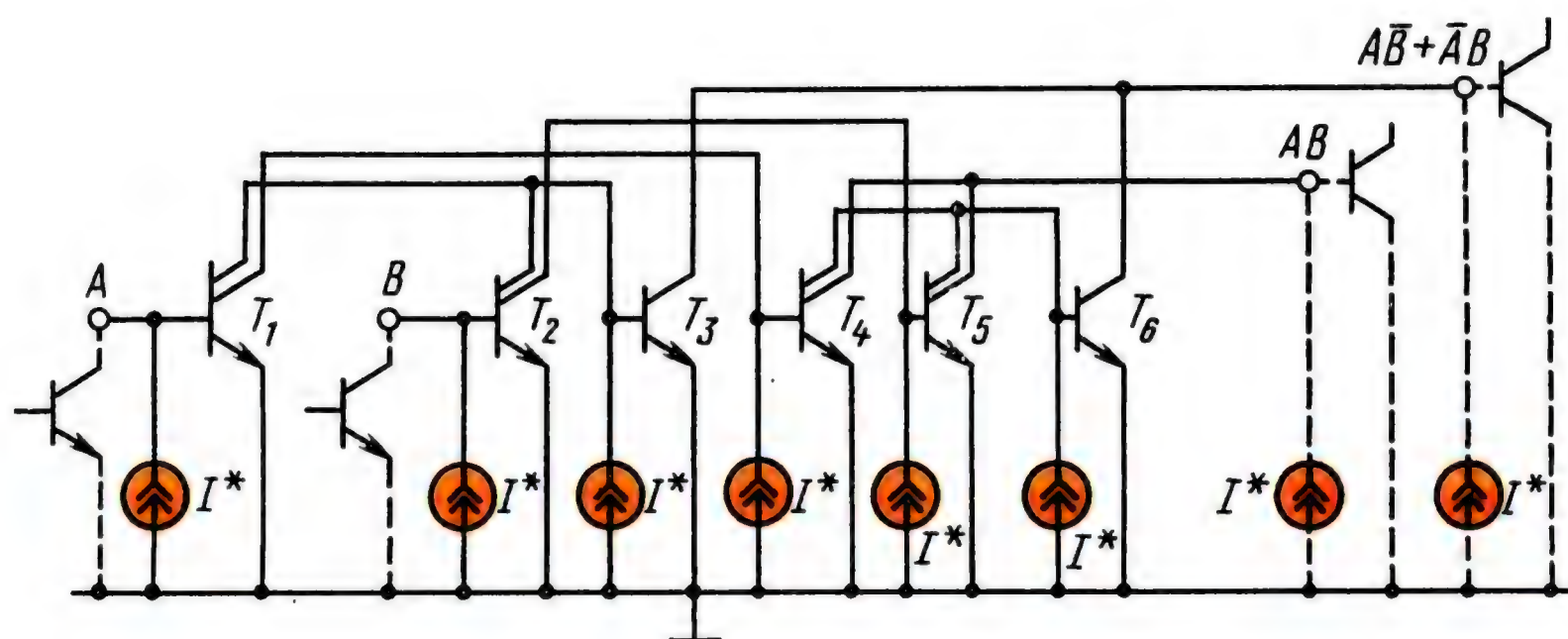


Рис. 5.8. Структура (а) и эквивалентные схемы (б, в) И²Л-вентиля

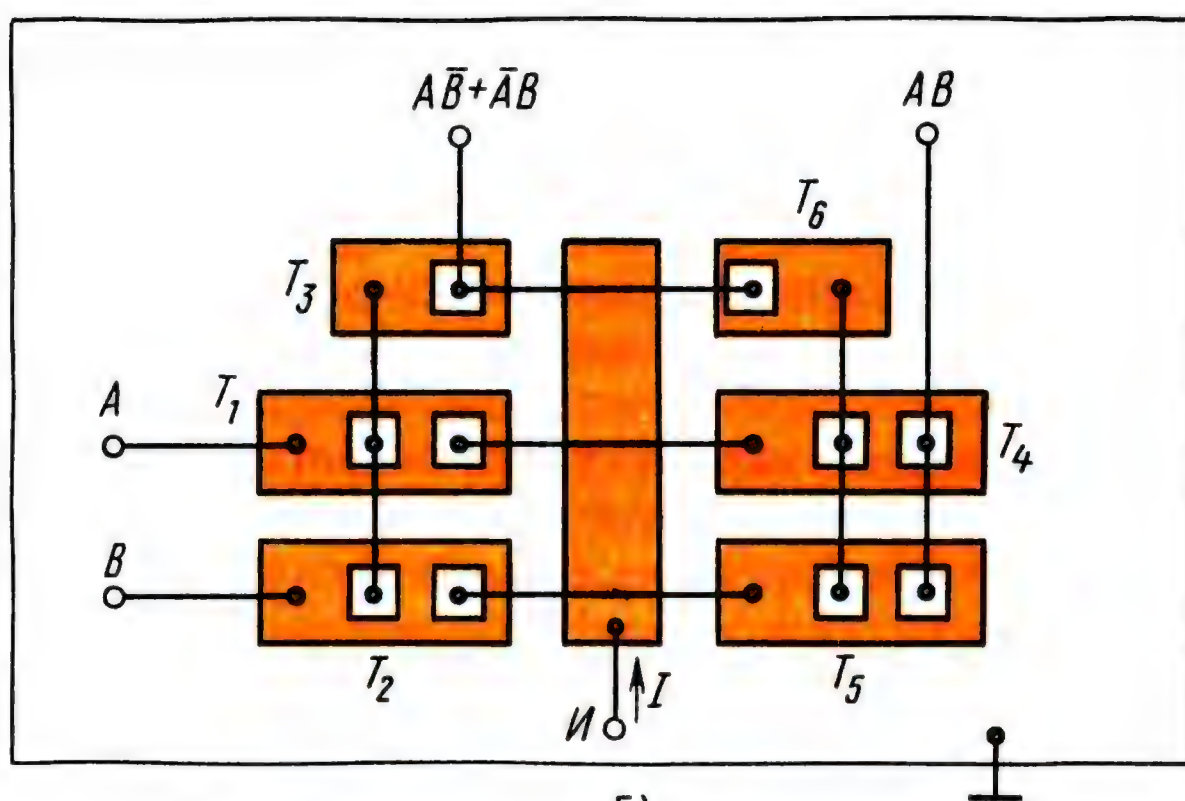
Данный вентиль состоит из горизонтального транзистора типа $p-n-p$ с инжекторной p -областью и вертикального транзистора типа $n-p-n^+$ (рис. 5.8, а), работающего в инверсном режиме. Транзистор типа $p-n-p$ является генератором тока для питания базовой цепи транзистора типа $n-p-n$ (рис. 5.8, б), и обычно на схемах он замещается генератором тока (рис. 5.8, в).

В качестве примера на рис. 5.9, а, б приведены электрическая схема и эскиз топологии полусумматора на основе И²Л-вентилей. Широкое распространение БИС на основе И²Л-вентилей обусловлено рядом факторов:

- а) малыми геометрическими размерами;
- б) исключением из схем резисторов;
- в) применением многоколлекторных транзисторов типа $n-p-n^+$;
- г) отсутствием изоляции между элементами;
- д) низкой (единицы нановатт) потребляемой мощностью;
- е) простотой проектирования.



а)



б)

Рис. 5.9. Электрическая схема (а) и эскиз топологии (б) полусумматора на основе И²Л-вентилей

Функционально-интегрированными элементами на МДП-транзисторах могут быть различные схемы на комплементарных МДП-структурах с малой длиной канала, разными затворами и барьерами Шотки, а также элементы инжекционно-полевой логики (ИПЛ).

Отметим, что использование функционально-интегрированных элементов в качестве базовых для построения БИС способствует автоматизации проектирования топологии БИС, так как проектирование топологии БИС и их элементов может проводиться в значительной степени независимо.

Выбор элементной базы. При выборе схемотехнической основы построения БИС в каждом конкретном случае необходимо проводить комплексную оценку имеющейся элементной базы по всей совокупности главных критериев. При этом основными критериями считают: быстродействие $t_{з.ср}$; фактор качества $F = Pt_{з.ср}$ (P — удельная мощность, потребляемая одним элементом); удельную S_{N^0} и функциональную S_N плотности компоновки базового элемента; логическую гибкость базового элемента при реализации комплексных логических функций, что определяет добротность БИС: $Q_{БИС} = 1/(P_{БИС}t_{БИС})$; тип применяемой технологии и максимальный размер кристалла; работоспособность базовых элементов в составе БИС в диапазоне изменяющихся эксплуатационных воздействий.

Сравнение различных базовых элементов по первым двум критериям сводится к анализу их энергетических характеристик. Сравнение же элементов по другим критериям неоднозначно и требует всестороннего анализа, учитывающего комплекс вопросов, связанных с разработкой и изготовлением БИС. Задача упрощается, если в качестве критерия сравнения использовать коэффициент качественного показателя базового элемента $k = n^0/F$, где n^0 — число элементарных вентилях или других схем, приходящихся на единицу площади кристалла. В этом случае одновременно учитывают энергетические характеристики и плотность компоновки, причем стремятся к получению максимального значения коэффициента k .

Можно ввести и другие критерии сравнения, например добротность базового элемента, однако ни один из них не является обобщающим для принятия однозначного решения.

Для комплексной оценки при выборе базового элемента с учетом электрических, конструкторско-топологических, технологических и логических характеристик используют *метод логического моделирования* с помощью ЭВМ. Для этого информацию о существующих базовых элементах заносят в библиотеку памяти ЭВМ, а для описания БИС задаются ее конкретными характеристиками. Такими характеристиками являются потребляемая мощность, быстродействие, число пассивных и активных элементов, логических связей, необходимых изолированных областей и др.

Существующие программы моделирования позволяют оценить

характеристики БИС при возможном использовании любого из базовых элементов и путем сравнения количественных значений этих характеристик выбрать оптимальный тип базового элемента.

Функциональный состав. Функциональная сложность БИС и выбор базового элемента позволяют определить функциональный состав БИС, т. е. число базовых элементов, требуемых для реализации функции БИС.

Для однородных БИС функциональный состав определяют числом элементарных функций, т. е. заменой каждой элементарной функции или нескольких функций базовым элементом. Однако в практике проектирования БИС часто используют избыточность базовых элементов, которая достигается введением дополнительного их числа. Это связано прежде всего с необходимостью повышения выхода годных БИС. Элементная избыточность на 10—20% позволяет повысить выход годных полупроводниковых БИС до 40%.

Аналогично определяют и функциональный состав гибридных БИС. Однако при выборе элементной базы гибридной БИС следует учитывать, что для этого могут использоваться кристаллы готовых полупроводниковых ИМС различной степени интеграции, в том числе и БИС.

В настоящее время для определения функционального состава БИС разработаны автоматизированные методы проектирования, основанные на функционально-логическом моделировании, в задачу которых входит моделирование функциональных и логических схем с установлением связей между ними и в них. Это позволяет разработать функциональную схему БИС с различным уровнем детализации под конкретный тип базового элемента или принципиальную электрическую схему.

§ 5.6. ПРОЕКТИРОВАНИЕ ТОПОЛОГИИ БИС

Проектирование топологии — заключительный этап в общем процессе проектирования БИС, являющийся наиболее сложным и трудоемким. При этом решают следующие взаимосвязанные задачи:

а) размещение элементов в системе координат пластины (платы) с учетом схмотехнических, технологических и конструктивных ограничений;

б) проведение межэлементных соединений (трассировка);

в) вычерчивание послойных чертежей с общего вида топологии и составление таблиц координат угловых точек для дальнейшего изготовления комплектов фотошаблонов.

Наиболее сложным является размещение элементов и трассировка соединений по определенным критериям оптимальности. При разработке каждого вида БИС устанавливают систему критериев получения оптимальной структуры. Однако для любых БИС существуют общие критерии оптимальности, а именно:

- а) минимальная суммарная длина внутрисхемных соединений;
- б) минимальное число пересечений внутрисхемных соединений;
- в) простая конфигурация внутрисхемных соединений;
- г) минимальные искажения сигналов;
- д) наилучшие условия отвода теплоты.

Учитывая сложность проектирования по критериям оптимальности, а также большой объем информации, необходимой для описания топологии БИС (до 10^6 координатных точек на один слой), применение машинных методов для обработки топологической информации и разработки топологии в целом является неизбежным.

Методологические вопросы решения основных задач проектирования топологии БИС, а следовательно, построения автоматизированных систем для этих целей являются общими для полупроводниковых и гибридных БИС. Для обоих типов БИС в качестве базовых элементов используют преимущественно структурные схемы, выполняющие определенные функции и заранее отработанные в топологическом и конструктивном исполнениях. Исключение составляют отдельные виды полупроводниковых БИС, разрабатываемых на основе обычных элементов (транзисторов, резисторов и т. д.). В дальнейшем при рассмотрении вопросов проектирования топологии будем пользоваться термином «элемент», под которым понимают либо кристалл полупроводниковой ИМС, либо функциональный логический элемент, либо простой элемент схемы.

Исходной информацией для проектирования топологии является электрическая или функциональная схема БИС, библиотечный набор элементов, схемотехнические, технологические и конструктивные ограничения.

В качестве математической модели схемы используют представление ее в виде графа, для чего вводят геометрические модели элементов. В основу построения моделей элемента закладывают взаимную ориентацию выходных контактных площадок элементов, что обеспечивает возможные подходы к различным контактам. При этом для наилучшей трассировки используют граф, вершины которого представляют собой отдельные контактные площадки, а ветви — связи между элементами.

● В общем случае для решения задач синтеза топологии на этапе ее проектирования применяют точечные и геометрические модели элементов.

Точечная модель отображает элемент в виде точки и исходящих из нее выводов, соответствующих необходимым выводам элемента (рис. 5.10, а). Используют точечные модели без учета расположения выводов (имеется неупорядоченное множество идентифицируемых по назначению выводов без учета последовательности их расположения) и точечные модели с учетом расположения выводов, в которых учитывается конструкторская реализация элементов с точки зрения порядка следования вы-

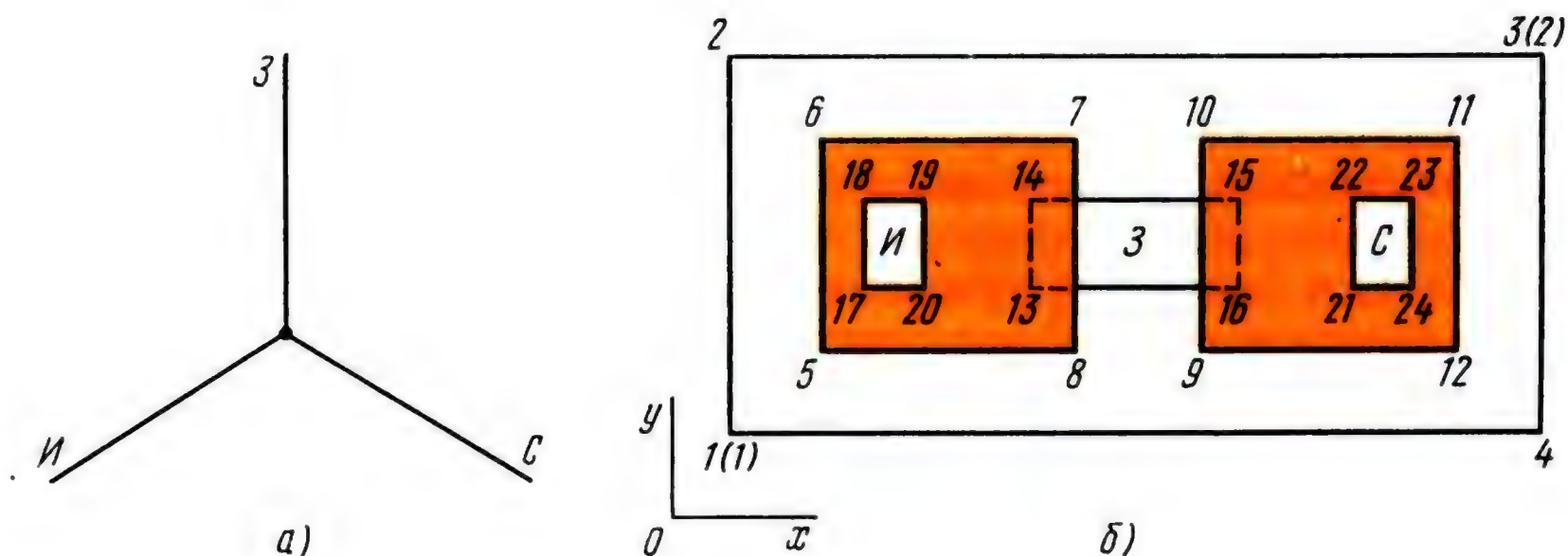


Рис. 5.10. Точечная (а) и геометрическая (б) модели МДП-транзистора

водов и возможных способов присоединения проводников к контактам или их прохождения между контактами. Точечные модели используют на этапе эскизного проектирования топологии и решения задач на графах. Аналитически эти модели представляют множество идентификаторов выводов элементов $A = (a_1, \dots, a_k)$, где $a_1, \dots, a_k$ — идентификаторы выводов.

Геометрические модели характеризуют геометрические размеры элементов и расположение их выводов. Используют упрощенные и точные геометрические модели.

Упрощенная геометрическая модель обычно представляет собой прямоугольник, накрывающий элемент, с размеченными на нем местами выводов. Аналитическое определение этой модели имеет вид

$$A = (a_1, \dots, a_k; x_1, y_1, \dots, x_k, y_k; X, Y),$$

где $x_1, y_1, \dots, x_k, y_k$ — координаты расположения выводов; X, Y — размеры прямоугольника.

Точная геометрическая модель совпадает с топологией элемента и задается поточечным описанием всех входящих в него контуров в прямоугольной системе координат с указанием для каждого контура соответствующего ему номера слоя (рис. 5.10, б). С целью сокращения информации допускается описание контура через одну точку, как показано для области 1—4 (цифры в скобках).

Аналитически точную геометрическую модель представляют множеством

$$A = (n_1, k_1, \dots, n_s, k_s),$$

где $n_1, \dots, n_s$ — номера слоев, которым приписаны контуры $k_1, \dots, k_s$, заданные последовательностями своих угловых точек.

Геометрические модели элементов применяют на этапе разработки общего вида топологии для учета определенных метрических характеристик объекта в площади кристалла (платы), длины соединений и др.

Следует отметить, что в большинстве случаев задачу размещения элементов и трассировку решают последовательно: сна-

чала размещают элементы таким образом, чтобы облегчить последующую трассировку, а затем выполняют внутрисхемные соединения.

Размещение элементов. Размещение элементов относится к числу задач комбинаторного типа. Большинство существующих алгоритмов сводит ее решение к перебору различных вариантов размещения и выбору варианта, максимально удовлетворяющего критериям оптимальности и дополнительным требованиям, предъявляемым к проектируемой БИС.

В настоящее время известно много алгоритмов размещения элементов, различающихся способом перебора различных вариантов размещения и машинными методами их реализации применительно к конкретным схемам.

На языке теории графов задача размещения элементов с помощью алгоритмов формулируется таким образом.

Задан граф $G(V)$ совокупностью моделей элементов $G(A_i)$ ($i = 1 \div k$), $A_i \subset V$ и списком соединений U . Здесь V — множество вершин графа (множество контактов), а A_i — множество вершин в моделях.

Требуется найти представление графа $G(V)$ с минимальным числом пересечений. Искомое представление должно задавать взаимное размещение элементов и возможную последовательность их соединения. Список соединений U представляет собой совокупность множеств U_i , задающих ветви электрической цепи.

Для решения задачи начальными являются сведения о соединениях элементов, ограничениях, накладываемых технологией, геометрических размерах кристалла (платы), расположении свободных позиций для размещения элементов и внешних контактов, числе и размещении контактов элементов, принадлежности контактов к равнопотенциальной цепи.

Вначале осуществляют переход от схемы к графу. Затем составляют матрицу расстояний и матрицу связей. Эти данные наряду с другими закладывают в память ЭВМ.

● Для размещения элементов БИС наибольшее применение нашли последовательные и итерационные алгоритмы, а также алгоритмы на основе метода ветвей и границ.

При использовании *последовательных алгоритмов* вначале размещают элемент, наиболее связанный с выходными контактными площадками, для чего соответствующую вершину графа помещают в первый узел. Остальные вершины последовательно располагают в тех позициях, которые позволяют получить минимальную длину соединений размещаемой вершины графа с размещенной.

Последовательные алгоритмы являются быстродействующими, легко реализуются на ЭВМ, не требуют упорядочения графа за счет последовательной перестановки.

Итерационные алгоритмы основаны на попарных перестановках элементов до получения приемлемого решения по критерию минимальной длины соединений. Для реализации итерационных

алгоритмов требуется предварительное размещение элементов схемы в виде графа с предварительной длиной всех связей L_0 .

При этом вначале вычисляют значение L_0 для начального размещения, затем переставляют два соседних элемента и вычисляют новое значение L_1 . При $L_1 < L_0$ размещение фиксируется ЭВМ. Итерационные алгоритмы просты для технической реализации на ЭВМ, но качество их применения зависит от первоначального размещения и сложного подсчета суммарных длин для всех возможных перестановок.

При использовании *алгоритмов на основе метода ветвей и границ* полный перебор вариантов размещения элементов заменяют частичным. В основу алгоритма положено разбиение множества решений на подмножества (ветвление) и определение нижних границ оценок для выбранных подмножеств. Данный алгоритм позволяет резко сократить число перестановок для получения размещения элементов по критерию минимальных связей. Недостатком алгоритма является ограниченность его применения, в частности, из-за непригодности к мультиграфам.

На рис. 5.11 приведена структурная схема одного из вариантов итерационных алгоритмов для размещения элементов.

Проектирование межэлементных соединений. Исходными данными для проектирования межэлементных соединений являются электрическая схема и разработанный вариант размещения элементов на пластине или плате. Математическую модель схемы, как отмечалось, представляют графом $G(x, U)$, вершинам (x) которого соответствуют контактные площадки элементов, а ребрам (U) — электрические связи между элементами. Математическую модель пластины или платы представляют графом $G(y, I)$, состоящим только из вершин (y), не связанных между собой $\{I = 0\}$. Задача трассировки сводится к тому, что если на площади пластины (плате) имеется ряд некоторым образом расположенных множеств элементов, то необходимо соединить элементы внутри каждого множества с учетом определенных (заранее установленных) условий — ограничений.

Основными условиями, которые следует учитывать при решении задачи трассировки, являются: соответствие соединений электрической схеме; минимизация общей длины соединений; минимизация числа пересечений трасс на пластине (плате); равномерное распределение соединений по площади пластины (плате).

Удовлетворение всем перечисленным условиям при решении практических задач трассировки в большинстве случаев невозможно, поскольку минимизация длины соединений и числа пересечений при одновременной равномерности их распределения находятся в противоречии. Машинные методы проектирования позволяют получить несколько вариантов трассировки с учетом определенного уровня детализации каждого условия и выбрать оптимальный вариант. Степень оптимальности проектируемой схемы соединений во многом определяется математическим



Рис. 5.11. Структурная схема итерационного алгоритма для размещения элементов

аппаратом, т. е. алгоритмом трассировки. Отметим, что определенную специфику в процессе трассировки вносит тип проектируемых соединений — избирательный или фиксированный.

Фиксированные соединения проектируют при разработке полупроводниковых БИС с регулярной структурой (при введении избыточности элементов) и гибридных БИС, избирательные соединения — при разработке полупроводниковых БИС с учетом карты годности предварительно размещенных элементов.

Специфика проявляется в том, что при проектировании *избирательных соединений* необходимо учитывать дополнительные ограничения (запрещенные варианты соединений), накладываемые картой годности элементов; сам процесс проектирования осуществляется в неразрывной связи с изготовлением БИС.

● Для машинного проектирования трассировки используют различные алгоритмы: волновые, лучевые и маршрутные.

Сущность *волнового алгоритма* заключается в моделировании волны, распространяющейся прямолинейно от источника. Фронт волны распространяется по определенным правилам, в которые заложены условия выполнения межэлементных соединений в виде разрешенных и запрещенных возможных путей. Процесс проектирования соединений с использованием волнового алгоритма включает в себя моделирование распространения волны с фиксацией координат возможного пути и построение трассы между элементами по установленным координатам.

Условиями, накладываемыми на распространение волны, являются подмножества свободных, занятых и запрещенных элементов для каждого фронта волны, моделируемого на определенном шаге. Одновременно на каждом шаге моделирования осуществляют проверку: входит ли элемент, к которому проводится трасса, в состав данного фронта волны и имеется ли возможность дальнейшего распространения волны.

В результате такого моделирования составляют таблицу координат пути распространения волны. Построение трассы между элементами осуществляют по координатам с учетом условий, которые необходимо выполнить при трассировке.

В зависимости от условий, накладываемых и подлежащих выполнению при трассировке, разработаны различные модификации волнового алгоритма. С помощью волнового алгоритма проектируют как однослойные, так и многослойные соединения. Существенным недостатком волнового алгоритма является большой объем памяти ЭВМ и значительное машинное время, требуемое для проектирования.

Сущность *лучевого алгоритма* аналогична волновому. Отличие состоит в том, что моделируется распространение фронта лучей от обоих конечных элементов трассы. Моделирование заканчивается, когда на некотором элементе трассы встречаются лучи, распространяющиеся от разных ее концов. Проектирование трассы производят по координатам, определяемым при модели-

ровании, от элемента, в котором встретились лучи, к конечным элементам трассы.

В практике машинного проектирования БИС используют двухлучевые и четырехлучевые алгоритмы трассировки. С помощью двухлучевого алгоритма трассировки выполняют условие минимизации числа пересечений соединений. Основным недостатком этого алгоритма является возможность блокировки распространения луча даже при несложных ситуациях, обусловленных размещением занятых и запрещенных элементов.

Четырехлучевой алгоритм трассировки основан на моделировании распространения лучей от каждого конечного элемента трассы в четырех направлениях. При этом уменьшается возможность блокировки и появляется бóльшая свобода в проведении трасс. Четырехлучевой алгоритм целесообразен тогда, когда нет ограничений на длину соединений и плотность их компоновки. На практике часто применяют комбинированные алгоритмы трассировки — сочетание волнового и лучевого алгоритмов. При этом на первой стадии проектирования используют лучевой алгоритм, а на последующей, по мере усложнения задачи (ограниченность возможных путей) — волновой.

С помощью *маршрутного алгоритма* одновременно решают задачи моделирования распространения фронта волны и проектирования трассы по маршруту, определяемому координатами ее конечных элементов. При этом источником волны на каждом шаге моделирования является последний элемент участка трассы, проложенной на предыдущих шагах. Для проектирования соединений с минимальной длиной на каждом шаге моделирования оценивают расстояние до конечного элемента, т. е. прокладывают трассу наикратчайшим путем. Особенностью маршрутных алгоритмов является оптимизация соединений по критерию минимальности их длины, достигаемая оценкой ситуации на каждом шаге моделирования.

Рассмотренные алгоритмы применимы для проектирования соединений между двумя контактными площадками элементов. На практике часто встречаются задачи (особенно при разработке цифровых БИС), когда требуется соединить большое количество электрически связанных элементов одной шиной (подвод напряжения питания, параллельная передача информации от одного источника и др.). Для проектирования таких соединений минимальной длины разработаны специальные алгоритмы, в основу которых положено выделение части схемы, т. е. множества элементов, подлежащих объединению одной трассой, и поэтапное определение фрагмента (группы элементов) путем нахождения минимальной трассы между сформированной частью фрагмента и очередным элементом.

В качестве примера рассмотрим процесс последовательной реализации двухлучевого алгоритма, структурная схема которого приведена на рис. 5.12, для машинного проектирования соединений между элементами *A* и *B* (рис. 5.13).

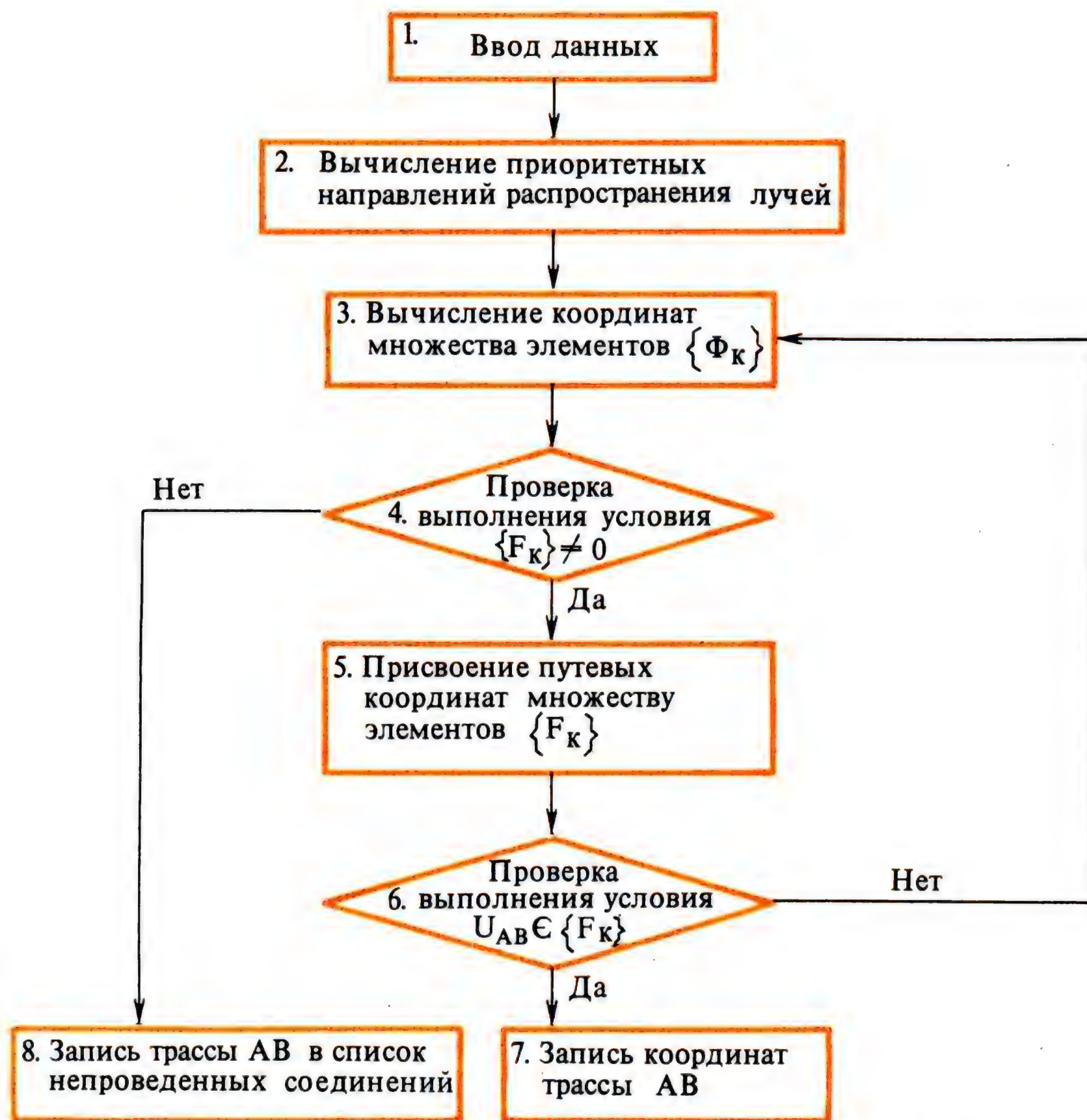


Рис. 5.12. Структурная схема двухлучевого алгоритма трассировки межэлементных соединений

1. В память ЭВМ заносят координаты конечных элементов трассы (x_A, y_A) , (x_B, y_B) , координаты занятых и запрещенных элементов. В нашем случае $x_A = 5$, $y_A = 12$, $x_B = 16$, $y_B = 6$.

2. Вычисляют приоритетные направления распространения лучей от конечных элементов A и B по формулам:

$$\alpha = \text{sgn}(x_A - x_B), \quad \alpha = \begin{cases} 1 & \text{при } x_A - x_B \geq 0, \\ 0 & \text{при } x_A - x_B < 0, \end{cases} \quad (5.2)$$

$$\beta = \text{sgn}(y_A - y_B), \quad \beta = \begin{cases} 1 & \text{при } y_A - y_B \geq 0, \\ 0 & \text{при } y_A - y_B < 0. \end{cases} \quad (5.3)$$

В принципе имеется четыре возможных приоритетных направления распространения лучей: вверх-вправо, вверх-влево, вниз-вправо, вниз-влево. Подсчет по выражениям (5.2) и (5.3) позволяет выбрать приоритетное из них, поскольку заранее извест-

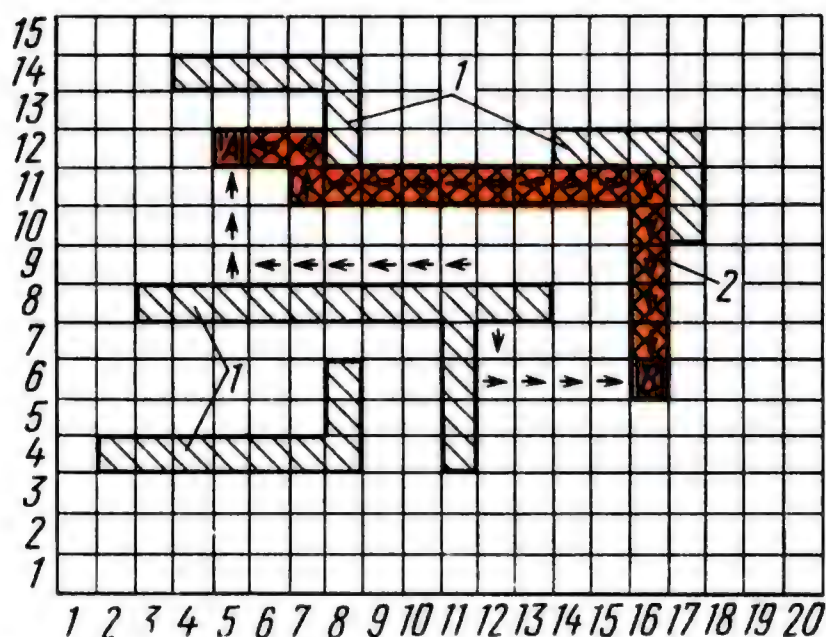


Рис. 5.13. Пример проектирования трассы с помощью двухлучевого алгоритма:
1 — занятые или запрещенные элементы;
2 — элементы, через которые проводится трасса

но, какой ситуации соответствуют значения α и β для каждого луча (табл. 5.1). Необходимо отметить, что B -лучи имеют направления распространения, обратные направлениям A -лучей, что обеспечивает скорейшее их сближение.

Для примера, приведенного на рис. 5.13, $\alpha = \text{sgn}(5 - 16) = 0$, $\beta = \text{sgn}(12 - 6) = 1$. Следовательно, в соответствии с табл. 5.1 луч A_1 должен распространяться вниз-вправо. Это означает, что главным приоритетным направлением является направление, когда

элемент i -го фронта имеет ту же абсциссу, что и элемент $(k - 1)$ -го фронта, а ординату — на единицу меньше.

Если это направление блокируется занятым или запрещенным элементом, то движение луча выполняется в направлении, при котором элемент k -го фронта имеет ту же ординату, что и элемент $(k - 1)$ -го фронта, а абсциссу — на единицу больше. Распространение луча в приоритетном направлении осуществляется до тех пор, пока не освободится путь для главного приоритетного направления.

Луч A_2 должен распространяться в направлении вправо-вниз, т. е. у него приоритетные направления поменялись местами и главным стало направление вправо.

Лучи B_1 и B_2 имеют приоритетные направления распространения, противоположные лучам A_1 и A_2 .

3. Вычисляют координаты множества элементов $\{\Phi_k\}$ путем определения множества элементов и их координат для каждого фронта луча. Для каждого фронта волны множество элементов

Таблица 5.1
Приоритетные направления распространения лучей

$\alpha = 0 \quad \beta = 0$	$\alpha = 1 \quad \beta = 0$	$\alpha = 0 \quad \beta = 1$	$\alpha = 1 \quad \beta = 1$

$$\{\Phi_k\} = \{F_k\} + \{C_k\} + \{Z_k\}, \quad (5.4)$$

где $\{F_k\}$, $\{C_k\}$, $\{Z_k\}$ — соответственно подмножества свободных, занятых и запрещенных элементов.

Координаты определяют путем прибавления шага координатной сетки к множеству элементов с учетом приоритетных направлений распространения луча.

4. Проверяют выполнение условия $\{F_k\} \neq 0$, т. е. входит ли в множество элементов k -го фронта лучей $\{\Phi_k\}$ хотя бы один свободный элемент. Если все элементы заняты, то распространение лучей прекращается и трассу между элементами A и B заносят в список непроведенных.

Из примера, приведенного на рис. 5.13, видно, что после пяти шагов луч B_2 дальше распространяться не может, так как оба его приоритетных направления заблокированы — заняты элементами.

5. Присваивают путевые координаты множеству элементов $\{F_k\}$, т. е. определяют кратчайшую трассу путем приписывания весовых значений элементам, соседним с элементами предыдущего фронта луча, и выбора минимального из этих значений.

6. Проверяют выполнение условия $U_{AB} \in \{F_k\}$, т. е. определяют хотя бы один элемент (из подмножества $\{F_k\}$), в котором могла бы произойти встреча лучей (U_{AB} — признак элемента с разноименными лучами). Если $U_{AB} \in \{F_k\}$, то прокладка трассы возможна, о чем регистрируются координаты трассы $A-B$.

В нашем примере этому условию на девятом шаге удовлетворяют элементы с координатами (12, 11) и (13, 11), в которых произошла встреча лучей A_2 и B_1 .

Если данное условие не выполняется, алгоритм моделирует следующий фронт распространения луча. Аналогичную структуру имеет и четырехлучевой алгоритм, только в ней исключается вычисление приоритетных направлений, которые в данном случае выбирают постоянными.

Применение рассмотренных алгоритмов для размещения элементов и трассировки позволяет решать задачу автоматизации проектирования топологии БИС с учетом различных критериев оптимизации.

В заключение отметим, что в настоящее время для проектирования БИС с применением стандартных библиотек широко используемых функциональных блоков разработаны алгоритмы и программные средства, выполняющие параллельное размещение и трассировку по мере построения топологии кристалла.

§ 5.7 СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ БИС

На современном этапе развития микроэлектроники выполнен целый комплекс работ по применению вычислительной техники для проектирования БИС. Основным направлением этого комплекса являются:

- а) разработка системы технических средств и комплектов программ для решения вопросов схемотехники и топологии БИС;
- б) решение задач расчета технологических процессов и параметров элементов ИМС;
- в) разработка методов и программ для анализа и синтеза электрических схем БИС;
- г) разработка математического обеспечения задач проектирования топологии и изготовления фотошаблонов.

Выполненный комплекс работ по данным направлениям позволил создать и применить на практике *системы автоматизированного проектирования (САПР) БИС*, не только обеспечивающие автоматизацию расчетов на отдельных этапах проектирования, но и охватывающие все этапы проектирования — от получения технического задания на проектируемую БИС до изготовления промежуточных фотошаблонов. При этом САПР позволяет обслуживать в режиме разделения времени необходимое число проектировщиков для достижения заданной производительности проектирования. Отметим, что под автоматизированным понимают такое проектирование, при котором отдельные преобразования описаний объекта проектирования, а также представления описаний на различных машинных языках осуществляются в результате взаимодействия человека и ЭВМ.

Функции и структура САПР. Создание САПР БИС включает решение трех задач:

1) разработку для всех этапов проектирования методов и алгоритмов, реализованных в виде программ, т. е. создание прикладного математического обеспечения по всему циклу проектирования: выбору физической структуры (базового элемента) и расчету элементов, анализу и синтезу принципиальной электрической схемы, разработке топологии в режиме разделения времени, а также разработку языков проектирования и соответствующих трансляторов;

2) создание системы технических средств, имеющей в своем составе центральный вычислительный комплекс, периферийные средства проектирования для отображения, редактирования и документирования алфавитно-цифровой и графической информации в процессе проектирования, организованные в рабочие места проектировщиков, а также специальные устройства, соединяющие все средства в единый комплекс;

3) создание системного программного обеспечения на базе существующих операционных систем для решения задач проектирования БИС в режиме разделения времени на фоне пакетной обработки.

Системы автоматизированного проектирования разрабатывают либо по иерархическому принципу, либо с централизованным управлением. САПР, построенные по иерархическому принципу, обладают рядом преимуществ вследствие гибкости системы управления, универсальности при решении различных задач, сочетания разных для каждого уровня системы локальных крите-

риев оптимальности с глобальными критериями оптимальности системы в целом и др.

● Современная система автоматизированного проектирования БИС представляет собой комплекс средств автоматизации проектирования, взаимосвязанный с проектными подразделениями и выполняющий автоматизированное проектирование БИС и МСБ с целью повышения их качества и технико-экономического уровня как при создании, так и при практическом применении, повышения производительности труда, сокращения сроков, стоимости и трудоемкости проектирования.

Комплекс средств автоматизации САПР включает:

методическое обеспечение — документы, в которых отражены состав, правила отбора и эксплуатации средств обеспечения автоматизированного проектирования заданного класса объектов проектирования;

лингвистическое обеспечение — терминологию, языки проектирования (методы сжатия и развертывания текстов), языки описания электрических схем, топологии, конструктивно-технологических ограничений и т. д.; языки управления процессом проектирования и языки программирования, с помощью которых реализуется программное обеспечение САПР;

математическое обеспечение — методы, математические модели, алгоритмы, методики расчета и решения отдельных задач (алгоритмы трассировки соединений, методика анализа теплового режима и др.);

программное обеспечение — тексты программ, программы на машинных носителях и эксплуатационные документы;

техническое обеспечение — совокупность взаимосвязанных и взаимодействующих устройств вычислительной и организационной техники (ЭВМ высокого класса, миниЭВМ, периферийных и терминальных устройств и т. д.), средств передачи данных, измерительных и других устройств или их сочетания;

информационное обеспечение — документы, содержащие описания стандартных проектных процедур, типовых проектных решений, типовых элементов, комплектующих изделий и др., что составляет банк (базу) данных, а также файлы и блоки данных на машинных носителях с записью указанных документов;

организационное обеспечение — совокупность документов (положения, инструкции и др.), устанавливающих структуру проектной организации и ее подразделений, связи между ними, их функции, а также порядок проектирования и форму представления документов на различных его этапах.

Следовательно, создание САПР БИС — это сложный комплекс научно-технических задач. Для обеспечения эффективного создания и эксплуатации САПР в ней должны быть реализованы следующие принципы:

совместимость неавтоматизированного, автоматизированного и автоматического режимов проектирования;

относительная автономность функциональных частей системы;

минимальное взаимодействие системы с внешней средой и оперативность такого взаимодействия;

иерархичность построения программных средств.

Так, разработка САПР полупроводниковых БИС основана на использовании высокопроизводительных ЭВМ для решения задач проектирования БИС, таких, как логическое моделирование, расчет и оптимизация параметров активных элементов и электрических схем, статистический анализ и другие, и создании интерактивных графических мини-систем проектирования топологии и управления программно-управляемым оборудованием для изготовления фотооригиналов и фотошаблонов.

Рассмотрим *функционирование* САПР в соответствии с основными этапами проектирования БИС (рис. 5.14). Основными эта-

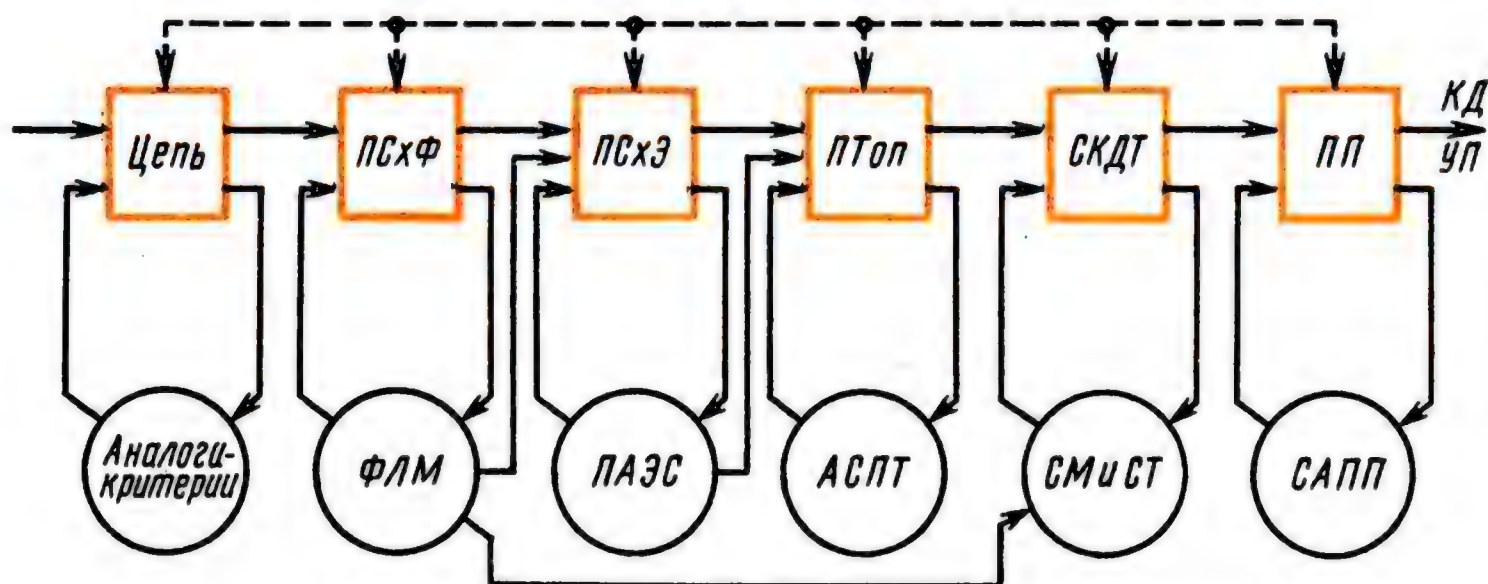


Рис. 5.14. Этапы проектирования БИС и подсистемы САПР

пами проектирования являются: формирование цели разработки; проектирование функциональной схемы (ПСхФ); проектирование электрической схемы (ПСхЭ); проектирование топологии (ПТоп); синтез контрольных и диагностических тестов (СКДТ); подготовка автоматизированного производства (ПП), включая выпуск конструкторской документации (КД) и формирование управляющих программ (УП) для технологического и контрольно-измерительного оборудования.

Каждый из этих этапов организационно реализуется соответствующей подсистемой автоматизированного проектирования.

В процессе *формирования цели* разрабатываемой БИС показатели, характеризующие ее техническую и экономическую эффективность, сопоставляют с такими же показателями существующих аналогов, данные о которых хранятся в архиве вычислительного центра. По результатам сравнения и критериям оценки устанавливают проектный уровень качества разработки, на основании чего принимают решение о целесообразности реализации проекта.

На *этапе ПСхФ* разработчик описывает составленную функциональную схему логическими уравнениями и с помощью подсистемы функционально-логического моделирования (ФЛМ) производит ее проверку и доработку. Аналогично на *этапе*

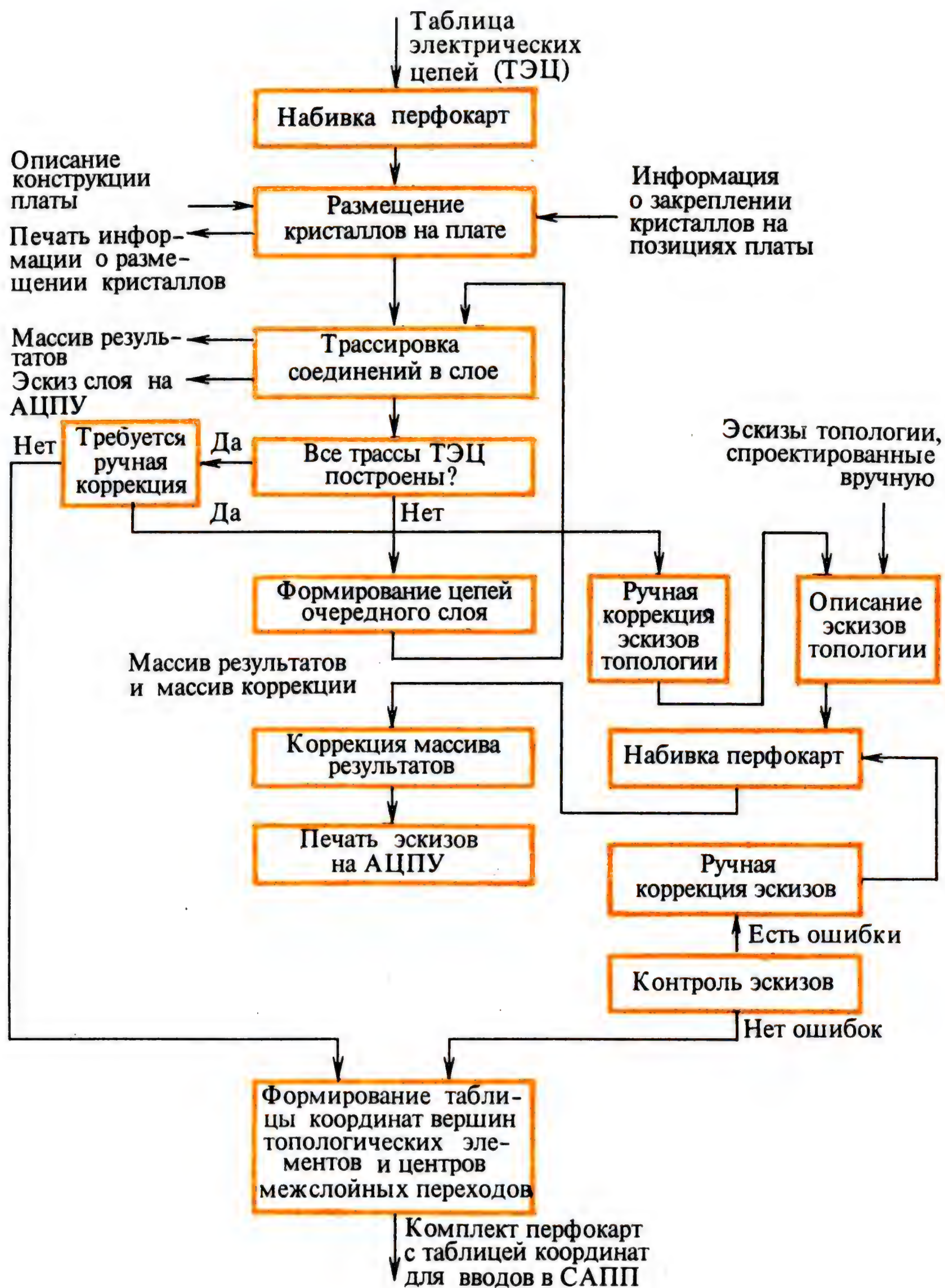


Рис. 5.15. Структурная схема АСПТ гибридных БИС

ПСхЭ с помощью программы анализа электрических схем (ПАЭС) оценивают наиболее критичные параметры схемы при воздействии на нее дестабилизирующих производственных и эксплуатационных факторов. В процессе анализа определяют точность, чувствительность и надежность проектируемой БИС и раз-

рабатывают нормы допусков разброса топологических, технологических и эксплуатационных параметров.

Проектирование топологии осуществляют автоматизированной подсистемой проектирования топологии (АСПТ). В большинстве случаев АСПТ обеспечивает не только решение главной задачи, но также контроль, анализ и принятие нового решения. На рис. 5.15 приведена структурная схема АСПТ гибридных БИС. Как видно из рисунка, система допускает вмешательство оператора для ручной коррекции процесса проектирования. Для размещения кристаллов и трассировки соединений можно использовать любой из рассмотренных в § 5.6 алгоритмов. Система обеспечивает коррекцию спроектированной топологии и распечатку каждого слоя с помощью алфавитно-цифрового печатающего устройства (АЦПУ) в виде эскиза топологии. Кроме того, эскиз топологии с учетом технологических возможностей и ограничений после соответствующей коррекции с помощью специальной программы преобразуется в реальную топологию. При этом формируется топологический массив каждого слоя — таблица координат вершин топологических элементов и центров межслойных переходов. Носителями выходной информации о спроектированной топологии являются перфокарты (перфоленты), образующие массив, который затем поступает на вход САПП.

Формирование контрольно-диагностических тестов осуществляет подсистема моделирования и синтеза тестов (СМиСТ), в которой рассматривается диагностика только отказов, в основном систематических, причины возникновения которых уже установлены. При этом ставится задача разработки тестов для обнаружения факта отказа, определение его типа и локализации. По тестам автоматически строят таблицы неисправностей, после чего осуществляют минимизацию таблиц и самих тестов. На основании минимальных тестов составляют диагностический словарь для локализации неисправностей БИС. Контрольные тесты могут быть использованы для управления измерительными комплексами.

Подсистема *автоматического проектирования и подготовки производства* (САПП) использует результаты всех предыдущих этапов проектирования для выпуска КД в виде печатной и графической информации, а также для формирования управляющих программ для программно-управляемого технологического и контрольно-измерительного оборудования.

В последних разработках САПР основной задачей САПП является автоматизированное изготовление фотошаблонов, для чего разрабатывают специальные подсистемы — АСИФ, назначение которых — автоматизация изготовления промежуточных фотошаблонов по известной топологии БИС. При этом АСИФ может являться как составной частью САПР, так и самостоятельной системой.

В структурном отношении АСИФ представляет собой ЭВМ и программно-управляемую микрофотонаборную установку, в ко-

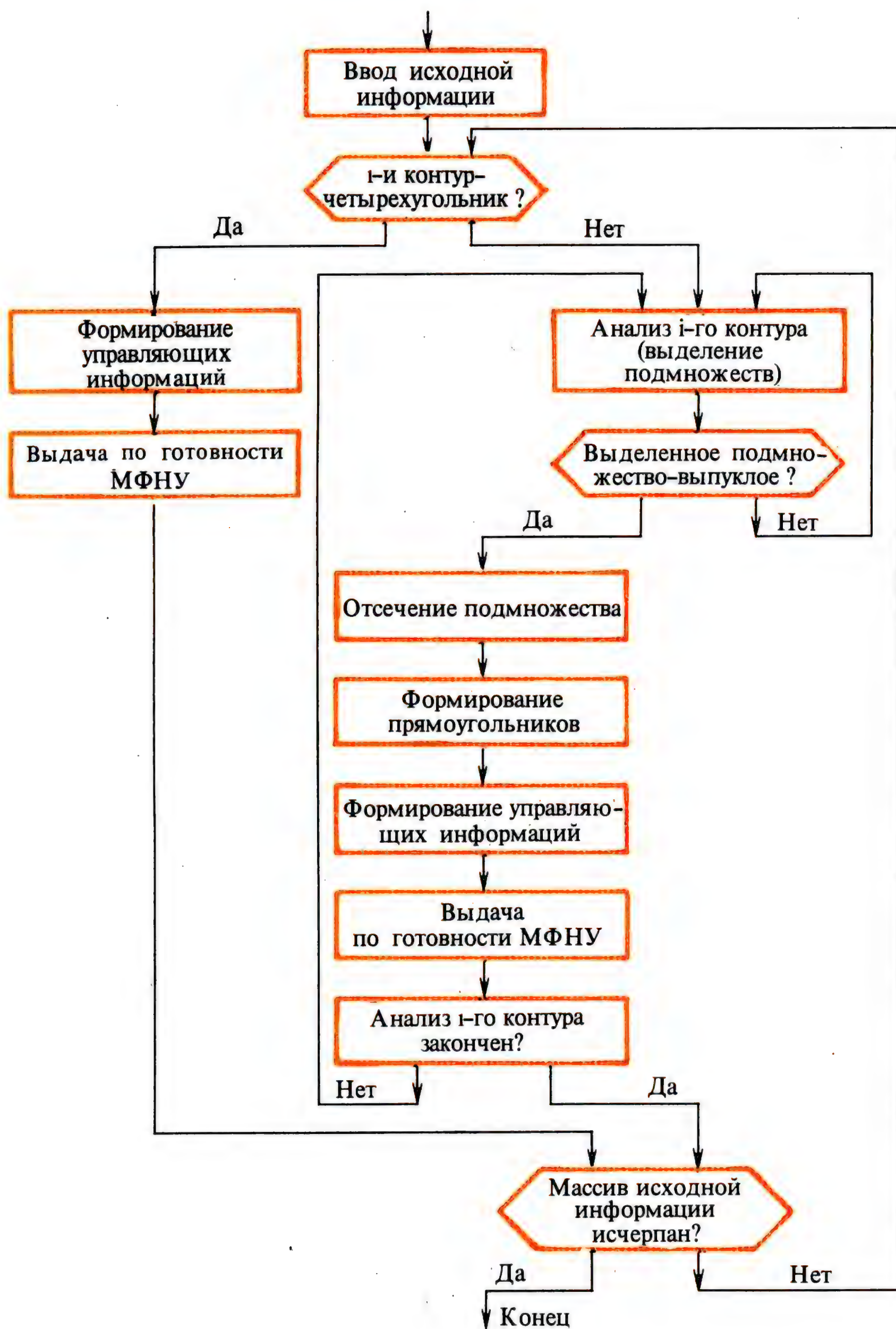


Рис. 5.16. Алгоритм управляющей программы АСИФ

торой информация о топологии БИС, поступающая от ЭВМ, преобразуется в соответствующий оптический эквивалент. Программное обеспечение АСИФ осуществляют набором подпрограмм, объединенных управляющей программой. С помощью управляющей программы производят декомпозицию сложных элементов топологического рисунка на отдельные прямоугольники и формируют управляющую информацию для микрофотонаборной установки (МФНУ). На рис. 5.16 приведен типовой алгоритм управляющей программы АСИФ, а на рис. 5.17 показана последова-

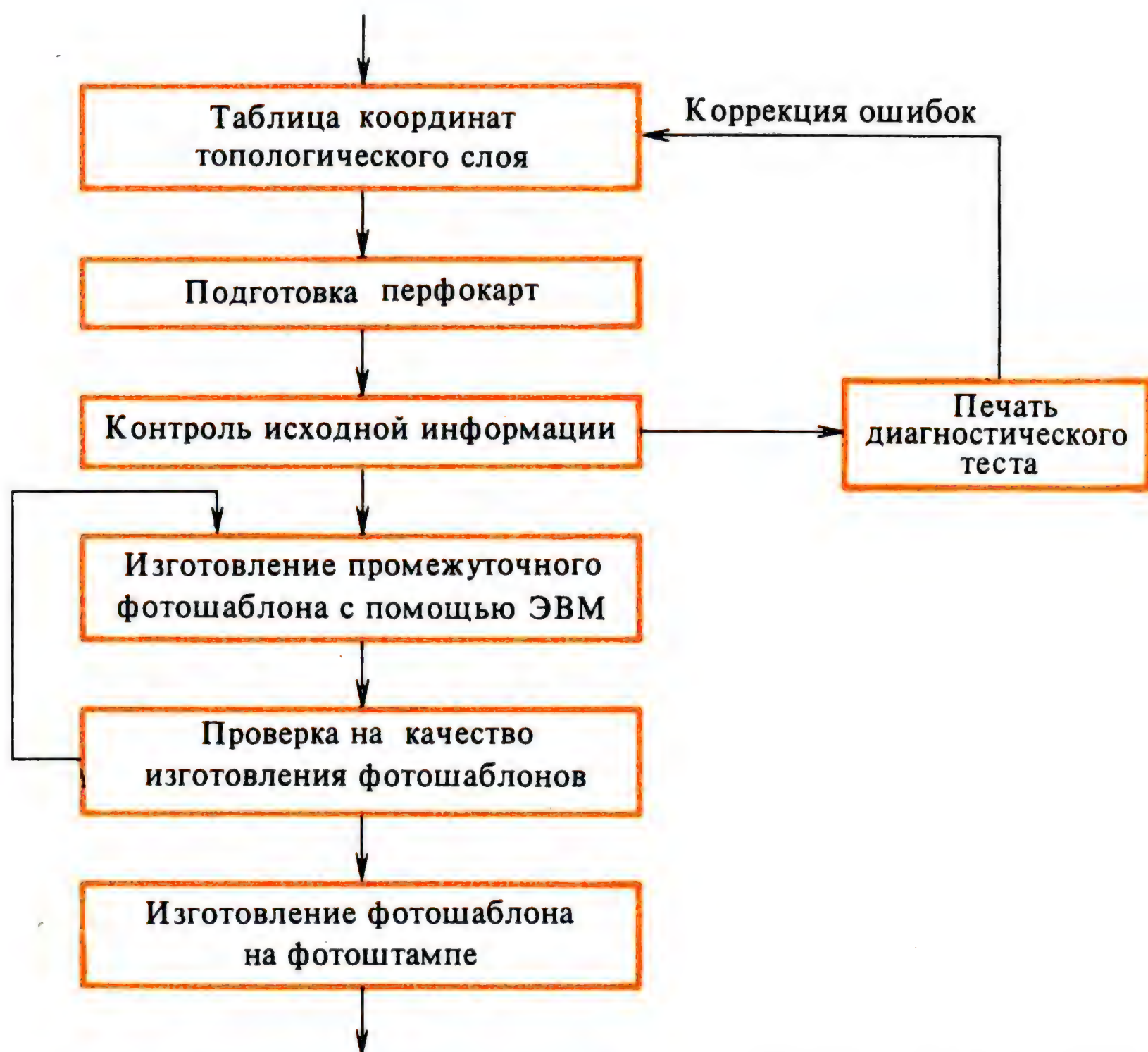


Рис. 5.17. Последовательность операций изготовления промежуточных фотошаблонов в АСИФ

тельность операций изготовления промежуточных фотошаблонов в АСИФ.

Эффективность САПР БИС в целом и ее подсистем во многом определяется техническими средствами, образующими единую иерархическую структуру, и математическим обеспечением. Для этого технические средства должны обеспечивать как решение задач по всему комплексу проектирования, так и возможность эффективного взаимодействия проектировщиков БИС с системой. Структура технических средств должна быть достаточно универ-

сальной и допускать расширение. САПР должна работать в режиме разделения времени на фоне пакетной обработки, чтобы обслуживать большое число проектировщиков.

Структурная схема одной из таких САПР БИС приведена на рис. 5.18. Система состоит из трех уровней: центрального вычислительного комплекса; коммутатора машин и средств связи; рабочих мест проектировщиков. Рабочие места проектировщиков БИС подразделены на три типа:

- 1) схемотехнического проектирования;
- 2) для проектирования топологии;
- 3) для изготовления фотооригиналов и фотошаблонов.

Наличие алфавитно-цифровых дисплеев на рабочих местах первого типа позволяет вести проектирование схем в диалоговом режиме с ЭВМ.

С помощью графических дисплеев на рабочих местах второго типа производят корректировку и отладку фрагментов топологии слоев БИС в интерактивном режиме. Для быстрого ввода в ЭВМ данных с топологического чертежа используют съемщик координат. Рабочие места третьего типа укомплектованы по принципу построения АСИФ; для задания ЭВМ управляющих директив используют телетайп.

Рабочие места второго и третьего типов объединены через коммутатор машин, который имеет программный канал и канал обмена данными.

Создание автоматизированных систем проектирования БИС подобного типа в десятки раз повышает эффективность работы проектировщиков и позволяет решить проблему оперативного и качественного проектирования широкой номенклатуры БИС.

Разновидности и специализация САПР определяются применяемыми техническими, математическими, лингвистическими и программными средствами.

В отечественной практике для проектирования БИС (полупроводниковых и гибридных) и МСБ наибольшее распространение получили две системы: АРМ-Р и «Кулон».

Система АРМ-Р. Система АРМ-Р (автоматизированное рабочее место радиоинженера) представляет собой аппаратурно-программный проблемно-ориентированный комплекс, предназначенный для автоматизации решения инженерных, конструкторских и технологических задач, а также для оперативного взаимодействия проектировщика с САПР.

Технические (аппаратные) средства АРМ-Р обеспечивают ввод, преобразование и представление алфавитно-цифровой и графической информации в режиме диалога с системой, организацию интерактивных режимов и выпуск технической документации.

Комплекс средств системы АРМ-Р определяется в зависимости от функционального назначения, а также от состава и объема решаемых задач. Комплексируется АРМ-Р на базе серийных технических средств, выпускаемых отечественной промышленно-

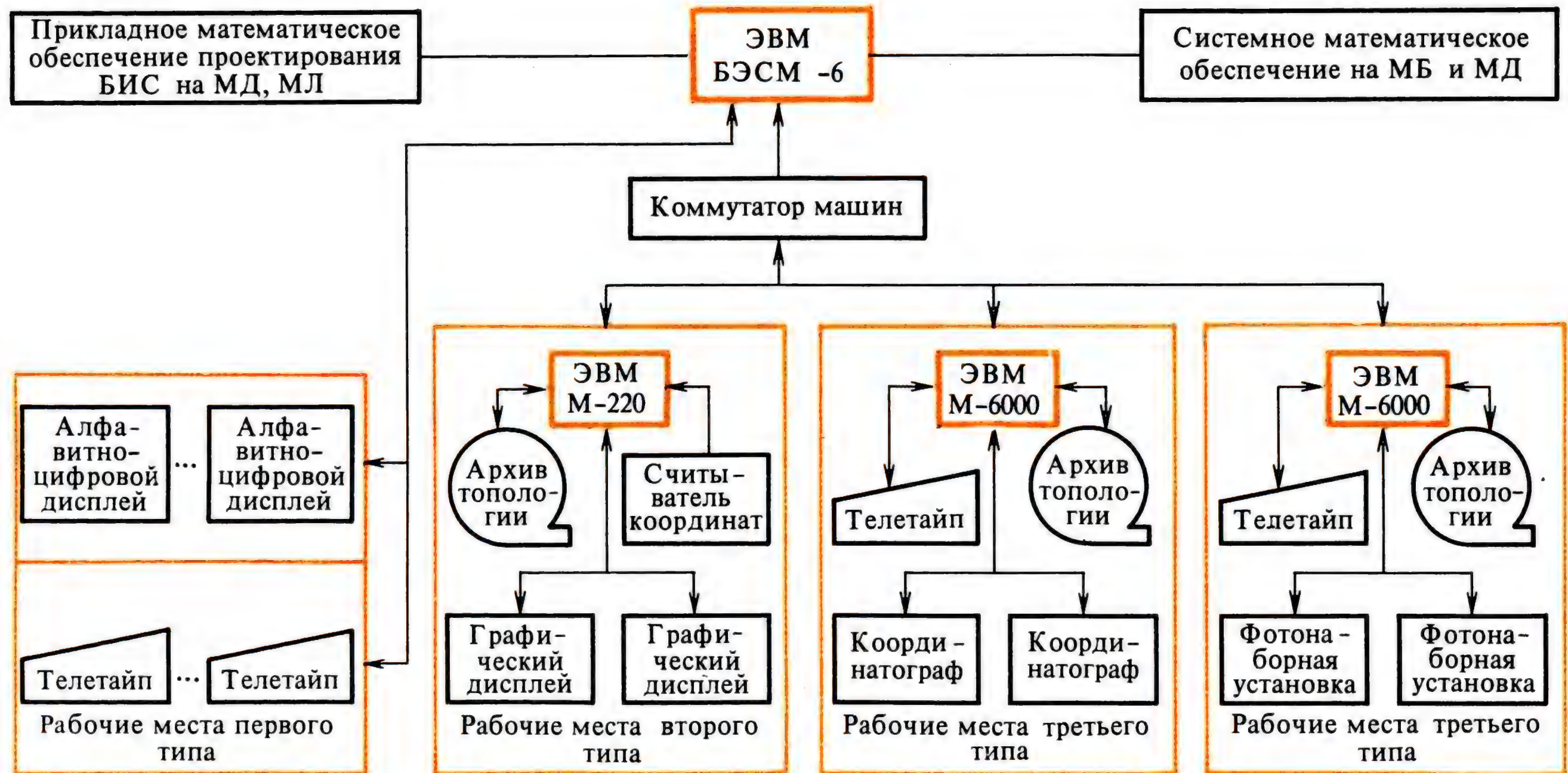


Рис. 5.18. Структурная схема САПР БИС

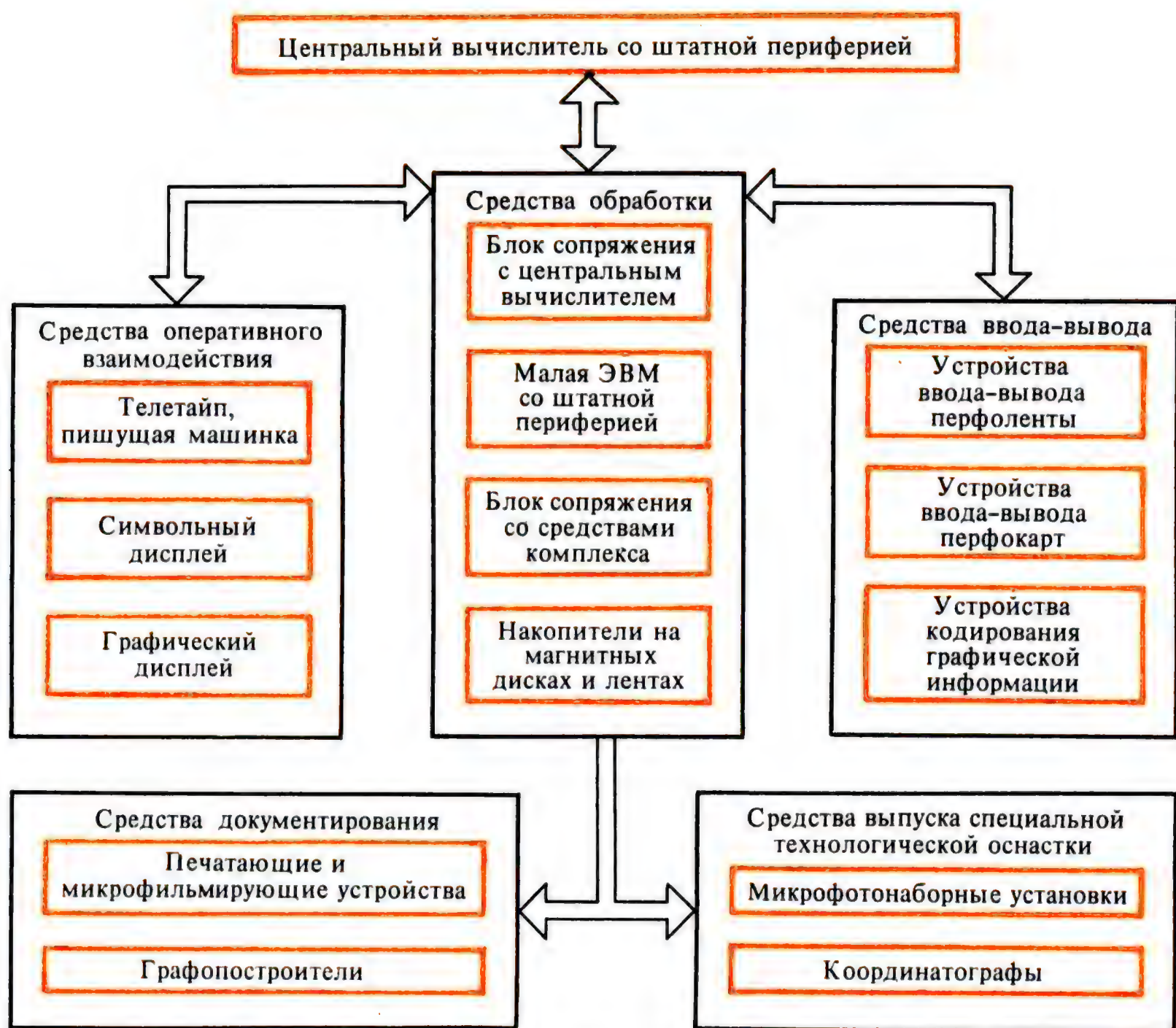


Рис. 5.19. Состав технических средств системы АРМ-Р

стью или промышленностью стран социалистического содружества.

Технические средства системы АРМ-Р можно объединить в пять групп (рис. 5.19): 1) обработка данных; 2) оперативное взаимодействие проектировщика БИС (МСБ) с САПР; 3) ввод—вывод текстовой, графической информации и информации на машинных носителях в САПР; 4) документирование; 5) выпуск специальной технологической оснастки (фотооригиналов и фотошаблонов).

Средства обработки данных системы АРМ-Р включают: управляющий вычислительный комплекс (УВК) на базе малой ЭВМ (М-400, СМ-3 или СМ-4) со штатными устройствами ввода — вывода (ЭВМ используется в качестве базового процессора АРМ-Р и выполняет функции управления устройствами АРМ-Р, в том числе функции процессора графического дисплея, а также функции преобразования информации и обеспечения связи с центральным вычислителем САПР — ЭВМ серии ЕС или М-4030, М-4031);

накопители информации на магнитных дисках ИЗОТ-170 (для хранения программ дисковой операционной системы УВК и АРМ, тестовой системы, системы реального времени, пакета прикладных программ пользователя, констант, архива и др.) и маг-

нитных лентах (для записи, долговременного хранения и воспроизведения различной информации);

устройства сопряжения машинных и телефонно-телеграфных каналов обмена информацией между базовым процессором и центральным вычислителем и другими техническими средствами системы АРМ-Р.

К *средствам оперативного взаимодействия* проектировщика с САПР относятся:

символьные (алфавитно-цифровые) дисплеи типа «Videoton-340» для приема директив пользователя, отображения сообщений, отображения и редактирования алфавитно-цифровой информации;

графические дисплеи типа ЭПГ-400 для отображения и редактирования графической и алфавитно-цифровой информации, которая вводится с помощью клавиатур и светового пера;

электрические пишущие машинки и телетайпы для ведения ограниченного диалога в символьной форме путем ввода или вывода нескольких символов или слов при управлении работой ЭВМ.

Средства оперативного взаимодействия системы АРМ-Р обеспечивают проектирование БИС (МСБ) в интерактивном режиме.

В качестве *средств ввода — вывода информации* в системе АРМ-Р используются следующие устройства: ввода — вывода перфоленты; ввода — вывода перфокарт; кассетные магнитные накопители; аппаратура передачи данных для связи с центральным вычислителем; устройства кодирования графической информации типа ЭМ-709, работа которых основана на полуавтоматическом измерении координат или размеров кодируемого чертежа (эскиза) с выдачей значений на перфоленту или (и) непосредственно в ЭВМ с цифровой индикацией выданных координат.

В комплекс АРМ-Р входят такие *средства документирования*:

алфавитно-цифровые печатающие устройства (АЦПУ) типа ЕС7033 для выпуска текстовой документации (спецификаций, таблиц координат и др.) путем последовательной печати с мозаичным набором знаков на перфорированную бумагу;

графопостроители планшетного (ЕС7051, АП-7251) и барабанного (ЕС7052, АП-7252) типов для изготовления графической документации (графиков, диаграмм, функциональных и электрических схем, конструкторских и технологических чертежей), управление которыми осуществляется ЭВМ, перфолентой или магнитной лентой;

микрофильмирующие устройства для получения архивной документации в виде микрофильмов и микрокарт.

Средства выпуска технологической оснастки включают:

программно-управляемые координатографы типа ЭМ-703 для изготовления оригиналов фотошаблонов БИС (МСБ);

микрофотонаборные установки типа ЭМ-549 для изготовления первичных оригиналов фотошаблонов.

В состав *математического обеспечения* системы АРМ-Р входят:

операционные системы ДОС-400 (монитор и набор стандартных программ для взаимодействия пользователя с ЭВМ, составления, отладки и выполнения программ на УВК), ДОС АРМ (для основного режима работы, обеспечивающего одновременное выполнение до четырех прикладных программ) и ТЕСАРМ (для полуавтоматической тестовой проверки работоспособности технических средств системы АРМ-Р);

трансляторы языков программирования ФОРТРАН IV и МАКРО II;

программы обмена и перекодировки информации с внутреннего представления графической и текстовой информации во внешнее, используемое различными периферийными устройствами;

прикладные программы автоматизированного расчета и проектирования БИС (МСБ), состав которых определяется режимами использования АРМ-Р в САПР.

Основными режимами использования АРМ-Р являются:

автономный режим, в котором программные средства обеспечивают ввод задания, полуавтоматическое проектирование и вывод графической, текстовой рабочей документации и управляющей информации на перфоленты;

режим пункта выпуска документации, в котором обеспечивается выпуск графической и текстовой документации, управляющих перфолент для производственных автоматов и контроля цифровых и аналоговых БИС и МСБ по информации, выдаваемой центральным вычислителем на языке внутреннего представления графической и текстовой информации;

режим управления процессом проектирования, в котором комплекс программ АРМ-Р обеспечивает централизованное управление этапами проектирования, выполняемыми с помощью аппарата директив пользователя (в этом режиме отображаются результаты выполнения отдельных этапов проектирования);

режим интерактивного проектирования, в котором программно обеспечиваются выполнение центральным вычислителем определенных программных модулей по директивам пользователя, редактирование результатов проектирования разработчиком с использованием аппаратных средств АРМ-Р, синтаксический и семантический контроль принимаемых проектировщиком решений по редактированию результатов проектирования.

Комплекс АРМ-Р используют в основном для расчета и проектирования гибридных БИС (МСБ). При этом на АРМ-Р решаются следующие задачи: расчеты теплового режима и топологии элементов БИС (МСБ); размещение элементов и компонентов произвольной конфигурации на плате; разводка (трассировка) соединений и редактирование топологии БИС (МСБ); выполнение электрических принципиальных схем и подготовка формализованных заданий на моделирование цифровых и анало-

говых БИС на центральном вычислителе; изготовление управляющих перфолент для получения фотооригиналов топологических слоев БИС (МСБ); составление спецификаций, перечней элементов и таблиц координат; выполнение аналитических и графических инженерных расчетов; выпуск конструкторской и технологической документации для передачи в производство; редактирование и корректировка графических, текстовых и смешанных документов; выполнение сборочных чертежей БИС и МСБ; подготовка информации для передачи на центральный вычислитель при выполнении сложных задач функционального и конструкторского проектирования с последующим отображением результатов; ввод стандартных конструктивных решений в библиотеку данных САПР.

Система «Кулон» (15-УТ-4-017). Данная система предназначена для автоматизации конструкторского проектирования полупроводниковых и гибридных БИС (МСБ).

Система построена на базе миниЭВМ и рабочих мест проектировщиков с символьными и графическими терминалами. Структура графических средств системы «Кулон» аналогична системе АРМ-Р (см. рис. 5.19). *Состав технических средств* системы «Кулон» включает: миниЭВМ «Электроника 100-25»; запоминающие устройства на магнитных лентах и магнитных дисках; символьный дисплей типа «Videoton-340»; графический дисплей типа ЭМ-729; полуавтоматический кодировщик графической информации типа ЭМ-719; графопостроитель планшетного типа ЭМ-7022; автоматическое цифропечатающее устройство мозаичного типа DZM-180; устройство управления положением маркера (планшет, имитирующий рабочее поле дисплея, по поверхности которого перемещается курсор — датчик перемещения); пульт управления и контроля; интерфейсный блок для связи терминальных устройств с ЭВМ.

Стандартное математическое обеспечение этой системы состоит из специализированной операционной системы ОС «Кулон» и предназначено для кодирования, контроля, коррекции топологической информации, получения прорисовок топологии и управляющих перфолент и магнитных лент для фотонаборных установок, т. е. ориентировано на обработку топологии БИС и МСБ с последующим изготовлением фотошаблонов только на ФНУ. Разработка пакета прикладных программ в универсальных операционных системах РАФОС, ДОС, ОСРВ и издание универсальных библиотек подпрограмм-трансляторов и других с последующим их использованием в специализированной ОС «Кулон» расширяет технические возможности системы. При этом систему «Кулон» можно использовать для изготовления фотошаблонов БИС, МСБ и печатных плат на различном технологическом оборудовании (фотокоординатографах «Минск-2004, -2005», координатографах с резцом КПА-1200 и ЭМ-703, станках с ЧПУ и др.).

Система «Кулон» обеспечивает выполнение *следующих функций*:

ввод текстовой и графической информации с топологического чертежа, элементы которого имеют произвольную форму, с помощью символьного дисплея и кодировщика, описание проводников заданной ширины (трассировки), формирование библиотеки элементов топологии, отображение вводимого фрагмента топологии на экране графического дисплея;

редактирование и корректировку (перемещение, стирание, копирование, повороты и зеркальное отображение) ранее введенных фрагментов топологии с помощью графического дисплея и устройства управления положением маркера;

проверку геометрических размеров элементов топологии, в том числе минимальных расстояний между элементами в одном и разных слоях с помощью графического дисплея;

вывод топологической информации на графопостроитель и вычерчивание послойных и совмещенного топологических чертежей БИС (МСБ);

формирование массива координат и изготовление управляющих перфолент для изготовления фотошаблонов;

вывод цифровой и текстовой документации на печатающее устройство.

Комплекс аппаратно-программных средств системы «Кулон» позволяет одновременно работать двум разработчикам, проектирующим различные БИС. Для этого система комплектуется техническими средствами таким образом, что создаются два поста операторов. Каждый пост имеет в своем составе полный набор аппаратных средств, сопряженных через интерфейсный блок с одной ЭВМ «Электроника 100-25». Работа каждого из двух проектировщиков строится на приоритетной основе в режиме разделения времени и позволяет обеспечить более полную загрузку системы и повысить эффективность работы ЭВМ.

Получение топологических чертежей БИС (МСБ) и перфолент, содержащих закодированное описание топологии, для управления ФНУ с помощью системы «Кулон» осуществляют по исходной информации, вводимой в систему либо с предварительно разработанного «вручную» топологического чертежа, либо в виде фрагментов топологии, заранее разработанной и хранимой в памяти ЭВМ. Наиболее эффективным использованием системы «Кулон» является синтез топологии БИС (МСБ) по функциональной схеме устройства на основе библиотечного набора топологических чертежей его элементов или узлов с учетом конструктивно-технологических норм.

Дальнейшее совершенствование САПР БИС осуществляется за счет применения новых методов проектирования, расширения программного обеспечения, автоматизации проектирования математического обеспечения, а также использования новых технических средств, включая многомашинные комплексы из ЭВМ, миниЭВМ и персональных микроЭВМ, вместо центрального вычислителя и усовершенствованных рабочих мест проектировщиков. В частности, достаточно эффективным является применение

диалоговых вычислительных комплексов ДВК-2 в многоуровневых САПР для функционально-логического и схемотехнического проектирования и в автономных подсистемах для идентификации параметров, отработки эквивалентных схем электрических моделей элементов БИС, моделирования несложных фрагментов.

Перспективы создания САПР. Как отмечалось, развитие техники БИС и СБИС требует постоянного совершенствования систем проектирования. Так, создание заказных и полузаказных БИС способствовало появлению ССАПР — систем сквозного автоматизированного проектирования, в основу которых положены использование единого языка высокого уровня для описания БИС, единого языка для описания заданий и конвейерная обработка информации.

Ближайшей перспективой является переход от автоматизированных систем проектирования к автоматическим — САВПР. Необходимость в таких системах обусловлена получением БИС (СБИС) с высокими техническими характеристиками, сокращением сроков проектирования и в конечном итоге уменьшением затрат на проектирование (в настоящее время стоимость проектирования СБИС в несколько раз превышает стоимость их изготовления).

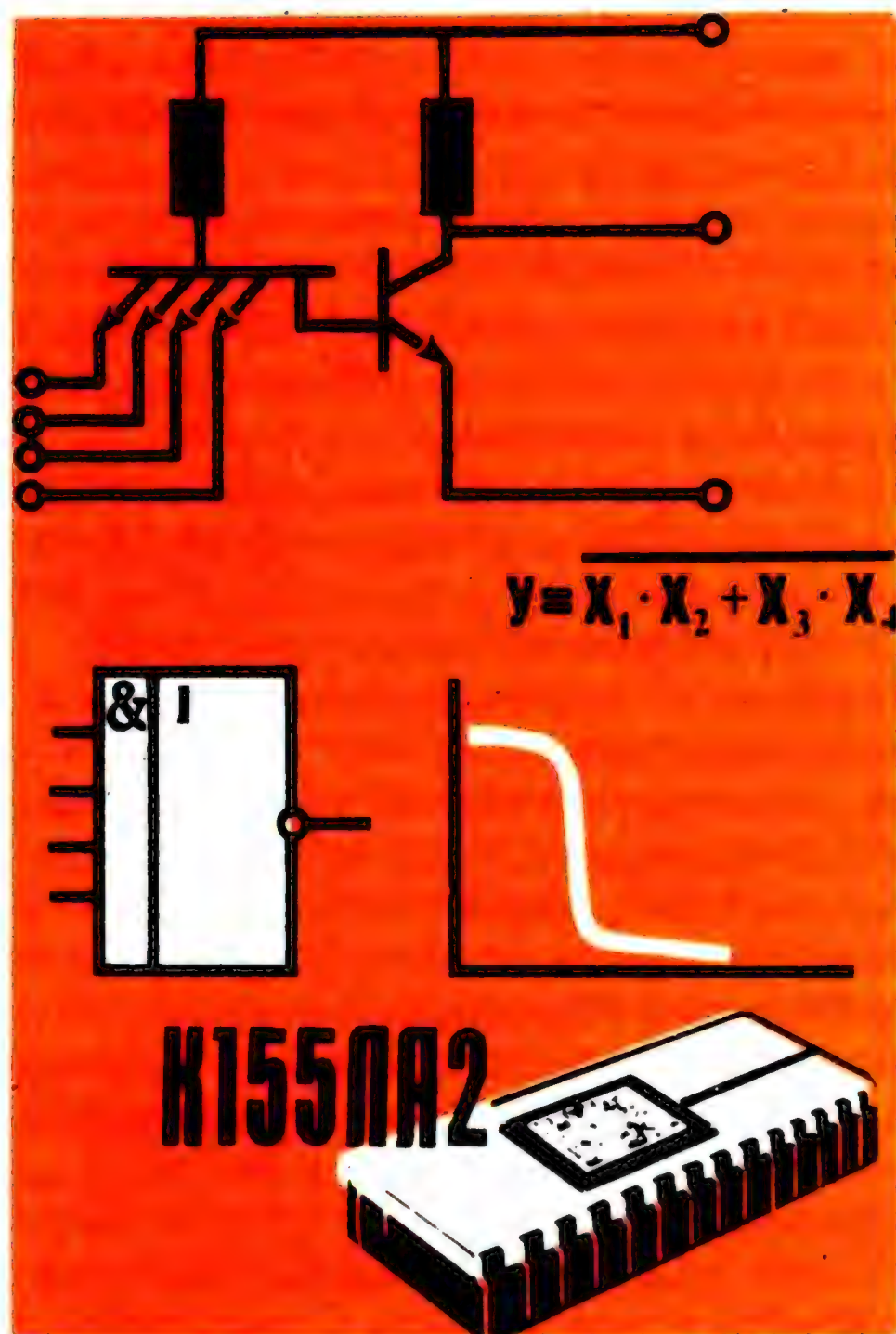
Для создания САВПР разработано два методологических подхода: структурное проектирование и кремниевое компилирование.

Структурное проектирование основано на поиске и использовании методов и решений, объединяющих наилучшим образом архитектурные, физические, топологические, геометрические свойства интегральных устройств и схем с требуемыми характеристиками СБИС, допускающих распараллеливание работ при проектировании. Целью структурного проектирования является получение предельно высоких характеристик СБИС, несмотря на существенные временные затраты.

Кремниевое компилирование базируется на использовании языка высокого уровня для описания проектируемой системы, целевого языка для описания возможностей кремниевой технологии и создании кремниевого компилятора для полностью автоматической трансляции сообщения с языка описания системы в безошибочную топологическую информацию. Целью кремниевого компилирования является получение работоспособных СБИС в предельно сжатые сроки, невзирая на некоторую неоптимальность кристаллов СБИС по плотности упаковки и характеристикам.

Создание кремниевых компиляторов требует развитого банка данных о логических, схемотехнических и топологических решениях, расположенных по иерархическому принципу. Важной их особенностью является высокая эффективность проектирования (без ошибок) при малом привлечении людских ресурсов.

6 Глава



Цифровые интегральные микросхемы

§ 6.1. ОБЩИЕ СВЕДЕНИЯ

Цифровая техника применяется для обработки цифровой информации очень давно. Цифровые системы были использованы в первых вычислительных машинах (40-е годы), построенных на электромагнитных реле и электронных лампах. Появление полупроводниковых приборов, а в дальнейшем и интегральных микросхем дало новый толчок развитию цифровой техники. Интегральные микросхемы стали основной технической базой современных электронных вычислительных машин. Непрерывное повышение степени интеграции микросхем позволяет создавать на одном кристалле полупроводника цифровые системы, эквивалентные вычислительным машинам четвертого поколения (на больших и сверхбольших интегральных микросхемах).

● Развитие микроэлектроники потребовало во многих случаях новых схемотехнических решений по сравнению со схемотехникой на дискретных транзисторах.

При разработке схемотехники интегральных микросхем следовало учитывать, что технологически в полупроводниковых инте-

гральных микросхемах получать *активные* элементы (диоды, транзисторы) значительно проще, чем *пассивные* (резисторы, конденсаторы). Схемотехнические решения в микроэлектронике, используя основные решения дискретной электроники, позволили создавать аппаратуру, выполняющую весьма сложные функции.

● Микроэлектроника, отличающаяся созданием сложных схем в микрообъемах твердого тела, породила ряд новых схемных решений, которые не были известны и не могли быть реализованы на дискретных компонентах.

Независимо от конструктивно-технологических особенностей и схемотехнических решений все ИМС по виду обрабатываемой информации делятся на цифровые и аналоговые.

Цифровые ИМС предназначены для преобразования и обработки сигналов, изменяющихся по закону дискретной функции. Цифровые ИМС используют элементы и структуры с двумя устойчивыми состояниями и применяются преимущественно в устройствах дискретной автоматики, вычислительной техники, а в последнее время в технике связи и других отраслях.

В основе цифровых схем лежат простейшие транзисторные ключи — аналоги металлических контактов. Ключи характеризуются двумя устойчивыми состояниями: разомкнутым и замкнутым. На базе простейших ключей строятся более сложные схемы: логические, бистабильные, триггерные (спусковые) и др.

В цифровых интегральных микросхемах обычно используется двоичная система счисления, основанием которой является число 2. При этом целое k -разрядное десятичное число A_{10} записывается в виде n -разрядного двоичного числа A_2 :

$$A_{10} = \sum_{i=0}^{k-1} a_i(10^i) = A_2 = \sum_{j=0}^{n-1} a_j(2^j),$$

где $a_i=0, 1, 2, \dots, 9$ — цифра в i -м разряде десятичного числа; $a_j=0$ (или $a_j=1$) — цифра в j -м разряде двоичного числа.

Введением отрицательных степеней числа 2 представляются дробные числа. Отсюда следует, что в двоичном счислении любое число можно представить двумя цифрами: 0 и 1. Для представления этих чисел в цифровых системах достаточно иметь электронные схемы, которые могут принимать два состояния, четко различающиеся значением какой-либо электрической величины — напряжения или тока. Одному из значений этой величины соответствует цифра 0, другому — 1. Относительная простота создания электронных схем с двумя электрическими состояниями и привела к тому, что двоичная система чисел стала основной в современной цифровой микроэлектронике.

Любое число в двоичной системе записывается в виде комбинации нулей и единиц. Принимая за основание 2, получаем двоичную систему счисления. Например, число 29 в двоичной системе счисления запишется так: $29=1 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0$. Следовательно, $29_{(10)}=11101_{(2)}$.

Двоичная система счисления по сравнению с другими систе-

мами выгодна тем, что в ней арифметические действия наиболее просты.

Для представления разрядов двоичных чисел в цифровых ЭВМ необходимо реализовать *два различных сигнала*, один из которых должен соответствовать *единице*, а другой — *нулю*. Применяются два кода: потенциальный и импульсный. При потенциальном коде двоичным цифрам соответствуют различные уровни напряжения, обычно единице — высокий, а нулю — низкий. Эти уровни сохраняются в течение всего времени представления данной цифры. При импульсном коде двоичные цифры изображаются импульсами определенной длительности. Обычно единице соответствует наличие импульса, а нулю — его отсутствие. Иногда единицу и нуль изображают импульсами различной полярности.

Если более высокому уровню напряжения соответствует логическая «1», а более низкому — логический «0», то принято считать, что используется положительная логика. Если логической «1» соответствует низкий уровень напряжения, то принято считать, что используется отрицательная логика.

В основе построения цифровых ИМС лежат логические элементы (электронные схемы), выполняющие простейшие логические операции и различные логические функции. Логические функции и логические операции над ними изучаются в алгебре логики, или булевой алгебре.

Основой алгебры логики являются логические величины, которые обозначим A , B , C и т. д. Логическая величина характеризует два взаимоисключающих понятия: «есть» и «нет», «черное» и «нечерное», «включено» и «выключено» и т. д. Если одно из значений логической величины обозначено A , то второе обозначают $\bar{A}$ (не A).

Для операций над логическими величинами удобно использовать двоичный код, полагая $A=1$, $\bar{A}=0$, или, наоборот, $A=0$, $\bar{A}=1$. При этом одна и та же схема может выполнять как логические, так и арифметические операции (в двоичной системе счисления).

Если понятия «не A » обозначить другим символом, например, B , то связь между B и A будет иметь вид

$$B = \bar{A}. \quad (6.1)$$

Эта простейшая логическая функция, которую называют *функцией отрицания*, *инверсией* или *функцией НЕ*, а схему, обеспечивающую выполнение такой функции, — инвертором или схемой НЕ. Функция отрицания является функцией одного аргумента (одной переменной). Имеются логические функции двух аргументов: логическое сложение и логическое умножение.

Логическое сложение, дизъюнкция или функция ИЛИ:

$$C = A + B \quad (6.2)$$

определяется следующим образом: $C=1$, если $A=1$ или $B=1$ или и $A=1$ и $B=1$.

Логическое умножение, конъюнкция или функция И:

$$C = AB \quad (6.3)$$

определяется таким образом: $C=1$, если одновременно и $A=1$ и $B=1$.

Сочетание функции ИЛИ с инверсией приводит к комбинированной функции ИЛИ — НЕ:

$$C = \overline{A + B}, \quad (6.4)$$

а сочетание функции И с инверсией — к комбинированной функции И — НЕ:

$$C = \overline{AB}. \quad (6.5)$$

С помощью функций ИЛИ — НЕ и И — НЕ можно реализовать любую другую логическую функцию. При этом число аргументов, а следовательно, и число входов у соответствующих схем может быть равно трем, четырем и более.

В схемах, реализующих логические функции, т. е. в логических элементах, логические нули и единицы обычно представлены разными значениями напряжения: напряжением или уровнем нуля U^0 и напряжением или уровнем единицы U^1 . Разность уровней единицы и нуля называют логическим перепадом:

$$\Delta U = U^1 - U^0. \quad (6.6)$$

Логический перепад должен быть достаточно большим, чтобы «1» и «0» отличались друг от друга и случайные помехи не давали ложных срабатываний.

Интегральные логические элементы составляют основу более сложных микросхем и аппаратуры в целом. При этом параметры логических элементов оказывают непосредственное влияние на параметры узлов и качественные показатели аппаратуры.

● Цифровые (логические) ИМС предназначены для выполнения разнообразных логических функций, запоминания информации и ряда других операций и в совокупности обеспечивают возможность построения арифметических, запоминающих и управляющих устройств в ЭВМ.

Наибольшее распространение получили цифровые ИМС на биполярных и МДП-транзисторах. Развитие цифровых ИМС характеризуется непрерывным увеличением типов логических схем. При этом необходимо обеспечить высокую надежность и помехоустойчивость схем в широком диапазоне рабочих температур, большое быстродействие и малую потребляемую мощность, повышенную радиационную стойкость и низкую стоимость.

§ 6.2. КЛАССИФИКАЦИЯ ЦИФРОВЫХ ИМС И ИХ ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ

Для классификации цифровых ИМС могут быть использованы различные признаки: вид сигнала, тип основной логической схемы, тип используемых транзисторов, режим работы транзисторов, электрические параметры и др.

По виду сигнала в зависимости от способов кодирования двоичных переменных цифровые ИМС делятся на импульсные, потенциальные и импульсно-потенциальные. Следовательно, и элементная структура цифровых ИМС определяется видом обрабатываемого сигнала. Из всех цифровых ИМС наиболее распространены потенциальные микросхемы. Это объясняется тем, что построение потенциальных микросхем любой сложности возможно без реактивных элементов. Это выгодно отличает потенциальные ИМС от остальных, поскольку процесс их изготовления наилучшим образом соответствует технологическим возможностям микроэлектроники. Отличительными признаками потенциальных ИМС является наличие связи по постоянному току между входами и выходами элементов, а также возможность управления другими микросхемами с помощью сигналов ограниченной (импульсов) и неограниченной (уровней) длительности.

Схемотехническая реализация многообразия потенциальных ИМС основана на типовых базовых функциональных элементах. По виду реализуемой логической функции функциональные элементы микросхем условно подразделяют на два класса. К первому классу относят функциональные элементы одноступенчатой логики, реализующие простейшие логические функции (операции): И, ИЛИ, НЕ, И — НЕ, ИЛИ — НЕ. Микросхемы, выполняющие только логические функции И — НЕ или ИЛИ — НЕ, называют основными логическими ИМС. Ко второму классу относят функциональные элементы двухступенчатой логики, реализующие более сложные логические функции: И — ИЛИ, ИЛИ — И, НЕ — И — ИЛИ, И — ИЛИ — НЕ, И — ИЛИ — И и др.

● Логические и схемотехнические возможности базовых функциональных элементов определяются совокупностью электрических и функциональных параметров, которые являются основными для микросхем.

Основные параметры цифровых ИМС определяют допустимые сочетания схем в устройстве и в обобщенном виде характеризуют работоспособность этих схем в сложных устройствах. Основные параметры, число которых одинаково для всех типов микросхем, определяют по измеряемым электрическим параметрам (входным и выходным токам и напряжениям, временным параметрам), число которых зависит от типа микросхемы. Поэтому основные параметры являются общими для всех существующих и возможных логических ИМС и позволяют сравнивать между собой микросхемы различных типов.

К основным параметрам относятся: *реализуемая логическая функция*; нагрузочная способность — коэффициент разветвления по выходу n ; коэффициент объединения по входу m ; среднее время задержки и передачи сигнала $t_{з.ср}$; статическая помехоустойчивость $U_{п}$; потребляемая мощность $P_{ср}$; предельная рабочая частота $f_{пр}$.

Эти параметры связаны между собой функциональными зависимостями, специфичными для схем различных типов. Однако

какими бы различными ни были эти зависимости, для всех микросхем характерно то, что улучшение одного из основных параметров при неизменных параметрах элементов в большинстве случаев возможно лишь за счет ухудшения остальных параметров.

Нагрузочная способность характеризует максимальное число микросхем, аналогичных рассматриваемой, которые можно одновременно подключить к ее выходу без искажения передачи информации. Часто нагрузочную способность называют *коэффициентом разветвления по выходу* и выражают целым положительным числом n . Чем выше коэффициент n , тем шире логические возможности микросхемы и тем меньшее число микросхем необходимо для построения сложного вычислительного устройства. Однако увеличение коэффициента n ограничено, поскольку с ростом числа нагрузок ухудшаются другие основные параметры микросхем, главным образом статическая помехоустойчивость и среднее время задержки сигнала. По этой причине в состав одной серии ИМС часто входят логические элементы с различной нагрузочной способностью, которая в зависимости от типа схемы и параметров ее элементов колеблется в пределах от 4 до 25.

Коэффициент объединения по входу m характеризует максимальное число логических входов функционального элемента микросхемы. С увеличением коэффициента m расширяются логические возможности микросхемы за счет выполнения функций с большим числом элементов на одном типовом элементе И — НЕ, ИЛИ — НЕ и др.; при этом для создания сложного устройства требуется меньшее число микросхем. Однако увеличение коэффициента m , как правило, ухудшает другие основные параметры микросхемы — быстродействие, помехоустойчивость, нагрузочную способность. Различают коэффициент объединения по входу И — $m_{\text{и}}$ и по входу ИЛИ — $m_{\text{или}}$. Различные микросхемы отличаются друг от друга схемной реализацией простых логических операций. В существующих сериях ИМС основные логические элементы выполняются обычно с небольшим числом входов ($m_{\text{и}} = 2 \div 6$, $m_{\text{или}} = 2 \div 4$). Для увеличения коэффициента m в серию ИМС вводят специальную схему «логического расширителя», подключение которой к основному элементу позволяет увеличить $m_{\text{и}}$ или $m_{\text{или}}$ до 10 и более.

Среднее время задержки сигнала $t_{3,\text{ср}}$ является наиболее распространенным параметром, характеризующим быстродействие логических ИМС. Оно определяет среднее время прохождения сигнала через одну микросхему в устройстве. Если цепь состоит из N последовательно включенных однотипных логических ИМС (N — четное число), то время прохождения сигнала по цепи

$$T_N = \frac{N}{2} t_3^+ + \frac{N}{2} t_3^-, \quad (6.7)$$

где t_3^+ и t_3^- — времена задержки включения и выключения одной микросхемы.

Следовательно, согласно определению, среднее время задержки

$$t_{з. ср} = T_N / N, \quad (6.8)$$

или

$$t_{з. ср} = (t_3^+ + t_3^-) / 2. \quad (6.9)$$

Параметр $t_{з. ср}$ зависит в основном от режима работы транзисторов в микросхеме (насыщенный и ненасыщенный) и потребляемой мощности.

Статическая помехоустойчивость характеризует максимально допустимое напряжение статической помехи, действующей на данную (и соседние с ней) микросхему с одной из внешних цепей. При этом сохраняется работоспособность микросхемы в устройстве для любого допустимого по техническим условиям сочетания данной микросхемы с другими аналогичными микросхемами.

Логическая ИМС в статическом режиме может находиться в одном из двух состояний — открытом или закрытом. Поэтому различают помехоустойчивости закрытой схемы по отношению к отпирающим помехам U_n^+ и открытой схемы по отношению к запирающим помехам U_n^- . Статическими принято называть помехи, величина которых остается постоянной в течение времени, значительно превышающего длительность переходных процессов в схеме. Причиной появления таких помех в большинстве случаев является падение напряжения на проводниках, соединяющих микросхемы в устройстве. Наиболее опасные помехи возникают в шинах питания.

К воздействию помех наиболее чувствительны микросхемы, имеющие разброс входных характеристик и низкий перепад логических уровней. Поэтому помехоустойчивость логических ИМС зависит от типа схемы, режима работы транзистора, напряжения источников питания и топологии (особенно для схем с большой степенью интеграции). Часто используют не абсолютные значения напряжений максимально допустимых статических помех по входу, а их отношения к напряжению минимально допустимого перепада логических уровней $\Delta U_{\min}$. В этом случае помехоустойчивость микросхемы характеризуется безразмерной величиной — коэффициентом статической помехоустойчивости:

$$K_n^{\pm} = \frac{U_n^{\pm}}{\Delta U_{\min}}. \quad (6.10)$$

Этим коэффициентом удобно пользоваться при сравнении логических ИМС различных типов.

Мощность, потребляемая микросхемой от источников питания, определяется выражением

$$P = \sum_{j=1}^{j=n} U_{н. п j} I_j, \quad (6.11)$$

где $U_{и.пj}$ — напряжение j -го источника питания; I_j — ток в соответствующем выводе схемы.

Потребляемая схемой мощность в любой момент времени не является постоянной, а зависит от логического состояния и типа логического элемента схемы и изменяется при переключении схемы. Поэтому в качестве основного параметра используют не мгновенное, а среднее значение мощности, потребляемой микросхемой за достаточно большой промежуток времени:

$$P_{ср} = \frac{1}{2}(P_0 + P_1), \quad (6.12)$$

где P_0 и P_1 — мощности, потребляемые схемой в состоянии «Включено» и «Выключено» соответственно.

Такое определение справедливо, когда мощность, потребляемая схемой во время переходных процессов, значительно меньше мощности, потребляемой в одном из статических состояний. В противном случае микросхемы характеризуются еще и средним значением мощности, потребляемой при максимальной частоте переключения элемента. Учет этой мощности необходим ввиду того, что во время перехода схем из одного состояния в другое резко возрастают токи в цепях питания и, следовательно, повышается потребляемая мощность.

По потребляемой мощности цифровые ИМС делятся на:

- мощные ($25 \leq P_{ср} \leq 250$ мВт);
- средней мощности ($3 \leq P_{ср} \leq 25$ мВт);
- маломощные ($0,3 \leq P_{ср} \leq 3$ мВт);
- микромощные ($1 \leq P_{ср} \leq 300$ мкВт);
- нановаттные ($P_{ср} < 1$ мкВт).

Цифровые ИМС, потребляющие бóльшую мощность, характеризуются наибольшим быстродействием и применяются при создании вычислительных устройств с высокой скоростью обработки информации. Для вычислительных устройств, у которых быстродействие не является определяющим параметром, используют маломощные и микромощные схемы.

Снижение потребляемой мощности ИМС при сохранении высокого быстродействия является одной из важнейших проблем микроэлектроники.

Конкретные значения основных параметров цифровых (логических) ИМС определяются их конструктивно-технологическими и схемотехническими решениями.

§ 6.3. СХЕМОТЕХНИЧЕСКАЯ РЕАЛИЗАЦИЯ ОСНОВНЫХ ЛОГИЧЕСКИХ ФУНКЦИЙ ИМС

По схемотехнической реализации основных логических функций цифровые ИМС на биполярных транзисторах подразделяются на следующие группы:

- 1) транзисторные с непосредственной связью — транзисторная логика с непосредственными связями между логическими элементами (ТЛНС);

- 2) транзисторные с резистивной связью — резистивно-транзисторная логика (РТЛ);
- 3) транзисторные с резистивно-емкостной связью — резистивно-емкостная транзисторная логика (РЕТЛ);
- 4) диодно-транзисторные — диодно-транзисторная логика (ДТЛ);
- 5) транзисторно-транзисторные — транзисторно-транзисторная логика (ТТЛ);
- 6) транзисторные с эмиттерными связями (токовые ключи, или переключатели тока) — эмиттерно-связанная логика (ЭСЛ);
- 7) диодные матрицы (ДМ);
- 8) инжекционные — инжекционная интегральная логика (I^2L).

Каждому типу основных логических схем, реализующих функции И — НЕ или ИЛИ — НЕ, присуща определенная комбинация положительных и отрицательных свойств. Рассмотрим основные свойства этих логических схем в том порядке, в каком схемотехнические структуры разных типов воплощались в виде ИМС.

Транзисторные ИМС с непосредственной связью являются одним из первых схемотехнических направлений. На рис. 6.1 приведена логическая схема этого типа, реализующая функцию ИЛИ — НЕ (любой из входных сигналов будет инвертирован на выходе). Достоинства схем ТЛНС — простота (используется только два типа элементов), малая потребляемая мощность и высокое быстродействие; их недостаток — влияние на параметры схемы разброса входных характеристик транзисторов. Поэтому, обладая высоким коэффициентом объединения по входу ($m \geq 8$), схемы ТЛНС не обеспечивают высокой нагрузочной способности ($n \leq 4$) и имеют низкую помехоустойчивость ($U_{\text{п}} = 0,1 \div 0,15 \text{ В}$). При построении схем

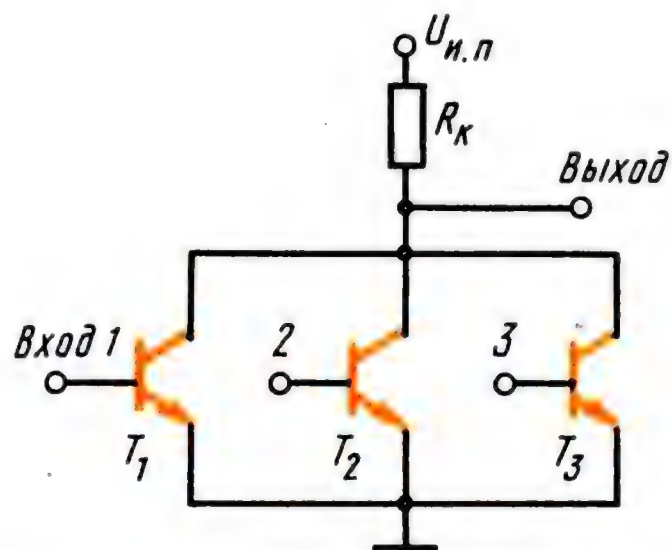


Рис. 6.1. Основная логическая схема ТЛНС

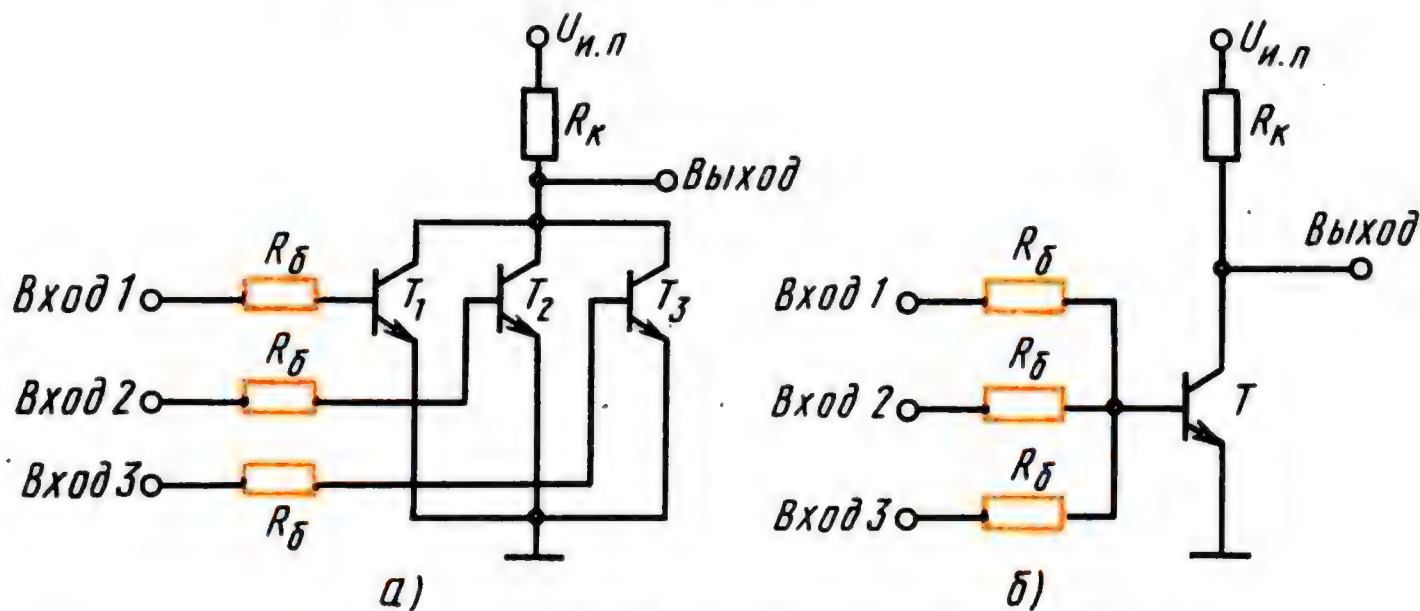


Рис. 6.2. Основные логические схемы РТЛ:

а — с резистивно-транзисторной связью; б — с резистивной связью

ТЛНС требуется подбор транзисторов с одинаковым входным сопротивлением, что является существенным ограничением для использования в гибридных микросхемах. Применяются схемы ТЛНС в сериях 102 и 103 полупроводниковых ИМС.

● Дальнейшее улучшение характеристик транзисторных схем связано с созданием микросхем, имеющих компенсированные связи между элементами — резистивные (РТЛ) и резистивно-емкостные (РЕТЛ).

В схемах РТЛ (рис. 6.2, а, б) разброс входных сопротивлений компенсируется включением резисторов в базовые цепи транзисторов. Это позволяет повысить помехоустойчивость, существенно снизить рабочие токи, обеспечить более высокие значения коэффициентов n и m ($n \geq 4$, $m \geq 8$). Однако в схемах РТЛ значительно снижено быстродействие ($t_{з.ср} = 30 \div 50$ нс). На базе схем РТЛ разработаны серии 113, 114, 115 полупроводниковых и серии 201, 205, 216 гибридных ИМС.

Для повышения быстродействия схем РТЛ параллельно базовому резистору включают формирующие конденсаторы (рис. 6.3),

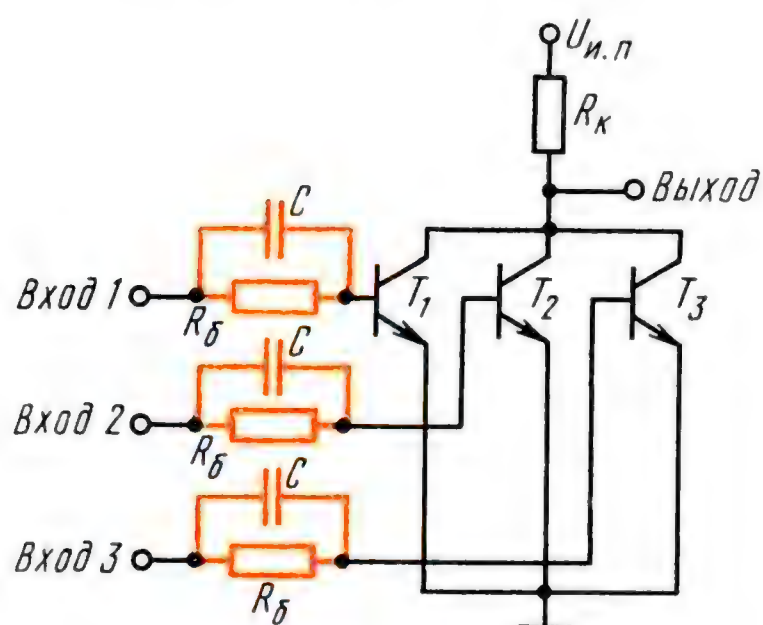


Рис. 6.3. Основная логическая схема РЕТЛ

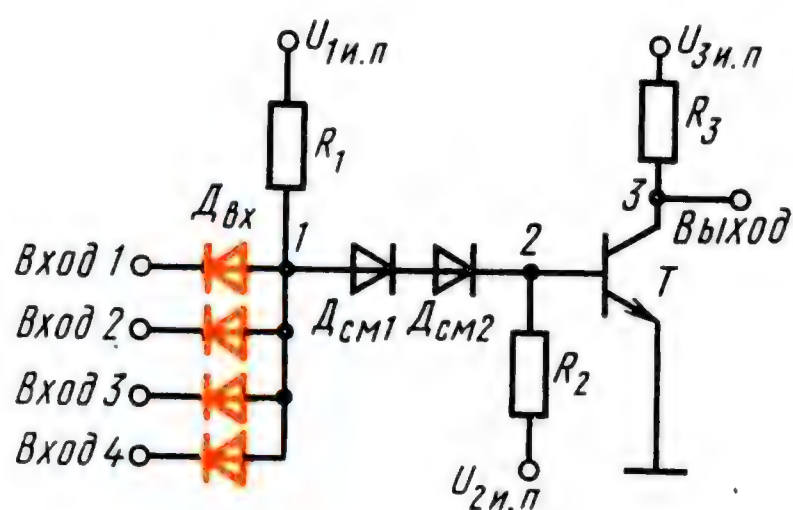


Рис. 6.4. Основная логическая схема ДТЛ

в результате получилась логическая схема РЕТЛ. Предельное быстродействие этой схемы $t_{з.ср} = 10 \div 15$ нс при сохранении параметров $n \geq 4$ и $m \geq 8$. Схемы РЕТЛ просты и экономичны, допускают большие разбросы номиналов элементов и напряжений питания. Их используют в серии 110 полупроводниковых ИМС. Однако ввиду большой площади, занимаемой конденсаторами, микросхемы на основе РЕТЛ наиболее удобны для реализации в гибридном исполнении, где они успешно применяются (серии 204, 216 и др.).

● Многие трудности, связанные с применением транзисторных схем с непосредственными, резистивными и резистивно-емкостными связями (неравномерное распределение токов во входных цепях, низкая помехоустойчивость, малое быстродействие и др.), можно устранить, если во входную цепь логического элемента включить диоды.

При этом получается схема ДТЛ, с помощью которой в зависимости от включения и питания диодов можно реализовать функции И — НЕ или ИЛИ — НЕ. Схемы ДТЛ универсальны и

имеют относительно низкую стоимость. В отличие от других типов логических схем, применяемых в основном для построения цифровых устройств ЭВМ, схемы ДТЛ широко используют и в устройствах дискретной автоматики. В них удачно сочетаются такие важные параметры, как быстродействие, потребляемая мощность и помехоустойчивость.

Простейшая схема ДТЛ, реализующая функцию И — НЕ, представлена на рис. 6.4. Схема содержит m входных диодов, которые вместе с резистором R_1 реализуют функцию И. Диоды $D_{см1}$ и $D_{см2}$ предназначены для увеличения порога запираания схемы, а следовательно, для увеличения ее помехоустойчивости. Смещающие диоды включают для того, чтобы падение напряжения на входных диодах не влияло на переключение транзистора. Простой инвертор выполняет логическую функцию НЕ и усиление сигнала. Необходимым элементом схемы является резистор R_2 , который в закрытом состоянии инвертора задает ток через смещающие диоды. При подключении к резистору R_2 отдельного источника питания увеличиваются быстродействие и порог запираания схемы. Поскольку элементарные логические операции И (ИЛИ) и НЕ осуществляются различными элементами схемы ДТЛ, легко увеличить число входов путем добавления входных диодов. В этом одно из преимуществ схем ДТЛ по сравнению со схемами ТЛНС, РТЛ и РЕТЛ.

Дальнейшее совершенствование схем ДТЛ идет по пути сокращения потребляемой мощности и усложнения инвертора с целью повышения нагрузочной способности. Схемы ДТЛ наиболее легко реализуются в полупроводниковых ИМС, изготовленных по планарно-эпитаксиальной технологии (серии 104, 109, 121, 152, 156, 194), но находят применение и в гибридных ИМС, например серии 217.

В схемах ТТЛ во входных цепях используются многоэмиттерные транзисторы (рис. 6.5, а). По принципу построения, а также по важнейшим параметрам они близки к схемам ДТЛ. Эмиттерные переходы многоэмиттерного транзистора выполняют функцию, аналогичную функции диодов в схемах ДТЛ, а коллекторный переход играет роль смещающего диода. Многоэмиттерный транзистор — специфичный интегральный полупроводниковый

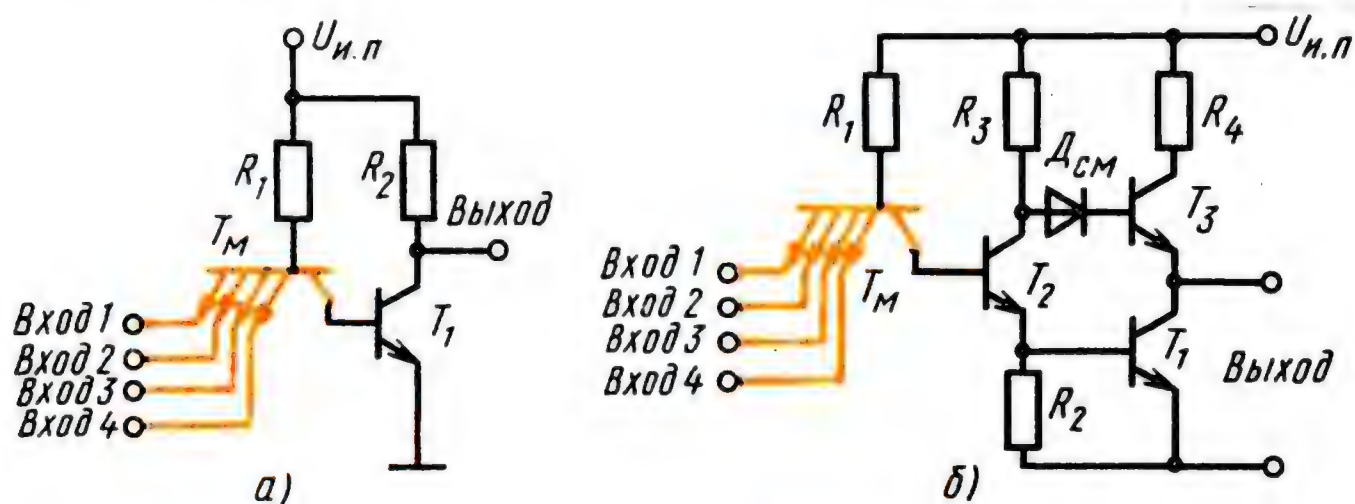


Рис. 6.5. Основные логические схемы ТТЛ с простым (а) и сложным (б) инверторами

прибор, представляющий собой совокупность транзисторных структур, имеющих общий коллектор и непосредственно взаимодействующих друг с другом за счет движения основных носителей заряда. Схемы ТТЛ отличаются высоким быстродействием ($t_{з.ср} = 6 \div 15$ нс) и малой потребляемой мощностью ($P = 45 \div 15$ мВт). Для повышения помехоустойчивости (допустимый уровень $U_n = 1$ В) и нагрузочной способности ($n > 10$) используются ТТЛ со сложным инвертором (рис. 6.5, б).

● Схемы ТТЛ в настоящее время наиболее популярны, они реализуются в основном методами полупроводниковой технологии и имеют малую площадь, занимаемую элементами.

Разработан целый комплекс полупроводниковых ИМС на основе ТТЛ (серии 106, 130, 133, 134, 135, 136, 155 и др.), которые нашли широкое применение в ЭВМ.

Разновидностью схем ТТЛ являются схемы ТТЛ с диодами Шотки (ТТЛШ). Эти схемы имеют высокое быстродействие (средняя задержка распространения сигнала 3 нс) благодаря тому, что параллельно переходу база — коллектор транзистора включен диод Шотки, используемый в качестве ограничивающего диода (рис. 6.6). Поскольку этот диод имеет меньшее прямое падение напряжения, чем переход база — коллектор, излишний управляющий ток базы при открывании транзистора отводится через диод, что предотвращает вхождение транзистора в режим насыщения. Поэтому в области базы не накапливаются избыточные носители заряда. В данных схемах все входные транзисторы ТТЛ имеют фиксирующие диоды Шотки вместо p - n -переходов, которые используются в обычных схемах ТТЛ. Более низкое прямое падение напряжения диодов Шотки дает лучшую защиту как против отпирающих, так и против запирающих помех. Схемы ТТЛШ работают при таких же уровнях сигналов и питающих напряжениях, как и обычные схемы ТТЛ.

● Для построения ЭВМ высокой производительности и систем автоматики повышенного быстродействия наиболее перспективны цифровые ИМС на переключателях тока, так называемые схемы ЭСЛ.

Их высокое быстродействие обеспечивается ненасыщенным режимом работы транзисторов, малым перепадом логических уровней ($\sim 0,7$ — $0,8$ В) и малым входным сопротивлением, которое уменьшает влияние нагрузочных емкостей.

Схема ЭСЛ, представленная на рис. 6.7, состоит из двух частей: переключателя тока (дифференциального усилителя) и эмиттерного повторителя. Эмиттерный повторитель обеспечивает согласование между выходными и входными уровнями схемы и ее высокую нагрузочную способность, выполняя роль усилителя мощности. Разработанные на основе схем ЭСЛ интегральные микросхемы серии 137 характеризуются высоким быстродействием ($t_{з.ср} = 2 \div 7$ нс), высокой нагрузочной способностью (n может достигать 100), высокой помехоустойчивостью ($U_n \approx 0,2$ В при $\Delta U = 0,8$ В). Мощность, потребляемая схемами серии 137, в зави-

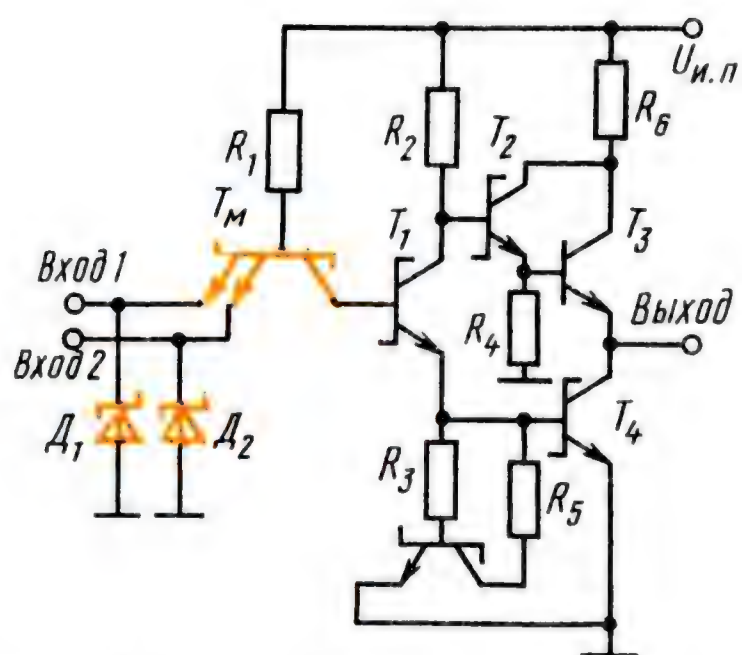


Рис. 6.6. Основная логическая схема ТТЛ с диодами Шотки

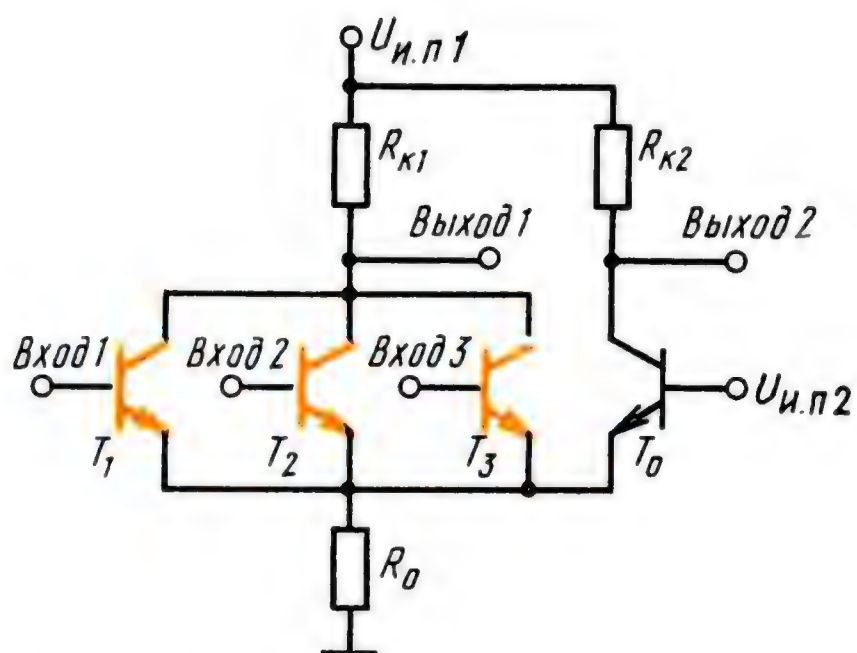


Рис. 6.7. Основная логическая схема ЭСЛ

симости от быстродействия составляет $P_{\text{ср}} = 45 \div 180$ мВт; ИМС серии 137 изготавливают по планарно-эпитаксиальной технологии.

Диодные матрицы (ДМ) представляют собой набор быстродействующих диодов, соединенных между собой по определенному принципу (от 16 до 1024 элементов и более). Диодные матрицы используют как быстродействующие логические элементы в основном в гибридных ИМС.

Логические микросхемы с инжекционным питанием ($\text{И}^2\text{Л}$) представляют собой микросхемы на биполярных транзисторах, в которых электрическая энергия, необходимая для преобразования сигналов, вводится инжекцией неосновных неравновесных носителей заряда. Они основаны на использовании многоколлекторных транзисторов типа $n-p-n$ в инверсном включении и транзисторов типа $p-n-p$ (рис. 6.8, а, б). В инжекционном режиме

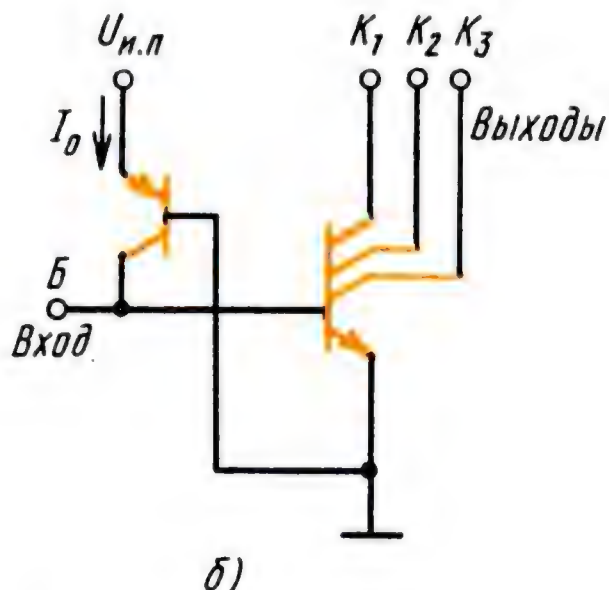
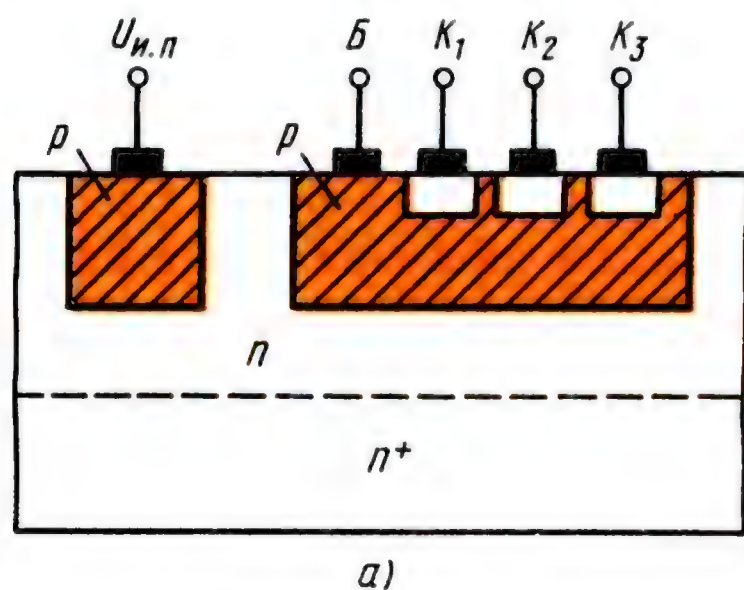


Рис. 6.8. Структура (а) и основная схемы (б) логической микросхемы с инжекционным питанием ($\text{И}^2\text{Л}$)

ток питания схемы задается смещением эмиттерного перехода транзистора типа $p-n-p$. Отсутствие резисторов и изолирующих областей между активными элементами дает возможность существенно повысить плотность размещения элементов на кристалле и способствует снижению потребляемой мощности и повышению быстродействия. Поэтому этот тип логики находит широкое применение в больших и сверхбольших интегральных микросхемах.

§ 6.4. ИМС ТРАНЗИСТОРНО-ТРАНЗИСТОРНОЙ ЛОГИКИ

Схемы транзисторно-транзисторной логики (ТТЛ) наиболее широко применяются в цифровой технике. Это объясняется тем, что микросхемы ТТЛ отличаются высоким быстродействием и малой потребляемой мощностью.

Схемы ТТЛ появились в результате преобразования схем диодно-транзисторной логики путем замены матрицы диодов многоэмиттерным транзистором, представляющим собой интегральный элемент, объединяющий свойства диодных логических схем и транзисторного усилителя.

Функция И в ТТЛ-ключе выполняется в общих для нескольких эмиттеров базовой и коллекторной областях.

Многоэмиттерный транзистор представляет собой совокупность нескольких транзисторных структур, имеющих общий коллектор и непосредственно взаимодействующих друг с другом только за счет движения основных носителей заряда. На рис. 6,9, а, б

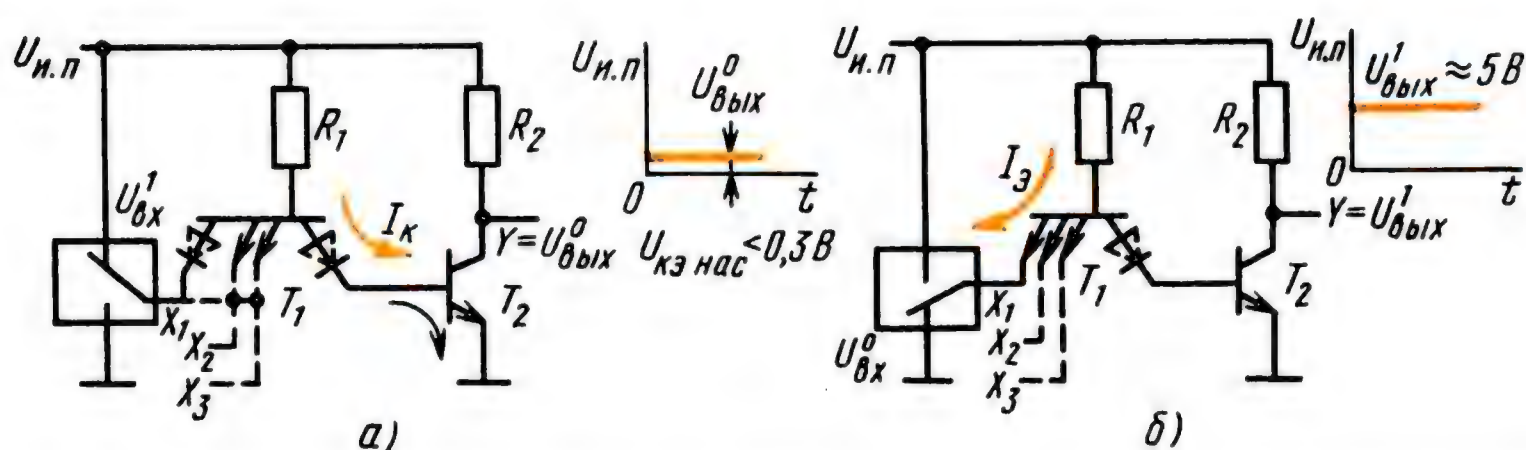


Рис. 6.9. Распределение токов в элементе И — НЕ с простым инвертором:
а — на вход подана логическая «1»; б — на вход подан логический «0»

показана схема ТТЛ элемента И — НЕ с простым инвертором для различных входных сигналов.

Если на все входы многоэмиттерного транзистора поданы напряжения, соответствующие уровню логической «1» ($U_{вх}^1$), то эмиттеры входного транзистора не получают открывающего тока смещения (нет достаточной разности потенциалов). При этом ток, задаваемый в базу многоэмиттерного транзистора через резистор R_1 , проходит от источника $U_{н.п}$ в цепь коллектора I_k , смещенного в прямом направлении, и далее в базу транзистора T_2 . Транзистор T_2 при этом находится в режиме насыщения и напряжение на выходе схемы соответствует уровню логического «0» ($U_{вых}^0$). Все транзисторные структуры многоэмиттерного транзистора находятся в этом случае в инверсном активном режиме, так как их коллекторные переходы смещены в прямом направлении, а эмиттерные — в обратном. Когда на один из входов многоэмиттерного транзистора будет подан сигнал «0» ($U_{вых}^0$), соответствующий переход база — эмиттер многоэмиттерного транзистора сместится в прямом направлении. Ток, задаваемый в его базу через резистор R_1 , проходит в цепь этого эмиттера. При этом коллекторный ток многоэмиттерного транзи-

стора уменьшается, транзистор T_2 выключается и напряжение на выходе схемы становится равным уровню «1» ($U_{\text{вых}}^1$).

Схемы ТТЛ с простым инвертором имеют низкую помехоустойчивость, малую нагрузочную способность, малое быстродействие однополярного ключа при работе на емкостную нагрузку, поэтому они не нашли широкого применения. Их используют в основном как схемы с открытым коллектором для включения элементов индикации.

С развитием и совершенствованием технологии базовым для схем ТТЛ стал ключ со сложным инвертором — двухполярный ключ (рис. 6.10, а). Использование сложного инвертора позволило по сравнению с простой схемой увеличить быстродействие, помехоустойчивость, нагрузочную способность и снизить требования к параметрам транзисторов, что привело к повышению процента выхода годных ИМС.

Промышленностью выпускается несколько разновидностей серий микросхем ТТЛ: стандартные серии 133, К155, серии с высоким быстродействием 130, К131, микромощная серия 134, серии с диодами Шотки 530, К531, микромощная серия с диодами Шотки К555 и др.

Логические элементы, входящие в состав указанных серий ИМС, могут быть образованы комбинированием двух базовых схем: логического элемента И — НЕ (рис. 6.10, а) и расширителя по входу ИЛИ (рис. 6.10, б). Расширитель по входу ИЛИ совместно с логическим элементом И — НЕ образует логический элемент И — ИЛИ — НЕ (рис. 6.10, в). Присоединяя расширитель (рис. 6.10, б) к входам 1, 2 (рис. 6.10, в), можно увеличить число объединений по логическому входу ИЛИ. Для всех схем ТТЛ, имеющих возможность расширения по входу ИЛИ, максимальное число объединений равно восьми. В случае присоединения одного расширителя задержка распространения сигнала схемы увеличивается примерно на 5 нс, а потребляемая мощ-

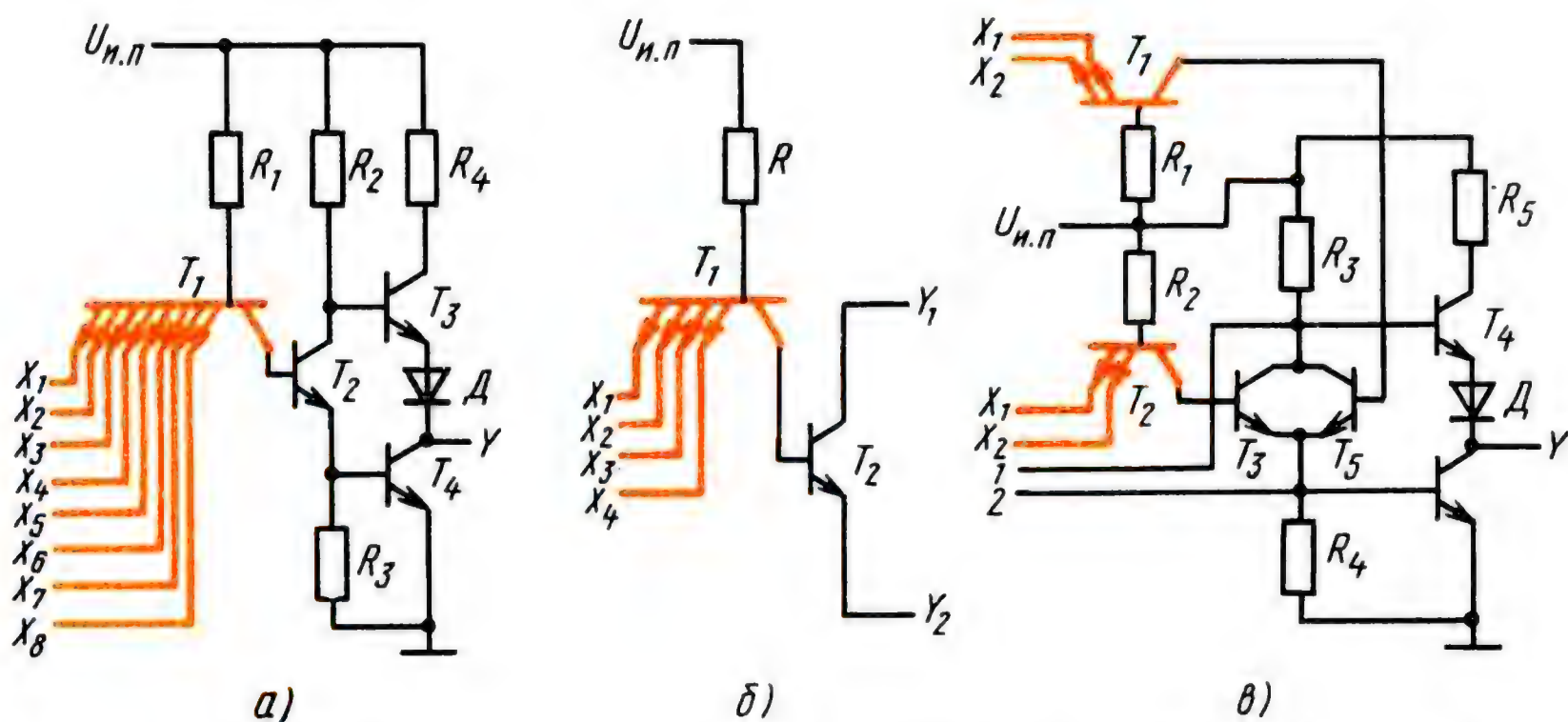


Рис. 6.10. Схемы восьмивходового ТТЛ логического элемента И — НЕ (а), расширителя по входу ИЛИ (б) и логического элемента И — ИЛИ — НЕ (в)

ность — на 5 мВт. Логические элементы ТТЛ обладают большой нагрузочной способностью (порядка 10).

Большие выходные и сравнительно невысокие входные токи способствуют хорошему согласованию схем между собой. Как правило, в состав серий ТТЛ включается схема с открытым коллекторным выходом (рис. 6.11, в) и логический элемент с большим коэффициентом разветвления по выходу (рис. 6.11, б).

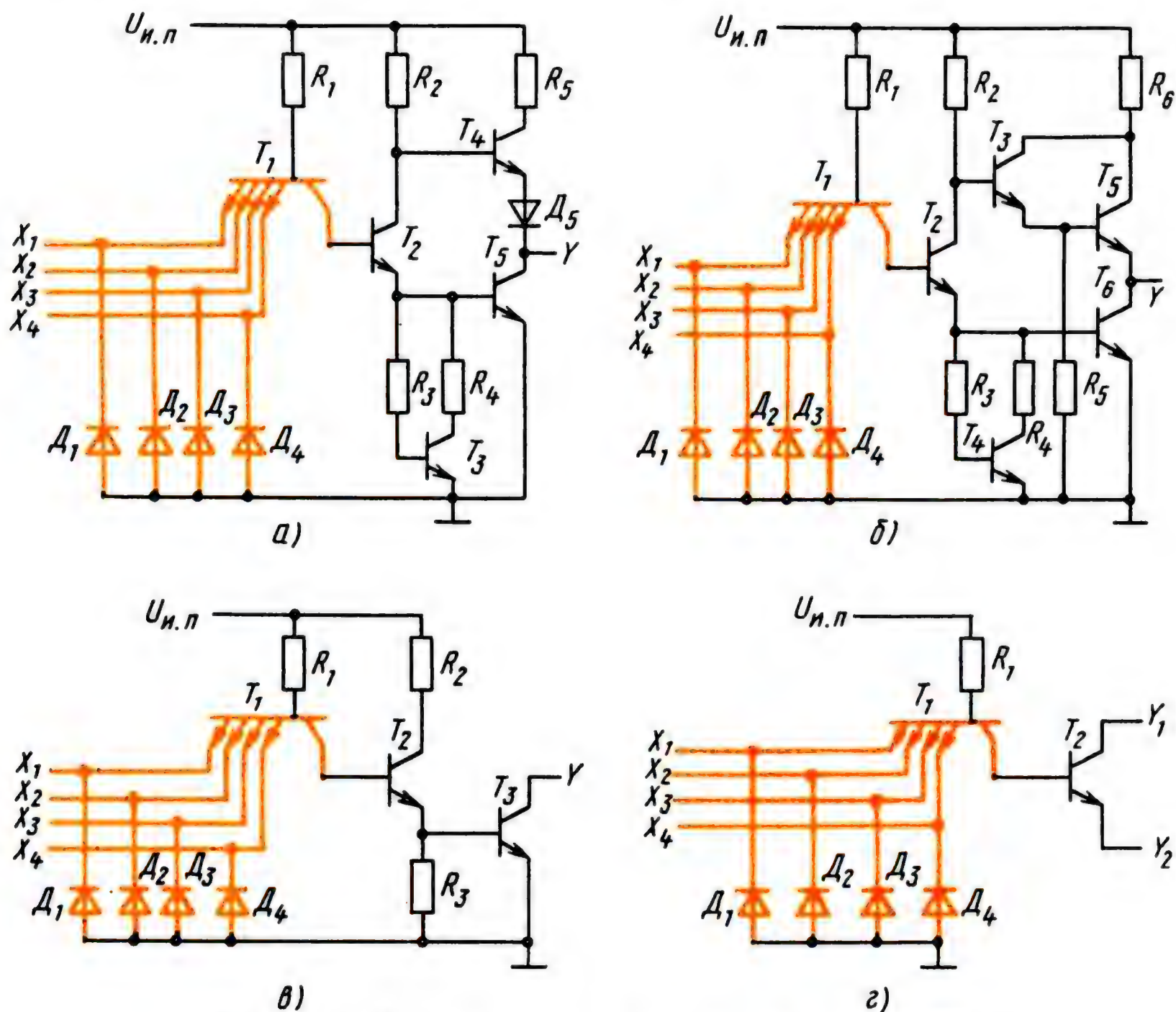


Рис. 6.11. Базовые схемы стандартных серий ТТЛ:

а — логический элемент И — НЕ (ИМС типов 133ЛА1, К155ЛА1); б — логический элемент И — НЕ с большим коэффициентом разветвления по выходу (ИМС типов 133ЛА6, К155ЛА6); в — схема с открытым коллектором (ИМС типов 133ЛА7, К155ЛА7); г — расширитель по входу ИЛИ (ИМС типов 133ЛД1, К155ЛД1)

На рис. 6.11, а—г приведены базовые схемы стандартных серий ТТЛ, на рис. 6.12, а—в — базовые схемы быстродействующей серии ТТЛ, на рис. 6.13, а, б — базовые схемы микромощной серии ТТЛ, а на рис. 6.14 — базовая схема ТТЛ с диодами Шоттки. На основе этих базовых схем разработаны и выпускаются различные серии ТТЛ-ИМС определенного функционального состава. Конкретные характеристики этих микросхем приведены в соответствующих справочниках.

● К числу основных электрических параметров, которые достаточно полно характеризуют все схемы ТТЛ и позволяют сравнивать их между собой, относятся быстродействие, потребляемая мощность, нагрузочная способность, помехоустойчивость и коэффициент объединения по входу.

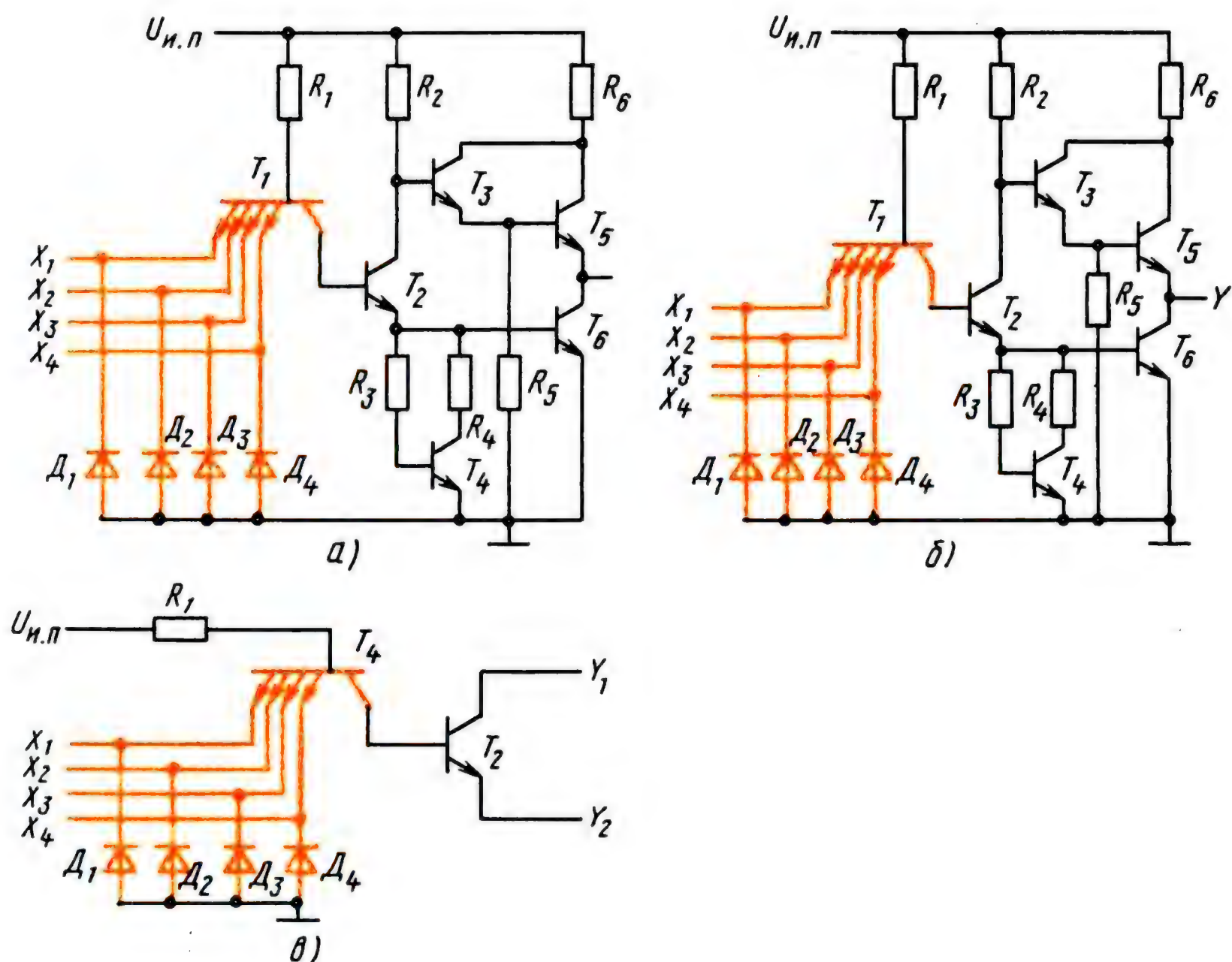


Рис. 6.12. Базовые схемы быстродействующих серий ТТЛ:
 а — логический элемент И — НЕ (ИМС типов 130ЛА1, К131ЛА1); б — логический элемент И — НЕ с большим коэффициентом разветвления по выходу (ИМС типов 130ЛА6, К131ЛА6); в — расширитель по входу ИЛИ (ИМС типов 130ЛД1, К131ЛД1)

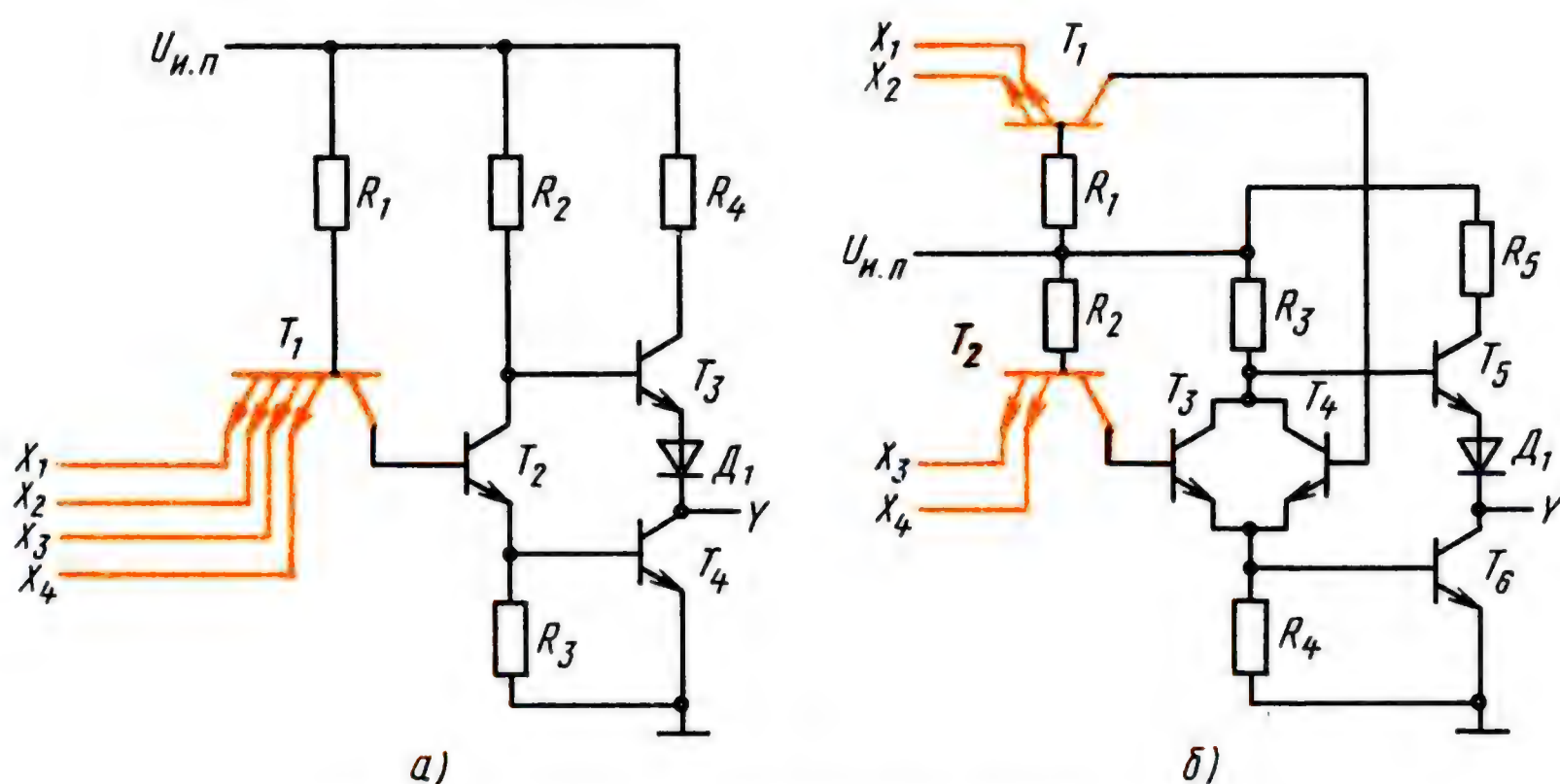


Рис. 6.13. Базовые схемы микрошной серии ТТЛ:
 а — логический элемент И—НЕ/ИЛИ—НЕ (ИМС типа 134ЛБ2); б — логический элемент И—ИЛИ—НЕ (ИМС типа 134ЛР1)

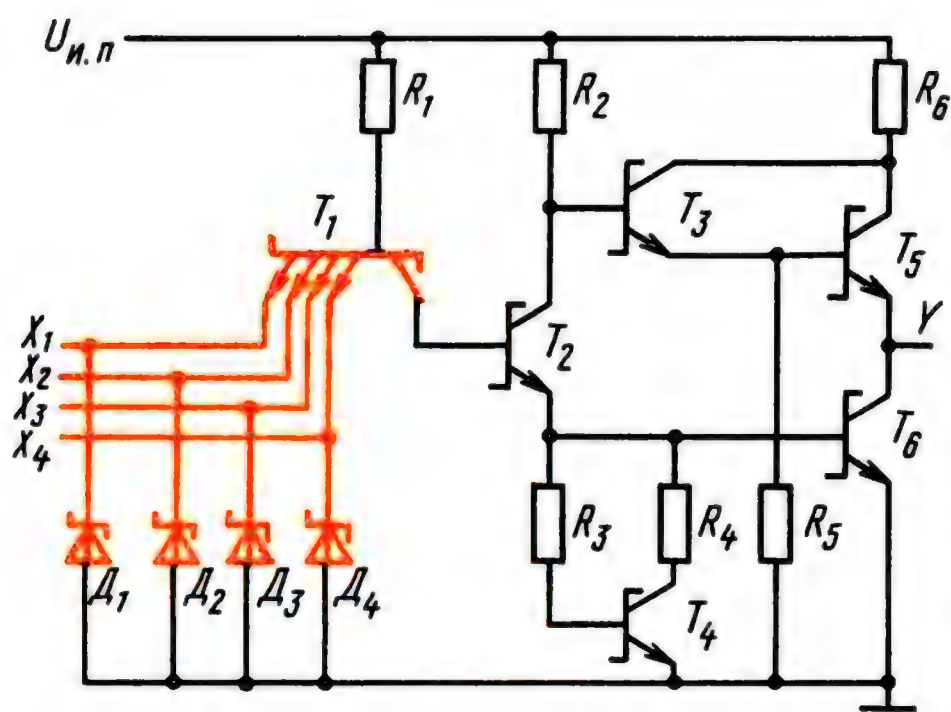


Рис. 6.14. Базовая схема ТТЛ с диодами Шотки (логический элемент И—НЕ ИМС типов 530ЛА1, К531ЛА1)

К этим параметрам следует отнести также значения логических уровней, так как они определяют возможность совместной работы микросхем разных серий.

Как правило, все серии ТТЛ-ИМС имеют одинаковое напряжение питания, равное $5\text{ В} \pm 10\%$, и сходные значения логических уровней, что обеспечивает возможность непосредственной стыковки ТТЛ-ИМС из различных серий, а также позволяет осуществлять стыковку с ИМС типа ДТЛ.

В табл. 6.1 приведены основные эксплуатационные электрические параметры ТТЛ-ИМС различных серий (для базовых схем).

Таблица 6.1

Электрические параметры ТТЛ-ИМС различных серий

Параметр	Серии ТТЛ-ИМС						
	стандартные		высокого быстродействия		микро-мощные		с диодами Шотки
	133	К155	130	К131	134	530	К531
Входной ток «0» $I_{\text{вх}}^0$, мА, не более	— 1,6	— 1,6	— 2,3	— 2,3	— 0,18	— 2	— 2
Входной ток «1» $I_{\text{вх}}^1$, мА, не более	0,04	0,04	0,07	0,07	0,012	0,05	0,05
Выходное напряжение «0» $U_{\text{вых}}^0$, В, не более	0,4	0,4	0,35	0,35	0,3	0,5	0,5
Выходное напряжение «1» $U_{\text{вых}}^1$, В, не менее	2,4	2,4	2,4	2,3	2,3	2,7	2,7
Коэффициент разветвления по выходу n	10	10	10	10	10	10	10
Коэффициент объединения по выходу ИЛИ m	8	8	8	8	2	—	—
Время задержки распространения сигнала при включении $t_{\text{зд.р}}^{1,0}$, нс, не более	15	15	10	10	100	5	5
Время задержки распространения сигнала при выключении $t_{\text{зд.р}}^{0,1}$, нс, не более	22	22	10	10	100	4,5	4,5
Средняя статическая мощность потребления $P_{\text{ср}}$, мВт, не более	22	22	44	44	2	19	19
Помехоустойчивость $U_{\text{п}}$, В, не более	0,4	0,4	0,4	0,4	0,35	0,5	0,5
Частота переключения f , МГц, не более	10	10	30	30	3	50	50

Предельно допустимые режимы эксплуатации для ТТЛ-ИМС различных серий

Параметр режима	Серии ТТЛ-ИМС		
	стандартные и высокого бы- стродействия	микромощные	с диодами Шотки
Максимальное напряжение питания $U_{ип}$, В	6	6	5,5
Максимальное напряжение на входе $U_{вх\ max}$, В	5,5	5,5	5,0
Максимальное напряжение, приложенное к выходу закры- той схемы, $U_{вых}$, В	5,25	5,5	5,5
Минимальное напряжение на входе $U_{вх\ min}$, В	— 0,4	— 1,56	— 0,4
Максимальная емкостная на- грузка $C_{и}$, пФ	200	200	150

Данные табл. 6.1 позволяют оценить особенности, преимущества и недостатки каждой серии. Отметим, что приведенные в табл. 6.1 значения параметров указаны для полного рабочего диапазона температур.

При разработке аппаратуры необходимо учитывать предельно допустимые режимы эксплуатации ИМС, превышение которых может привести к выходу из строя ИМС и нарушению работы аппаратуры. В табл. 6.2 приведены предельно допустимые режимы эксплуатации для ТТЛ-ИМС различных серий.

Микросхемы ТТЛ являются в настоящее время основой построения устройств вычислительной техники. В составе серий ТТЛ-ИМС содержатся триггеры, дешифраторы, регистры сдвига, счетчики, сумматоры, элементы памяти ОЗУ и ПЗУ со схемами управления.

§ 6.5. ИМС ЭМИТТЕРНО-СВЯЗАННОЙ ЛОГИКИ

Цифровые ИМС эмиттерно-связанной логики (ЭСЛ) представляют собой транзисторные переключательные схемы с объединенными эмиттерами, обладающие по сравнению с другими типами цифровых ключей наибольшим быстродействием и большой потребляемой мощностью. Большое быстродействие для ЭСЛ-ИМС обуславливается тем, что в этих ключах транзисторы работают в ненасыщенном (линейном) режиме. На выходах ключевой части применяются эмиттерные повторители, ускоряющие процесс зарядки емкости нагрузки. Уменьшение времени задержки распространения достигается также за счет ограничения перепада выходного напряжения, что, однако, приводит к уменьшению помехоустойчивости схем ЭСЛ. Из разработанных

в последние годы цифровых ЭСЛ-ИМС наибольшее распространение получили серии 100 и К500.

Рассмотрим принцип построения ключа ЭСЛ на примере базового логического элемента серии 100, выполняющего одновременно функции ИЛИ — НЕ и ИЛИ (рис. 6.15). Схема состоит из дифференциального усилителя, собранного на транзисторах $T_1—T_5$. В этом усилителе при подаче на входы перепада напряжения ток I_3 может протекать либо через транзистор T_5 , на базу которого постоянно подано опорное напряжение $U_{оп} = -2,09$ В

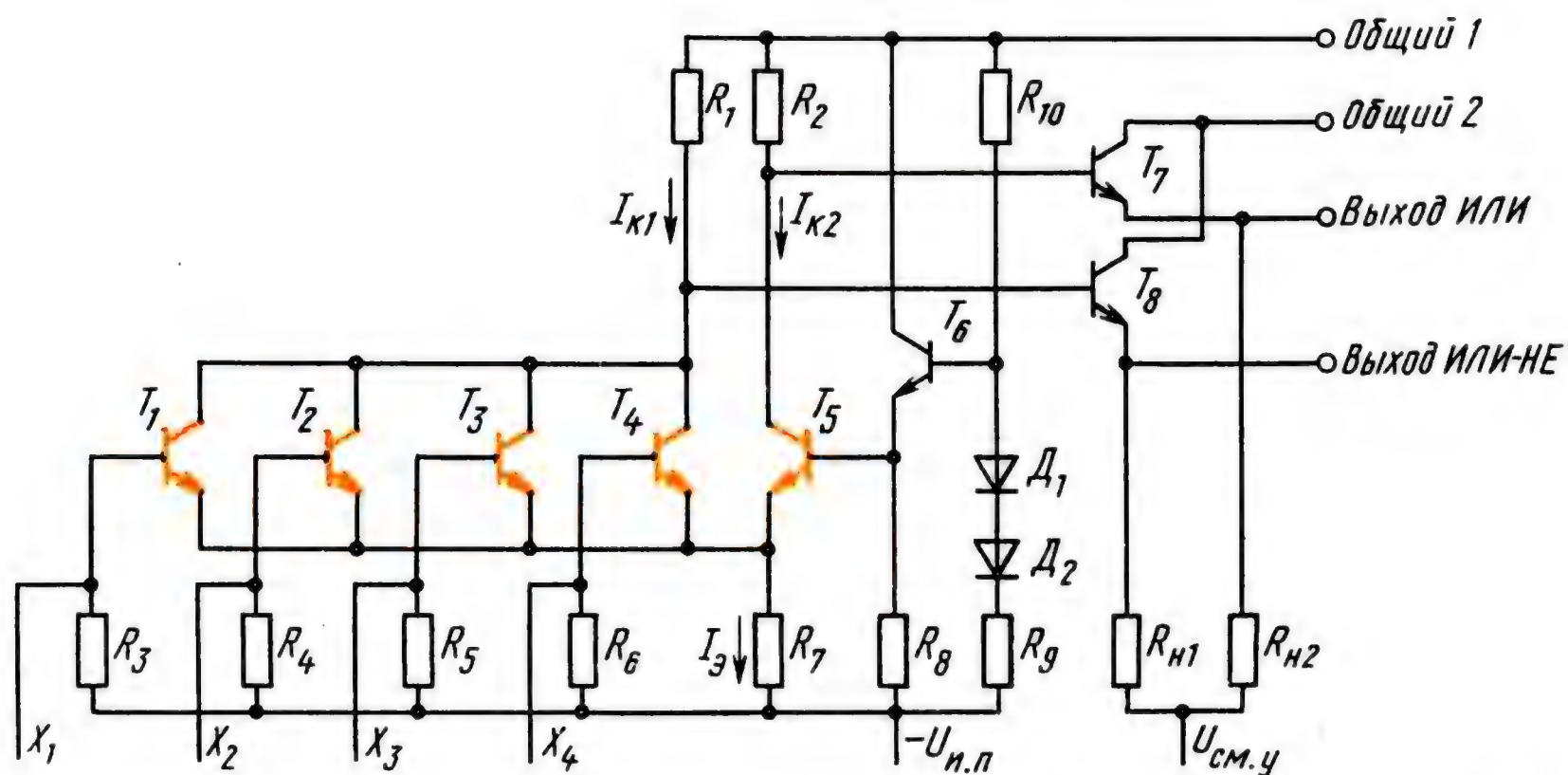


Рис. 6.15. Схема базового логического элемента ИЛИ—НЕ/ИЛИ серии ЭСЛ

(в это время на входах $X_1—X_4$ имеется отрицательное запирающее напряжение), либо через транзисторы $T_1—T_4$, когда на их базы попадает потенциал, бо́льший $U_{оп}$.

Выходные эмиттерные повторители (транзисторы T_7 и T_8) подключаются к источнику смещения уровня $U_{см.у} = -2 \text{ В} \pm 5\%$ через внешние нагрузочные резисторы $R_{н1}$ и $R_{н2}$ с номиналами 51 Ом. Малое входное сопротивление схем обеспечивает согласование выходных и входных напряжений уровней логических элементов при их совместной работе и возможность непосредственной подачи сигналов в кабель с волновым сопротивлением 50 Ом. Схема ЭСЛ подключается к отрицательной шине источника напряжения питания $U_{н.п} = -5,2 \text{ В} \pm 5\%$; коллекторные цепи заземляются. Такое включение обеспечивает меньшую зависимость выходного напряжения от наводок по цепи питания и лучшую помехоустойчивость. Значение перепада напряжения для ЭСЛ-ИМС составляет 0,69 В, а запас помехоустойчивости — 125 мВ. Отрицательные и малые значения логических уровней схем ЭСЛ ($U_{вых}^1 = -0,96 \text{ В}$, $U_{вых}^0 = -1,65 \text{ В}$) не позволяют обеспечить их непосредственную стыковку со схемами ТТЛ. Совместная работа схем ТТЛ и ЭСЛ осуществляется с помощью специальных взаимных преобразователей уровней, входящих в состав всех указанных серий ЭСЛ.

Все входы базового логического элемента через резисторы утечки $R_3—R_6$ с сопротивлением примерно 50 кОм подключены к источнику питания $U_{н.п} = -5,2 \text{ В} \pm 5\%$. Такое включение позволяет оставлять в аппаратуре неиспользованные входы неприсоединенными. Для исключения влияния на логическую часть схемы импульсных помех, возникающих в коллекторных цепях эмиттерных повторителей в момент переключения схемы при работе на низкоомную нагрузку, используются две шины «земля»: одна для входных эмиттерных повторителей, другая — для внутренней логической части схемы.

Опорное напряжение $U_{оп} = -2,09 \text{ В}$ создается специальной температурно-компенсированной схемой (транзистор T_6 , диоды D_1, D_2 , а также резисторы $R_8—R_{10}$) и выбирается таким образом, чтобы оно было ниже минимального напряжения «1». Рассмотрим принцип работы базового логического элемента. Если на все входы $X_1—X_4$ подано напряжение низкого уровня, соответствующее «0» ($U_{вх}^0 = -1,85 \text{ В}$), то транзисторы $T_1—T_4$ закрыты (проходят только токи утечки), так как их эмиттеры находятся под напряжением. Ток I_3 определяется напряжением U_3 и номиналом резистора R_7 . Ток I_3 протекает через открытый транзистор T_5 , на базу которого подано опорное напряжение $U_{оп}$, а также через резисторы R_7 и R_2 . На резисторе R_2 создается падение напряжения $U_{R_2} = -0,98 \text{ В}$. Напряжение на выходе ИЛИ в этот момент соответствует уровню «0» ($U_{вых}^0 = -1,65 \text{ В}$), а на выходе ИЛИ — НЕ — уровню «1» ($U_{R_2} = -0,96 \text{ В}$) (к падению напряжения на резисторе R_2 следует прибавить напряжение $U_{БЭ}$ на транзисторе T_7).

При подаче на один из входов (или на все входы $X_1—X_4$) напряжения высокого уровня ($U_{вх}^1 = -0,81 \text{ В}$) входной транзистор открывается, так как опорное напряжение выбрано более отрицательным, чем минимальное напряжение «1». Транзистор T_5 закрывается образовавшимся перепадом напряжений, и весь ток I_3 протекает через открывшийся входной транзистор (один из цепочки $T_1—T_4$) и резисторы R_1, R_7 . Отрицательный потенциал на объединенных коллекторах входных транзисторов повышается до уровня $-0,97 \text{ В}$, и на входе эмиттерного повторителя T_8 устанавливается уровень «0», а на входе эмиттерного повторителя T_7 — уровень «1». Таким образом, по выходу транзистора T_7 схема выполняет логическую функцию ИЛИ, а по выходу транзистора T_8 — ИЛИ — НЕ. Следовательно, скачки входного сигнала приводят к переключению тока I_3 , который протекает в зависимости от перепада входного сигнала то через транзистор T_5 , то через транзисторы $T_1—T_4$. Поэтому схему с объединенными эмиттерами часто называют токовым ключом. Парафазные выходы базового ключа ЭСЛ сокращают путь распределения сигналов в цифровых устройствах. Наличие на выходах схемы эмиттерных повторителей, имеющих низкое выходное сопротивление, обеспечивает значительную нагрузочную способность схем ЭСЛ ($k_{раз} \geq 15$).

● Микросхемы ЭСЛ обладают по сравнению с другими типами цифровых ключей наибольшим быстродействием и большой потребляемой мощностью. Высокое быстродействие для ЭСЛ-ИМС обуславливается тем, что в этих ключах транзисторы работают в ненасыщенном режиме.

Выходные эмиттерные повторители ускоряют также процесс зарядки емкости нагрузки. Уменьшение времени задержки распространения сигнала достигается также за счет ограничения перепада выходного напряжения. Однако это приводит к некоторому уменьшению помехоустойчивости микросхем ЭСЛ. Отечественной промышленностью выпускаются серии 100 и К500 ЭСЛ-ИМС, которые широко применяются в аппаратуре.

§ 6.6. ИМС НА МДП-ТРАНЗИСТОРАХ

Широкое распространение получили микросхемы на полевых структурах, работа которых основана на регулировании уровня тока в приповерхностном слое полупроводникового материала за счет влияния поперечного электрического поля на электропроводность канала. В цифровых ИМС практическое применение получили полевые транзисторы с оксидным диэлектриком, образующие структуру металл — диэлектрик — проводник (МДП).

На рис. 6.16 приведены обозначения МДП-транзисторов n - и p -типов (а) и четыре варианта простейших логических элементов — инверторов для реализации функции НЕ на одноканальных МДП-транзисторах (б, в) и дополняющих транзисторах (г, д). Для схем на дополняющих транзисторах «полярность» логики зависит от последовательности включения транзисторов p - и n -типов. Если транзистор n -типа непосредственно подключен к шине «земля», а транзистор p -типа — к источнику питания, то

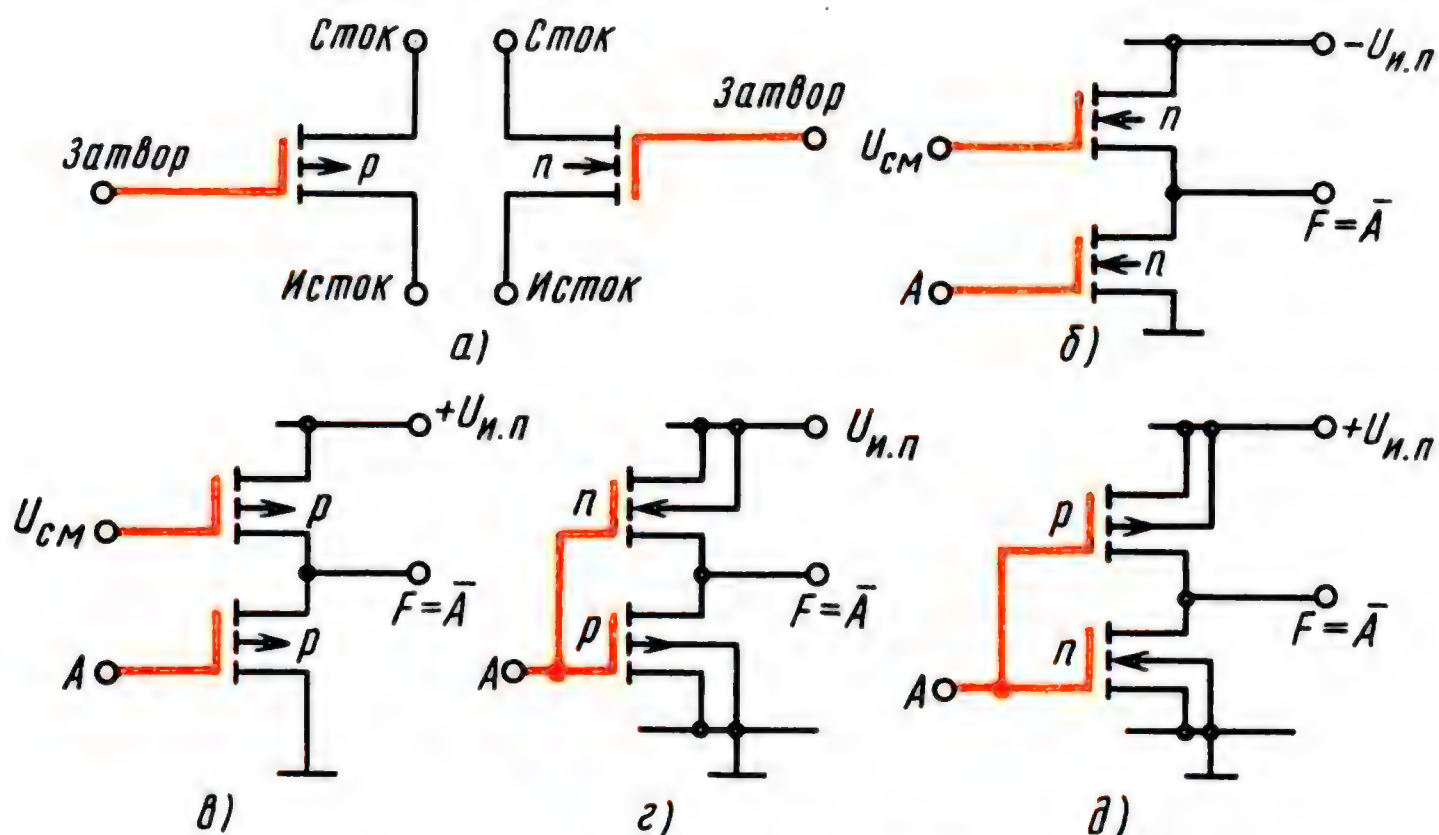


Рис. 6.16. Схема инверторов на МДП-транзисторах:

а — обозначения МДП-транзисторов n и p -типов; б — инвертор на транзисторах n -типа; в — инвертор на транзисторах p -типа; г, д — инверторы на дополняющих транзисторах

схема работает в режиме положительной логики (рис. 6.16, *д*). Если же транзистор *p*-типа непосредственно подключен к шине «земля», а транзистор *n*-типа — к источнику питания, то схема работает в режиме отрицательной логики (рис. 6.16, *г*).

● Особенностью ИМС на МДП-транзисторах является возможность реализации любых логических функций с помощью только одних МДП-транзисторов, которые играют роль управляющего (логического) и нагрузочного элементов.

Логические ИМС на МДП-транзисторах делятся на три группы: статические, квазистатические и динамические. Элементарной основой для построения таких микросхем являются базовые логические элементы, выполняющие логические операции ИЛИ — НЕ, И — НЕ, И — ИЛИ — НЕ, НЕ — И — ИЛИ. Для построения базовых логических элементов и, следовательно, для реализации микросхем наибольшее распространение получили МДП-транзисторы *p*-типа и дополняющие, а в последние годы и *n*-канальные.

Принципы построения статических ИМС на МДП-транзисторах *p*-типа во многом соответствуют принципам построения транзисторных логических схем с непосредственными связями. Так, для построения многовходовой схемы ИЛИ — НЕ к одному нагрузочному МДП-транзистору подключают стоком *m* логических транзисторов, истоки которых заземляют. На рис. 6.17, *а* приве-

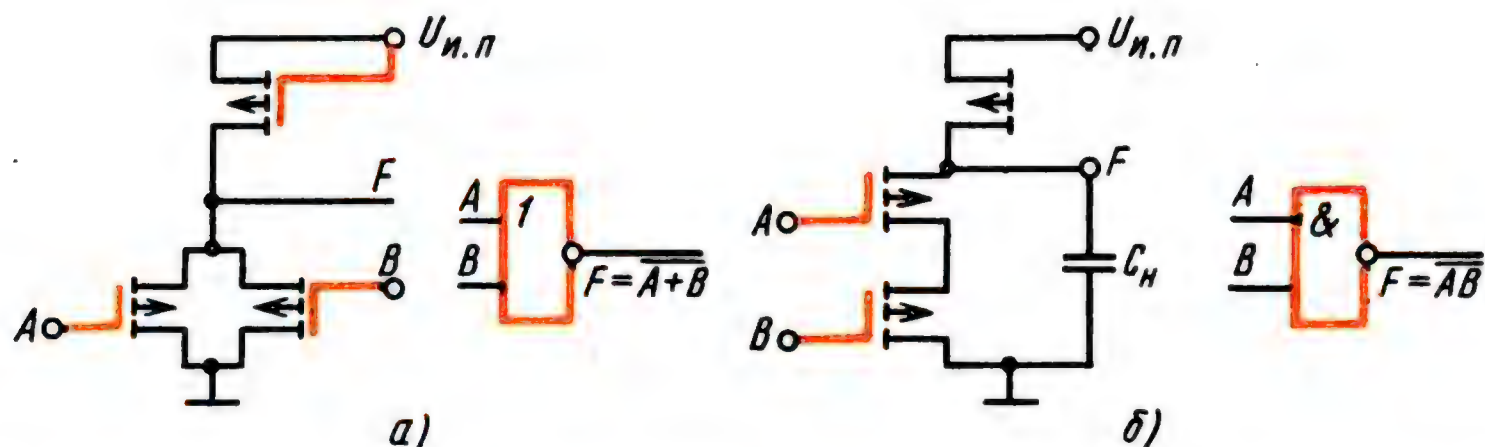


Рис. 6.17. Схемы базовых логических элементов на МДП-транзисторах *p*-типа:

а — схема ИЛИ—НЕ; *б* — схема И—НЕ

дена логическая схема ИЛИ — НЕ на два входа, содержащая один нагрузочный и два логических транзистора. Поскольку при выполнении операции ИЛИ ток утечки цепи сток — исток всех входных транзисторов (за исключением одного) мал, параметр *m* или логической схемы может достигать 10 и выше.

Обладая сверхвысоким входным сопротивлением по затвору ($R_{вх} > 10^{12}$ Ом), МДП-транзисторы *p*-типа позволяют строить микросхемы с высокой нагрузочной способностью ($n = 10 \div 20$). Нагрузочная способность ИМС на МДП-транзисторах *p*-типа ограничивается лишь быстродействием, которое снижается с ростом числа нагрузок, так как увеличивается постоянная времени зарядки паразитной емкости нагрузки (C_n) током, протека-

ющим через нагрузочный транзистор. В реальных микросхемах сопротивление R_n открытого нагрузочного МДП-транзистора находится в пределах 15—50 кОм, что при $C_n = 20$ пФ ($n = 8 \div 10$) дает постоянную времени зарядки $R_n C_n \approx 0,5 \div 2$ мкс. При этом рабочая частота $f_p < 1,0$ МГц.

Интегральная технология изготовления МДП-структур позволяет использовать последовательное (ярусное) включение МДП-транзисторов, если в цепь между нагрузкой и шиной «земля» включен не один, а несколько МДП-транзисторов по схеме И. При этом исток нижнего логического МДП-транзистора подключается к земле, а его сток — к истоку верхнего транзистора и т. д. В подобной схеме ток через нагрузку протекает лишь в случае, когда открыты МДП-транзисторы всех ярусов. По этому принципу строятся схемы И — НЕ (рис. 6.17, б). Как и схемы ИЛИ — НЕ, они имеют высокую нагрузочную способность ($n = 10 \div 20$), но параметр $t_{и}$ значительно уступает параметру $t_{или}$.

Низкое значение параметра $t_{и}$ объясняется тем, что при увеличении числа ярусов схемы И требуются МДП-транзисторы с более высокой крутизной характеристик, чем в схемах ИЛИ — НЕ, для сохранения одинакового сопротивления последовательно включенных транзисторов. Кроме того, ярусное включение транзисторов усложняет топологию и уменьшает степень интеграции ИМС на МДП-транзисторах p -типа. Вместе с тем ярусное включение МДП-транзисторов позволяет создавать логические ИМС, обладающие большей гибкостью, чем ИМС на биполярных транзисторах при построении сложных функциональных узлов.

На рис. 6.18 представлены сложные логические ИМС на МДП-транзисторах p -типа, реализующие соответственно функции ИЛИ — И — НЕ, И — ИЛИ — НЕ, ИЛИ — И — ИЛИ — НЕ. Для повышения нагрузочной способности в них вводят специальные буферные усилительные элементы, реализующие функции НЕ и И. При этом достигают значения $n > 20 \div 30$. Возможно построение более сложных узлов, например сумматоров, экономичных по числу используемых МДП-транзисторов. Однако в

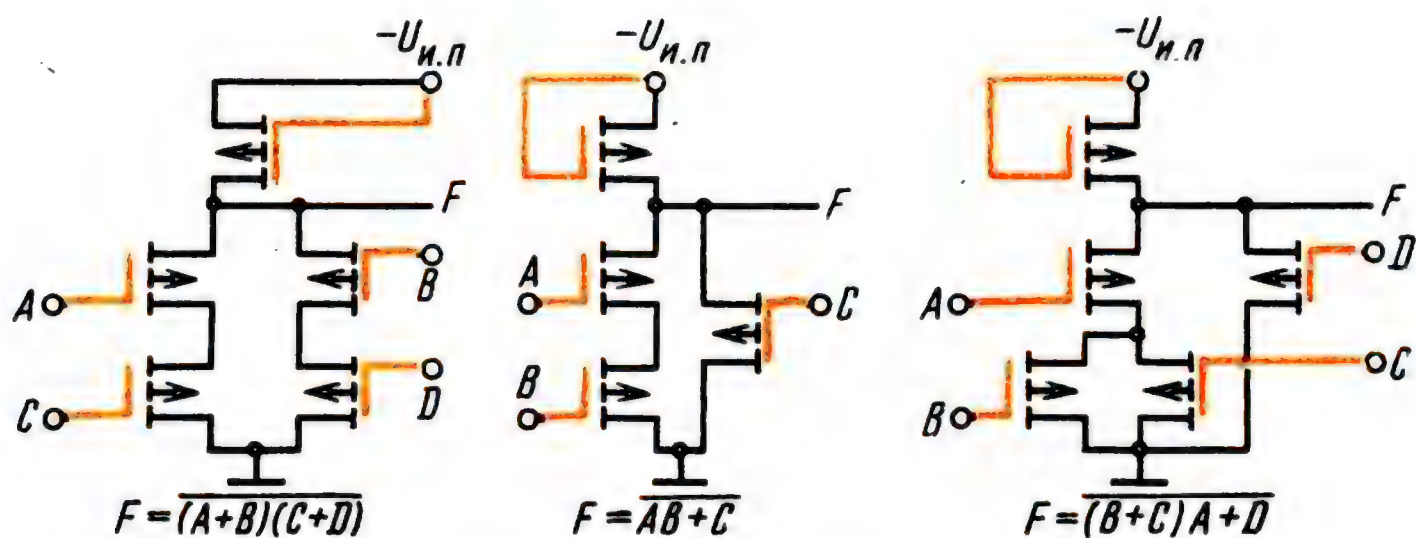


Рис. 6.18. Многоступенчатые логические ИМС на МДП-транзисторах p -типа

таких микросхемах на МДП-транзисторах p -типа значительно возрастает потребляемая мощность, которая достигает 1—10 мВт/вентиль.

Потребляемая мощность значительно уменьшается в схемах на дополняющих МДП-транзисторах. Кроме того, логические ИМС на дополняющих МДП-транзисторах выгодно отличаются от микросхем на МДП-транзисторах n -типа, так как они обладают более высоким быстродействием, высокой помехоустойчивостью из-за большого перепада логических уровней, новыми логическими возможностями благодаря дополняющим структурам и высокой нагрузочной способностью ($n \geq 15 \div 20$). В этих схемах для каждого логического входа применяют два транзистора — транзистор n -типа и связанный с ним по затвору транзистор p -типа.

На основе дополняющих МДП-транзисторов можно построить схемы ИЛИ — НЕ положительной логики, если транзисторы n -типа включены параллельно, а транзисторы p -типа — последовательно, и схемы ИЛИ — НЕ отрицательной логики, если транзисторы p -типа включены параллельно, а транзисторы n -типа последовательно. Для построения схемы ИЛИ — НЕ на m входов требуется последовательное (ярусное) включение m транзисторов p -типа и параллельное включение m транзисторов n -типа (в случае положительной логики). Обычно коэффициент объединения по входу $m \leq 4$. Соответственно для построения схемы И — НЕ положительной логики на m входов требуется ярусное включение m транзисторов n -типа и параллельное включение m транзисторов p -типа. На рис. 6.19, а, б приведены двухвходо-

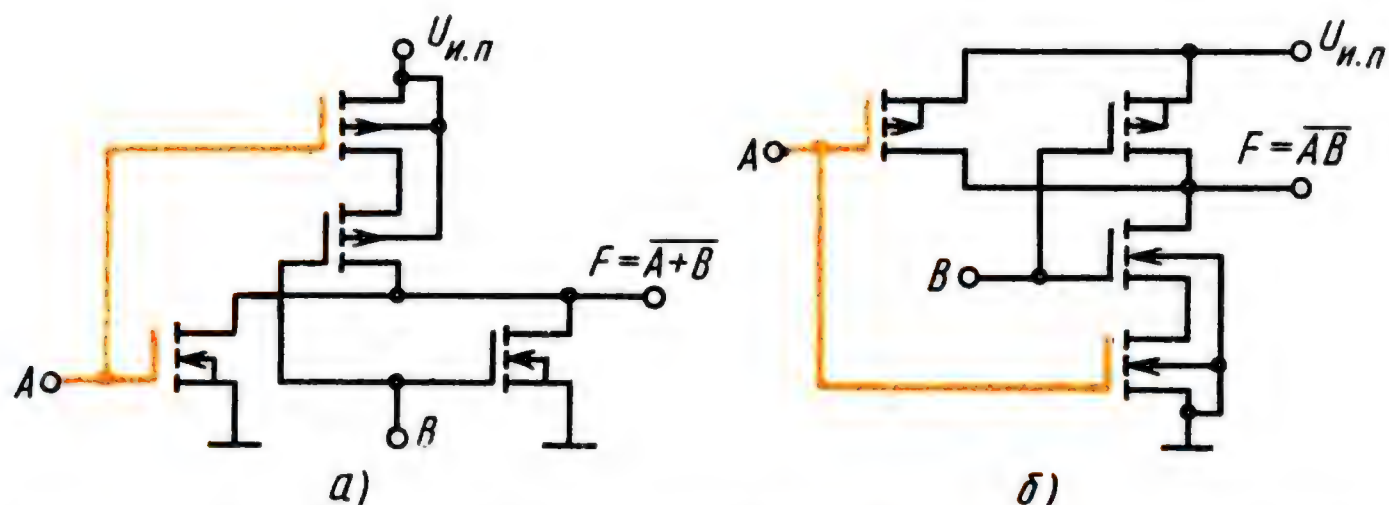


Рис. 6.19. Схемы базовых логических элементов на дополняющих МДП-транзисторах:

а — схема ИЛИ — НЕ; б — схема И — НЕ

вые схемы базовых логических элементов положительной логики на дополняющих МДП-транзисторах. Отличительная особенность этих схем — низкая потребляемая мощность: 1—5 мкВт/вентиль в статическом режиме и 50—400 мкВт/вентиль в динамическом режиме (на порядок ниже, чем в схемах на транзисторах одного типа электропроводности). На основе дополняющих МДП-транзисторов разрабатывают многофункциональные логические эле-

менты, отличающиеся высокой гибкостью построения на одних и тех же структурах.

● Еще бóльшие возможности при построении экономичных по числу элементов интегральных микросхем дает применение дополняющих МДП-транзисторов с нагрузочным транзистором (комплементарных транзисторах, КМДП-транзисторах).

Примером таких схем могут служить сумматоры, которые по сравнению со схемами на транзисторах p -типа содержат меньшее число транзисторов и характеризуются меньшей потребляемой мощностью и повышенным быстродействием. Логические схемы с нагрузочным транзистором являются наиболее перспективными при разработке статических ИМС.

Микросхемы на КМДП-транзисторах потребляют очень малую мощность при сравнительно высоком быстродействии. В статическом режиме потребление на один инвертор не превышает 0,01—0,1 мкВт, а в динамическом — не более 100 мкВт на частоте 1 МГц. Это приводит к уменьшению температуры кристалла и повышению надежности.

Например, снижение рассеиваемой мощности на 50 мВт приводит к уменьшению температуры кристалла на 10°C и увеличению надежности примерно в два раза. Это особенно важно при проектировании БИС, где степень интеграции начинает сдерживаться не столько разрешающей способностью литографии, сколько предельно допустимой рассеиваемой мощностью на кристалле (~ 1 Вт).

ИМС на КМДП-транзисторах имеют и другие преимущества: работоспособность в широком диапазоне питающих напряжений (3—15 В), высокую помехозащищенность (30—45% от значения питающего напряжения), высокую нагрузочную способность (до 1000 входов таких же ИМС) на частотах до нескольких килогерц, высокое входное сопротивление (до 10^{12} Ом).

Отечественной промышленностью выпускается широкая номенклатура ИМС на КМДП-транзисторах (табл. 6.3).

Квазистатические и динамические схемы, использующие специфические свойства МДП-транзисторов — сверхвысокое входное сопротивление и способность паразитной емкости затвора длительное время сохранять заряд и уровень напряжения на затворе — наиболее широко применяют при построении триггерных устройств для регистровых и счетных схем. Триггерные устройства выполняют на типовых логических элементах И — НЕ, ИЛИ — НЕ, И — ИЛИ — НЕ, НЕ — И — ИЛИ, для реализации которых используют МДП-транзисторы p -типа и дополняющие.

Особенностью квазистатических триггеров на МДП-транзисторах является то, что они не требуют тактового питания в период хранения информации, в то время как для динамических триггеров требуется постоянное тактовое питание и в период записи, и в период хранения информации. Для тактового питания служат импульсы (фазы) ограниченной длительности, которая определяется постоянной времени разрядки паразитных емкостей

Функциональный состав основных серий ИМС на КМДП-транзисторах

Функциональный узел	Серии ИМС							
	164	K176	K561	564	K188	K537	K572	K587
Логические схемы (ИЛИ — НЕ, И — НЕ и др.)	13	3	10	10				
Дешифраторы	1	2		3				
Триггеры	2	2	4	4				
Счетчики	2	7	5	6				
Регистры	3	3	1	3				
Элементы арифметических устройств (сумматоры, ум- ножители, АЛУ и др.)	1	1	2	5				
Буферные усилители, пре- образователи уровней	1	3	3	4				
Коммутирующие элементы аналого-цифровых сигналов	1	1	2	3				
Элементы ЦАП и АЦП							3	
Элементы оперативных и сверхоперативных запомина- ющих устройств	2		3	3	2	2		
Элементы постоянных за- поминающих устройств					1			
Элементы микропроцес- сорных наборов								7

затворов МДП-транзисторов. Триггеры такого типа строят по многотактной схеме, при этом число тактов (фаз) равно двум или четырем.

В типовых регистрах на квазистатических триггерах информация передается однотоктным способом (для работы требуется однотоктный внешний сигнал), хотя регистры являются многотактными схемами. Динамические регистры характеризуются многотактным режимом работы, выполняют функции сдвигающих регистров и применяются в качестве элементов задержки. Их отличительная особенность — низкая потребляемая мощность (потребление мощности происходит только во время действия тактовых импульсов, длительность которых составляет 0,5—2,0 мкс).

Различные схемотехнические возможности применения основных логических ИМС на *n*-канальных МДП-транзисторах реализованы в сериях цифровых микросхем К565, К568, К580, К586, К801 и др., выпускаемых отечественной промышленностью.

Логические ИМС находят широкое применение в измерительной технике. Они дают возможность значительно увеличить число измеряемых параметров и повысить точность измерений, в частности существенно улучшить параметры осциллографов. При отображении световых сигналов синхронизация развертки с помощью логической пусковой схемы позволяет получать более стабильные изображения на экране электронно-лучевой трубки, а добавление к осциллографу схемы умножения — отображать на экране произведение двух входных сигналов

и определять тем самым корреляцию между ними. С помощью осциллографов можно, например, осуществлять измерения переходных процессов при разработке полупроводниковых приборов, очень точные измерения фазовых соотношений, непосредственные измерения физических величин, которые могут быть преобразованы в электрические сигналы соответствующими датчиками.

Особенно эффективным оказалось применение логических ИМС в измерительной аппаратуре с цифровой обработкой сигналов, а также в импульсной измерительной аппаратуре.

§ 6.7 ИМС НА ЭЛЕМЕНТАХ ИНЖЕКЦИОННОЙ ЛОГИКИ

Основная схема логической микросхемы с инжекционным питанием (I^2L) приведена на рис. 6.8, б. Эти микросхемы, имеющие ряд преимуществ, нашли широкое применение при создании больших интегральных схем (БИС) и сверхбольших интегральных схем (СБИС).

● Основными преимуществами микросхем на элементах инжекционной логики являются: малая потребляемая мощность и очень высокая степень интеграции, использование стандартной биполярной технологии, что обусловило сравнительно низкую стоимость изготовления, создание микросхем практически для любых применений (микропроцессоров, логических БИС и СБИС, запоминающих устройств, аналого-цифровых и цифроаналоговых преобразователей, измерительной аппаратуры и др.).

Использование инжекционной логики и современной технологии позволяет создать микросхемы (БИС и СБИС) со степенью интеграции более 50 тыс. вентилях на кристалле, потребляющих мощность менее 100 мВт, с рабочими частотами 100 МГц и выше, питающимися напряжениями, сниженными до 1—3 В. Для получения таких показателей используется рентгеновская и электронно-лучевая литография, новые технологические процессы легирования и изоляции элементов, материалы с более высокими характеристиками, новые типы полупроводниковых приборов (с барьером Шотки, полевым эффектом и др.).

Основа элементов I^2L — ключ, представляющий собой транзистор с инжекционным питанием, состоящий из генератора тока инжекции I_n и транзистора с открытым коллекторным выходом. Работу ключа рассмотрим в составе логического элемента ИЛИ — НЕ (рис. 6.20, а).

Если вход закоротить, ток I_n не будет проходить в базу транзистора T_1 и транзистор будет закрыт — это состояние кодируется логической «1». Если вход разомкнуть (режим холостого хода на входе), то ток I_n начнет проходить в базу транзистора T_1 , откроет его до наступления насыщения и обеспечит тем самым режим короткого замыкания на выходе — это состояние кодируется логическим «0». Параллельное соединение нескольких ключей, как на рис. 6.20, а, образует логический элемент ИЛИ — НЕ. Подключение к выходу такого элемента дополнительного ключа, т. е. инвертора, позволяет выполнить операцию ИЛИ (рис. 6.20, б). Схемы логических элементов И и И — НЕ приведены на рис. 6.20, в, г.

Достоинство элементов I^2L и микросхем на их основе — низ-

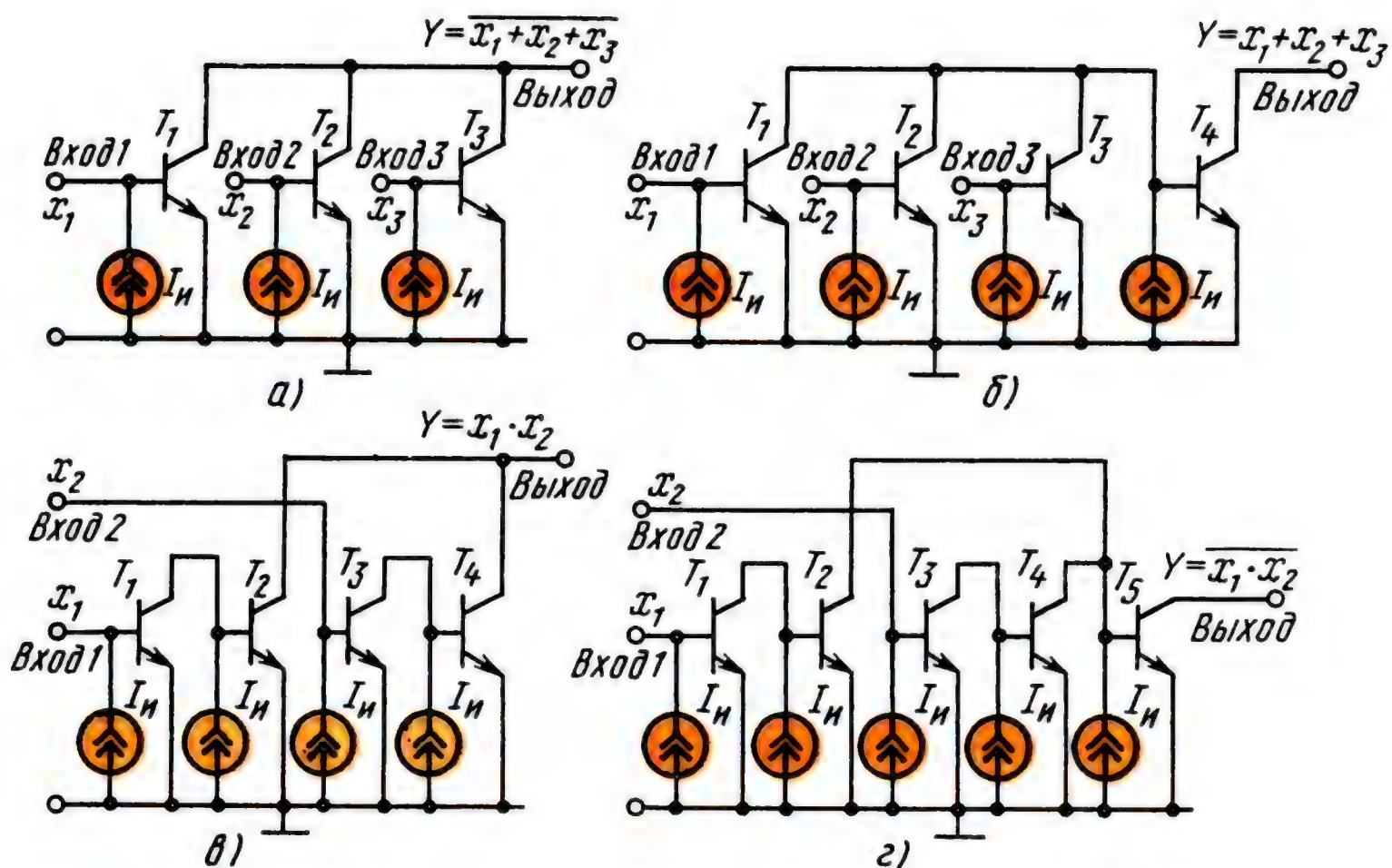


Рис. 6.20. Логические элементы с инжекционным питанием:
 а — элемент ИЛИ—НЕ; б — элемент ИЛИ; в — элемент И; г — элемент И—НЕ

кое энергопотребление (0,1—1 мкВт) при достаточном для многих потребителей быстродействии (единицы мегагерц) и высокая степень интеграции. Недостаток — малый перепад между логическими уровнями (менее 0,5 В), чувствительность к помехам и невозможность непосредственного сопряжения с логическими элементами других типов. Поэтому элементы И²Л нашли применение в больших интегральных схемах микропроцессоров, где они выполняют все функции внутри структуры, а выходы на внешние цепи осуществляются через обычные ТТЛ-элементы, расположенные на одном кристалле с элементами И²Л.

Постоянно повышающиеся требования по расширению функциональных возможностей ИМС, увеличению их быстродействия, снижению потребляемой мощности, габаритов и стоимости повлекли за собой поиски новых путей схемотехнического построения цифровых ИМС, совершенствования структурных элементов и технологии изготовления, что позволило улучшить рабочие характеристики базовых логических элементов и их степень интеграции и тем самым осуществить промышленный выпуск цифровых БИС.

Цифровые БИС делятся на три основных класса: специализированные БИС, микропроцессоры (МП) и однокристальные микроЭВМ, матричные БИС.

Специализированные БИС предназначены для применения в конкретных устройствах. Параметры этих БИС таковы, что они наиболее эффективно реализуют функцию заданного устройства. Применять подобные БИС для других устройств либо вообще невозможно, либо нецелесообразно, так как параметры устройства будут неоптимальными. Выпуск специализированных БИС

экономически оправдан только при больших объемах производства. Примерами таких БИС могут служить микросхемы для электронных часов, карманных микрокалькуляторов и других изделий. Микропроцессоры представляют собой цифровые БИС, выполняющие законченный процесс обработки информации и предназначенные для построения широкого набора различного назначения. Сюда относятся специализированные и универсальные микроЭВМ, устройства автоматического управления и др. Использование последних достижений современной микропроцессорной технологии позволяет создавать на одном кристалле процессора также устройства оперативной и постоянной памяти. Такие БИС получили название однокристальных микроЭВМ. Матричные БИС содержат на кристалле прямоугольную матрицу, состоящую из нескольких сотен или тысяч логических элементов. Созданием определенного рисунка металлических соединений из этих элементов получают специализированные БИС для конкретных цифровых устройств. Используя одну из таких матриц и изменяя рисунок соединений, можно реализовать большой набор цифровых БИС различного назначения. Отдельный класс цифровых БИС составляют БИС запоминающих устройств.

§ 6.8. ИМС ЗАПОМИНАЮЩИХ УСТРОЙСТВ

● Среди цифровых ИМС различного функционального назначения особое место занимают БИС запоминающих устройств (ЗУ), предназначенные для приема, хранения и выдачи информации, представленной двоичным кодом.

В настоящее время разработана и серийно производится широкая номенклатура различных типов БИС ЗУ, определяемая выполняемыми ими функциями, структурой, схемотехникой построения и технологией изготовления.

Классификация и основные параметры. По выполняемым функциям, что обусловлено режимами работы, БИС ЗУ условно подразделяют на четыре класса: оперативные ЗУ, постоянные ЗУ (или ЗУ с преимущественным считыванием), ассоциативные ЗУ и ЗУ последовательного типа. Наибольшее распространение получили БИС оперативных и постоянных ЗУ.

Оперативные ЗУ (ОЗУ) осуществляют запись, хранение и считывание произвольной (переменной) двоичной информации с заданным быстродействием. БИС ОЗУ предназначены для построения основной памяти цифровых систем, в которой хранятся программы и массив данных, определяющие процесс текущей обработки информации. Отдельную группу в этом классе БИС составляют сверхоперативные ЗУ (СОЗУ), быстродействие которых соответствует скорости работы процессора системы.

Постоянные ЗУ (ПЗУ) служат для хранения информации, содержание которой не изменяется в процессе работы системы. БИС ПЗУ предназначены для хранения постоянных массивов информации: стандартных подпрограмм и микропрограмм, преобразователей кодов и генераторов символов, констант, таблич-

ных значений различных функций и др. Применение БИС ПЗУ расширяет технические возможности ЭВМ, повышает их быстродействие и надежность, позволяет уменьшить количество необходимых БИС ОЗУ. В зависимости от способа занесения информации (программирования) различают три основные разновидности БИС ПЗУ: собственно ПЗУ с масочным программированием (ПЗУМ), электрически программируемые ПЗУ (ППЗУ) и репрограммируемые ПЗУ (РПЗУ).

БИС ЗУ (оперативных, постоянных, ассоциативных) состоят из накопителя информации и схем управления. Накопитель предназначен для хранения информации и представляет собой матрицу запоминающих элементов (ЗЭ), реализуемых на простейших логических схемах или отдельных транзисторах (иногда диодах).

В качестве схем управления в БИС ЗУ применяют дешифраторы (ДШ), адресные формирователи, усилители считывания и записи, схемы синхронизации и местного управления. Состав схем управления зависит от типа БИС ЗУ; в них предусматривают также схемы, обеспечивающие согласование БИС ЗУ по логическим уровням с другими типами серийно выпускаемых ИМС.

По принципу построения накопителя информации БИС ЗУ строятся со словарной организацией (однокоординатной выборкой) или матричной организацией (двухкоординатной выборкой). Метод словарной организации выборки применим только в БИС с небольшим количеством ЗЭ, что обусловлено сложностью построения дешифратора с числом выходов, равным числу ЗЭ. Матричный метод предусматривает построение накопителя в виде квадратной матрицы из ЗЭ и использование двух дешифраторов для выбора столбца и строк.

По способу доступа к информации различают БИС ЗУ с произвольной и последовательной выборками. В БИС ЗУ с произвольной выборкой (ЗУПВ) в произвольный момент времени можно выполнить запись или считывание информации в любых ЗЭ. В БИС ЗУ с последовательной выборкой содержимое каждого ЗЭ может изменяться или выдаваться только через определенные интервалы времени, называемые периодом обращения (период обращения делится на отдельные такты, число которых равно количеству ЗЭ).

В зависимости от структуры БИС ЗУ организация выборки в них может быть одноразрядной (осуществляется выборка ЗЭ, хранящего один разряд информации) и словарной (одновременно выбирается слово или его часть, хранящаяся в нескольких ЗЭ).

Для построения БИС ЗУ (накопителя и схем управления) используется различная элементная база: диоды, биполярные и МДП-транзисторы, а также простейшие логические элементы типа ТТЛ, ТТЛШ, И²Л, ЭСЛ, МДПТЛ или КМДПТЛ, модифицированные применительно к ЗУ.

● Схемотехническое построение и элементная база БИС ЗУ определяют их основные характеристики: информационную емкость, быстродействие и потребляемую мощность.

Информационная емкость N — максимальный объем хранимой информации (бит, К бит), определяется числом ЗЭ в накопителе. При одинаковой емкости БИС ЗУ могут иметь различную организацию выборки (например, для $N = 4096 — 4096 \times 1, 1024 \times 4, 512 \times 8, 256 \times 16$).

Быстродействие БИС ЗУ характеризуется двумя основными параметрами: временем выборки адреса $t_{в.а}$ и временем цикла записи $t_{ц.зп}$ (считывания $t_{ц.сч}$). Время $t_{в.а}$ — интервал времени между моментом подачи сигнала выборки и появлением информации на выходе БИС. Время цикла $t_{ц}$ — интервал времени между началами (окончаниями) сигналов на одном из управляющих входов, в пределах которого БИС выполняет одну из функций: запись $t_{ц.зп}$, считывание $t_{ц.сч}$, запись — считывание $t_{ц.зп.сч}$, считывание — запись $t_{ц.сч.зп}$. Поскольку значения $t_{в.а}$ и $t_{ц}$ определяются элементной базой, используемой в накопителе и схемах управления, в ряде случаев в одной БИС для накопителя и схем управления используют различные типы элементов.

Потребляемая мощность P , логические уровни, помехоустойчивость, нагрузочная способность и другие параметры БИС ЗУ аналогичны параметрам других типов цифровых ИМС. В отдельных случаях БИС ЗУ характеризуются удельной потребляемой мощностью P_0 , т. е. мощностью, потребляемой БИС, отнесенной к ее информационной емкости, или током $I_{пот}$, потребляемым от источника питания.

Оперативные ЗУ. По принципу хранения информации в ЗЭ и способу управления ими все БИС ОЗУ подразделяются на статические, динамические, псевдостатические и квазистатические. В статических ОЗУ хранение информации в ЗЭ осуществляется постоянным источником питания. В динамических и псевдостатических ОЗУ информация хранится в ЗЭ в виде накопленных зарядов на паразитных емкостях диодов или транзисторов, а регенерация зарядов (восстановление информации) происходит периодически во время действия внешних (для псевдостатических ОЗУ) синхронизирующих сигналов. В квазистатических ОЗУ применяют статические ЗЭ и динамический способ управления периферийными схемами для снижения потребляемой мощности.

Разрабатывают БИС ОЗУ на основе биполярных и МДП-транзисторов и их модификаций. БИС ОЗУ на биполярных транзисторах представляют собой в основном статические ОЗУ. Они предназначены для применения в качестве регистров процессора, сверхоперативной и буферной памяти и характеризуются высоким быстродействием ($t_{в.а} = 5 \div 50$ нс). Для их построения используется схемотехника ТТЛ, ТТЛШ, ЭСЛ и И²Л. ЗЭ БИС статических ОЗУ обычно состоят из бистабильной ячейки, хранящей один заряд двоичной информации. Наибольшее применение

получили биполярные ЗЭ на двухэмиттерных транзисторах, тиристорах и элементах И²Л. Схемы ЗЭ на биполярных транзисторах для БИС статических и динамических ОЗУ приведены на рис. 6.21. Типовая структура БИС статических ОЗУ состоит из матричного накопителя, дешифраторов, усилителей записи — считывания, буферных схем и схем управления.

В качестве примера на рис. 6.22 приведена структурная схема БИС быстродействующего статического ОЗУ К500РУ470 типа ЭСЛ емкостью 4 К бит (4096 × 1). В данной БИС накопитель представляет собой матрицу 64 × 64, где симметричные статические ЗЭ (см. рис. 6.21, а) объединяются в строки по адресной шине АШ1 и адресной шиной АШ2, соединенной с общим источником тока хранения. По столбцам ЗЭ объединяются двумя разрядными шинами РШ0 и РШ1, к которым подключаются пер-

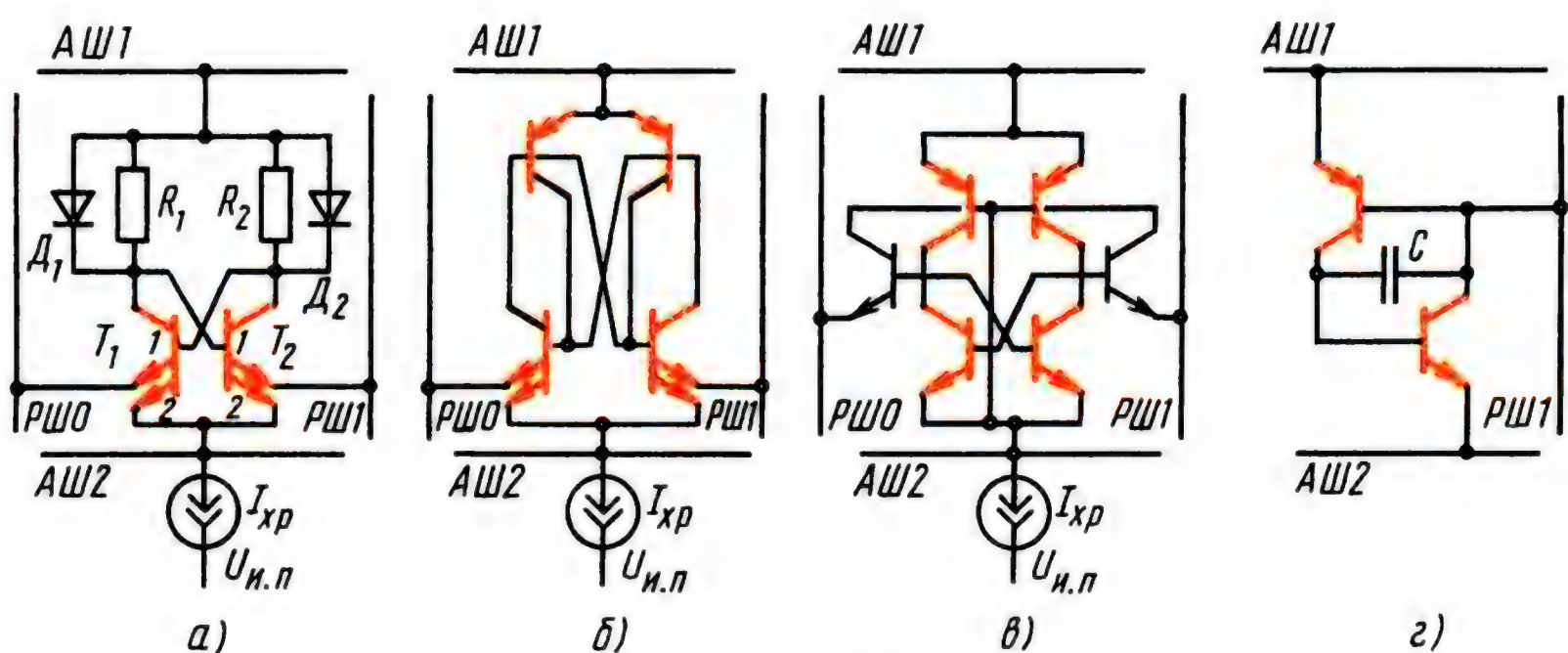


Рис. 6.21. Схемы ЗЭ БИС ОЗУ на биполярных транзисторах:

а — на двухэмиттерных транзисторах; б — на тиристорах; в — на элементах И²Л²; г — динамического типа

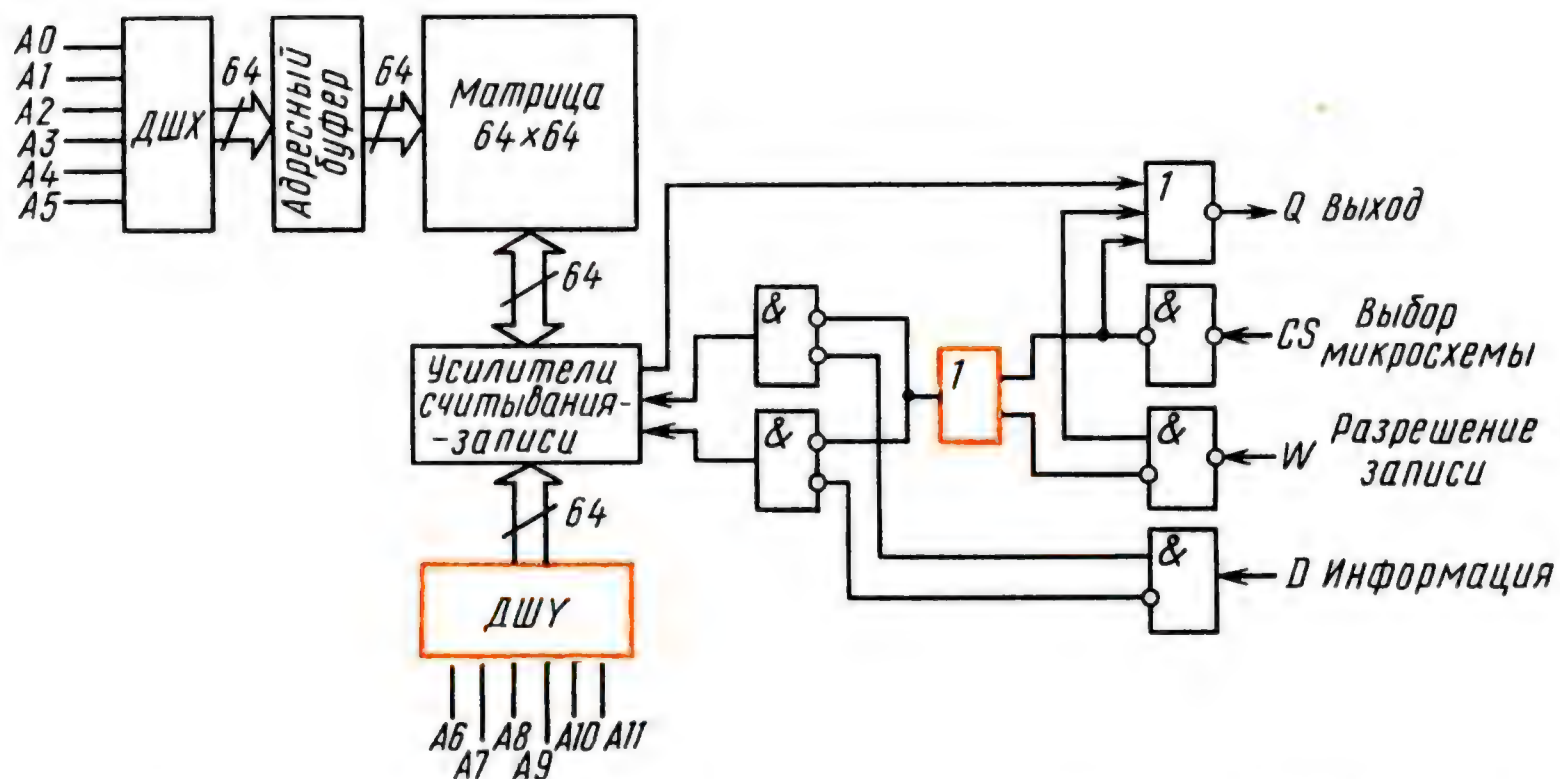


Рис. 6.22. Структурная схема БИС статического ОЗУ типа ЭСЛ емкостью 4096 бит

вые эмиттеры двухэмиттерных транзисторов. По этим шинам производится дифференциально запись или считывание информации. В режиме хранения на шине $AШ1$ пониженный потенциал, переходы транзисторов база — эмиттер 1 закрыты и триггер образован на транзисторах с эмиттерами 2, в одном из которых проходит ток хранения. При выборке строки повышается потенциал на шине $AШ1$ и через переход база — эмиттер 1 открытого транзистора проходит ток считывания. Необходимое значение тока считывания обеспечивают генераторы тока, подключенные к шинам $PШ$. Вход выбора микросхемы CS (рис. 6.22) обеспечивает нужный режим выборки (считывания) или хранения (записи) информации. Выборка информации осуществляется при подаче соответствующих адресных сигналов на дешифраторы $ДШХ$ и $ДШУ$, в результате адресный дешифратор $ДШХ$ выдает сигнал выборки в адресную шину, а разрядный дешифратор $ДШУ$ — в разрядную шину и включает соответствующие усилители записи — считывания.

Вход разрешения записи W позволяет производить запись «0» и «1» в зависимости от состояния входа информации D . Выход ОЗУ Q нагружается на резистор сопротивлением 50 Ом, подключенный к источнику питания — 2 В.

Аналогично строятся БИС статических ОЗУ на других биполярных ЗЭ. Использование ЗЭ типа ТТЛШ направлено на повышение быстродействия БИС ОЗУ, а ЗЭ типа И²Л — на повышение информационной емкости. При этом для построения схем выборки микросхемы, дешифраторов и других схем управления используют простейшие вентили типа ЭСЛ. В буферных схемах, предназначенных для согласования внешних управляющих схем с БИС ОЗУ, используются преобразователи уровней ТТЛ → ЭСЛ и ЭСЛ → ТТЛ.

БИС статических ОЗУ на биполярных транзисторах развиваются в основном в область максимального быстродействия ($t_{в.а} = 3 ÷ 10$ нс для информационной емкости 64 — 16 384 бит).

БИС ОЗУ на МДП-транзисторах представляет собой класс статических и динамических ОЗУ среднего быстродействия. Их разновидность и технические характеристики определяются типом ЗЭ и структурой МДП-транзисторов. БИС ОЗУ на p -МДП-транзисторах являются самыми простыми по схемотехнической и технологической реализации, но обладают низким быстродействием ($t_{в.а} = 500 ÷ 1000$ нс). БИС ОЗУ на n -МДП-транзисторах статического и динамического типов имеют $t_{в.а} = 30 ÷ 500$ нс и в настоящее время являются наиболее распространенными ОЗУ различной информационной емкости. БИС ОЗУ на КМДП-транзисторах отличаются повышенной схемотехнической и технологической сложностью, характеризуются средним и низким быстродействием и применяются в основном в микро-мощной аппаратуре.

Для построения БИС статических ОЗУ используют симметричные бистабильные ЗЭ на одноканальных или КДМП-транзи-

сторах, а БИС динамических ОЗУ — трехтранзисторные или однотранзисторные ЗЭ на n -МДП-структурах (рис. 6.23). ЗЭ статических ОЗУ реализуются на 4—8 транзисторах с тремя информационными шинами (одна АШ, две РШ) и занимают относительно большую площадь (до 10^4 мкм²) на кристалле (рис. 6.23, а, б).

В основу работы динамических ЗЭ положено хранение информации в виде заряда на конденсаторе, включенном между информационным МДП-транзистором и общей шиной схемы (нулевой потенциал). Использование трехтранзисторных (рис. 6.23, в) и однотранзисторных (рис. 6.23, г) ЗЭ позволяет

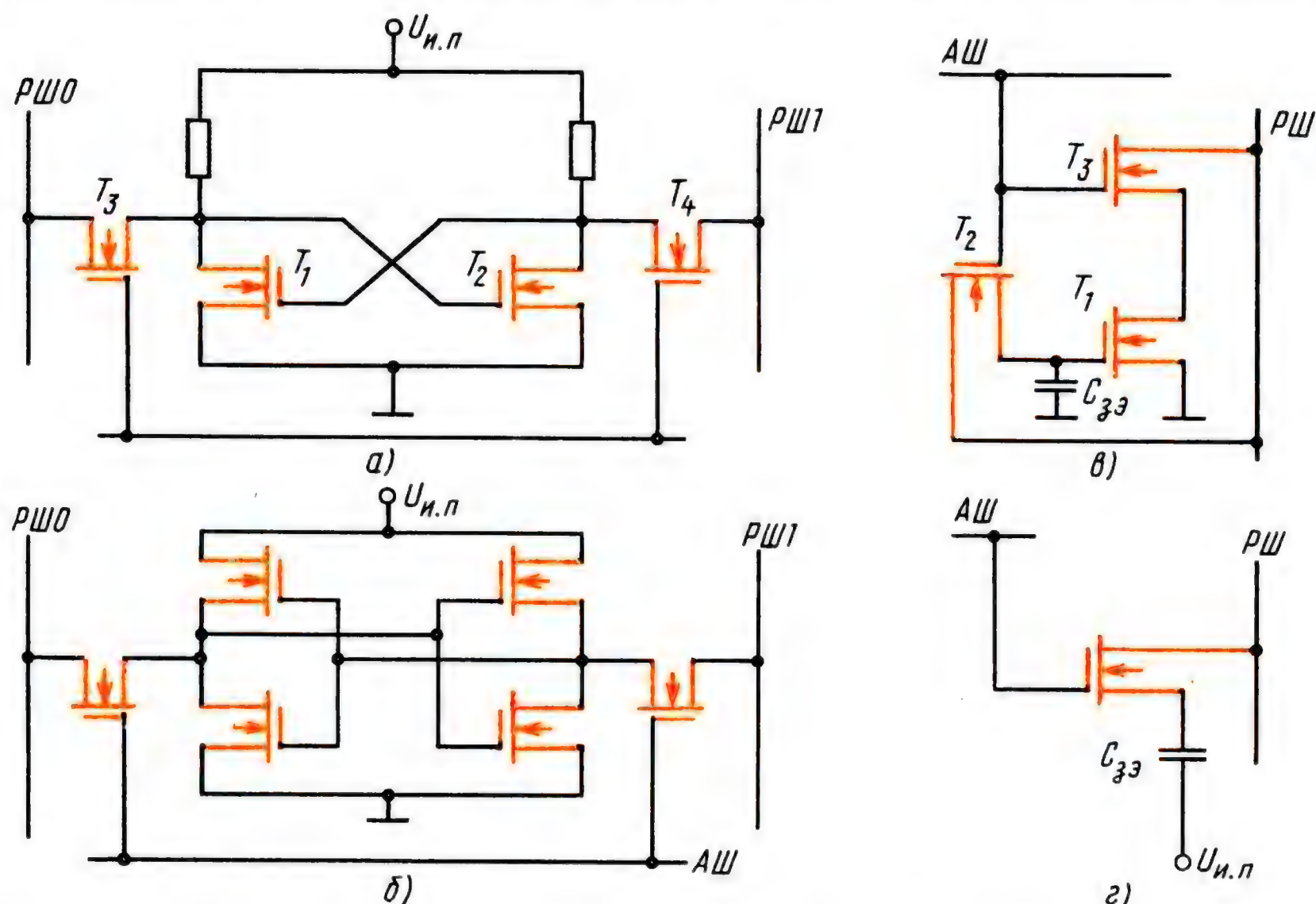


Рис. 6.23. Схемы ЗЭ на МДП-транзисторах БИС ОЗУ статического (а, б) и динамического (в, г) типов

существенно повысить степень интеграции БИС и создавать динамические ОЗУ емкостью более 64 К бит. Однако при этом значительно усложняются схемы управления на кристалле, вводится схема регенерации информации, что приводит к снижению помехоустойчивости по сравнению со статическими ОЗУ.

Независимо от схемы ЗЭ информация хранится в конденсаторе C_{33} . В трехтранзисторном ЗЭ конденсатор C_{33} изолирован от разрядной шины и считывание информации происходит без ее разрушения. Однако из-за утечки тока в C_{33} требуется периодическая регенерация информации, что достигается подачей высокого потенциала на шину АШ и специальной схемой регенерации, подключенной к шинам РШ.

В однотранзисторный ЗЭ запись информации производится при подаче потенциала РШ через открытый транзистор. Считывание производится током разрядки емкости C_{33} в шины РШ с разрушением информации.

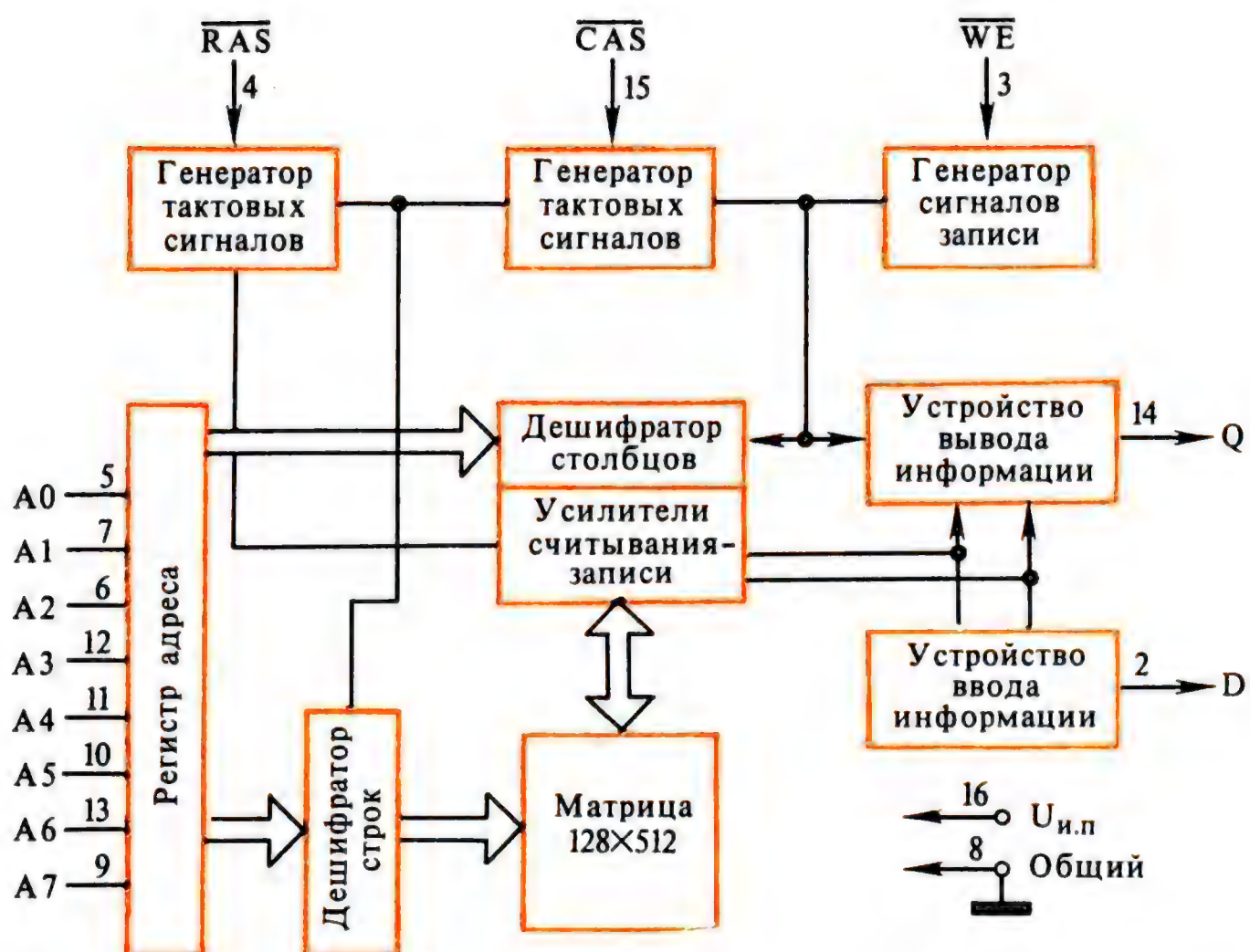


Рис. 6.24. Структурная схема БИС динамического ОЗУ n -МДП-типа емкостью 64 К бит

Построение и принцип работы динамического ОЗУ рассмотрим на примере БИС динамического ОЗУ на n -МДП-транзисторах емкостью 64 К бит, структурная схема которого представлена на рис. 6.24. Накопитель в виде матрицы 128×512 выполнен на однотранзисторных ЗЭ. Такая организация обеспечивает полную регенерацию информации за 128 циклов при времени регенерации 2 мс. Два генератора тактовых сигналов управляются сигналами $\overline{RAS}$ (строб адреса строки) и $\overline{CAS}$ (строб адреса столбца). Сигналы, вырабатываемые схемой управления, и сигнал разрешения записи $\overline{WE}$ обеспечивают работу ОЗУ в режимах записи, считывания, регенерации, мультипликации адресов. Для выборки ЗЭ требуется 16-разрядный адресный код, который подается на 8-разрядный адресный регистр в мультиплексном режиме (для сокращения числа выводов БИС). Сначала 8 младших разрядов кода фиксируются на регистре адреса сигналом $\overline{RAS}$ и выбирается строка. Затем 8 старших разрядов кода фиксируются сигналом $\overline{CAS}$ и выбирается столбец. Сигнал $\overline{CAS}$ одновременно является сигналом выбора микросхемы (в блоке ОЗУ). БИС данного ОЗУ имеет выход с тремя состояниями и совместима по логическим уровням с ИМС типа ТТЛ.

Для разработки БИС динамических ОЗУ используют и ЗЭ на I^2L .

БИС ОЗУ на МДП-транзисторах развиваются как статические высокого быстродействия ($t_{в.а} = 15 \div 20$ нс) емкостью 1 — 4 К бит и динамические большой емкости (до 1 М бит).

Постоянные ЗУ. Разновидность БИС постоянной памяти определяется типом ЗЭ, способами занесения и стирания информа-

ции. Элементная база и способы программирования для БИС ПЗУ, ППЗУ и РПЗУ приведена на рис. 6.25, а—з.

Состав таких БИС аналогичен БИС ОЗУ с двухкоординатной выборкой (в основном). Они содержат матричный накопитель для хранения *m*-разрядных двоичных слов, дешифраторы строк и столбцов, адресные формирователи, усилители считывания, селектор (разрядный формирователь) и другие схемы управления. ЗЭ располагаются в матричном накопителе в месте пересечения адресных и разрядных шин.

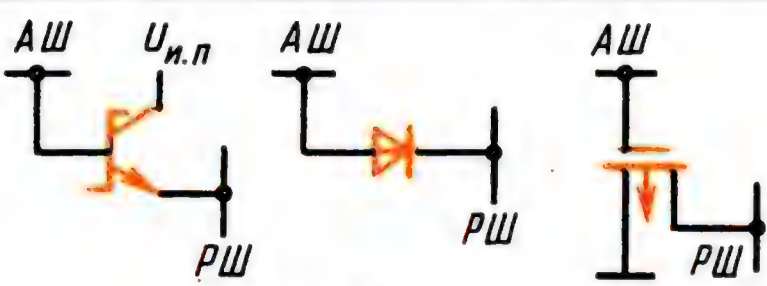
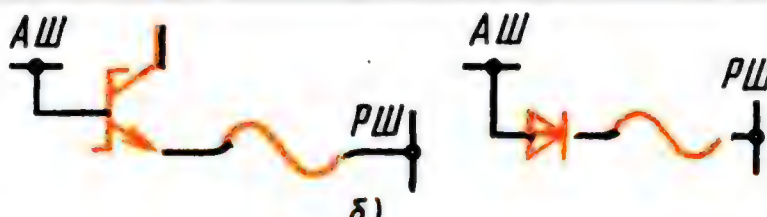
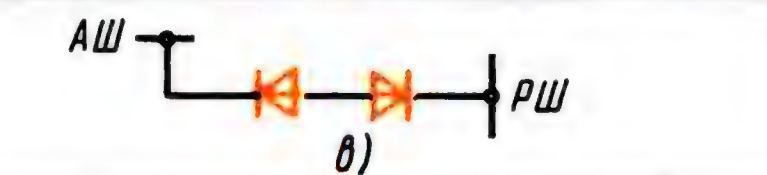
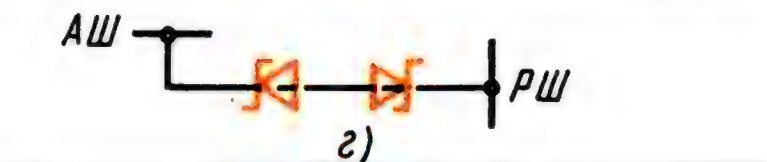
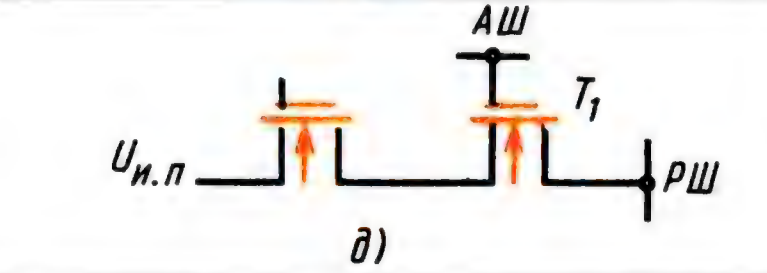
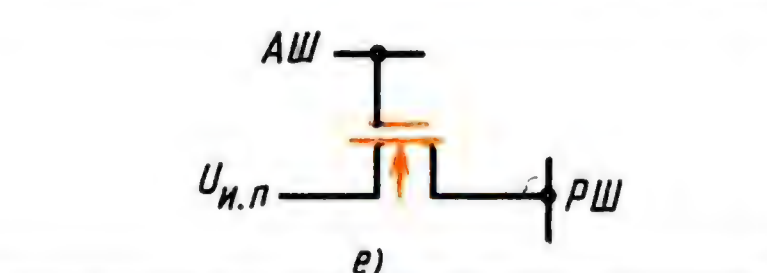
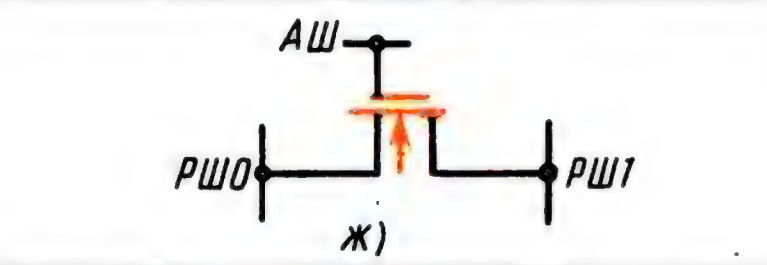
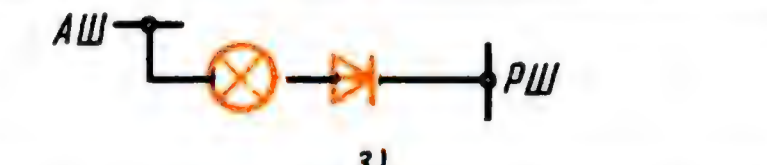
Тип	Элемент памяти	Элемент програм- мирования	Способ програм- мирования	Способ стира- ния
ПЗУ	 а)	Металли- ческое соеди- нение	Фото- шаблон	Нет
		Контакт- ное окно		
ППЗУ	 б)	Перемычка (металл, полукрис- талл)	Электри- ческое пережи- гание	
	 в)	p-n-пере- ход	Электри- ческий пробой	
	 г)	Диод Шотки		
РПЗУ	 д)	ЛИЗ-МДП- транзис- тор	Электрический	УФ-облучение
	 е)	МДП- транзис- тор		
	 ж)	МНОП- транзис- тор		Электрический
	 з)	Аморфный полупровод- никовый сплав		

Рис. 6.25. Запоминающие элементы БИС ПЗУ

В БИС ПЗУ на ЗЭ, представленных на рис. 6.25, а, занесение информации осуществляется на этапе изготовления кристаллов с помощью сменного (заказного) фотошаблона путем изменения конфигурации металлизированной разводки или селективного вскрытия контактных окон под металлизацию. Соединение ЗЭ с шинами *АШ* и *РШ* соответствует хранению «1», отсутствие соединения — хранению «0». Такие ПЗУ называют масочными (ПЗУМ). Пример построения ПЗУМ на биполярных структурах показан на рис. 6.26, где приведена структурная схема БИС ПЗУ

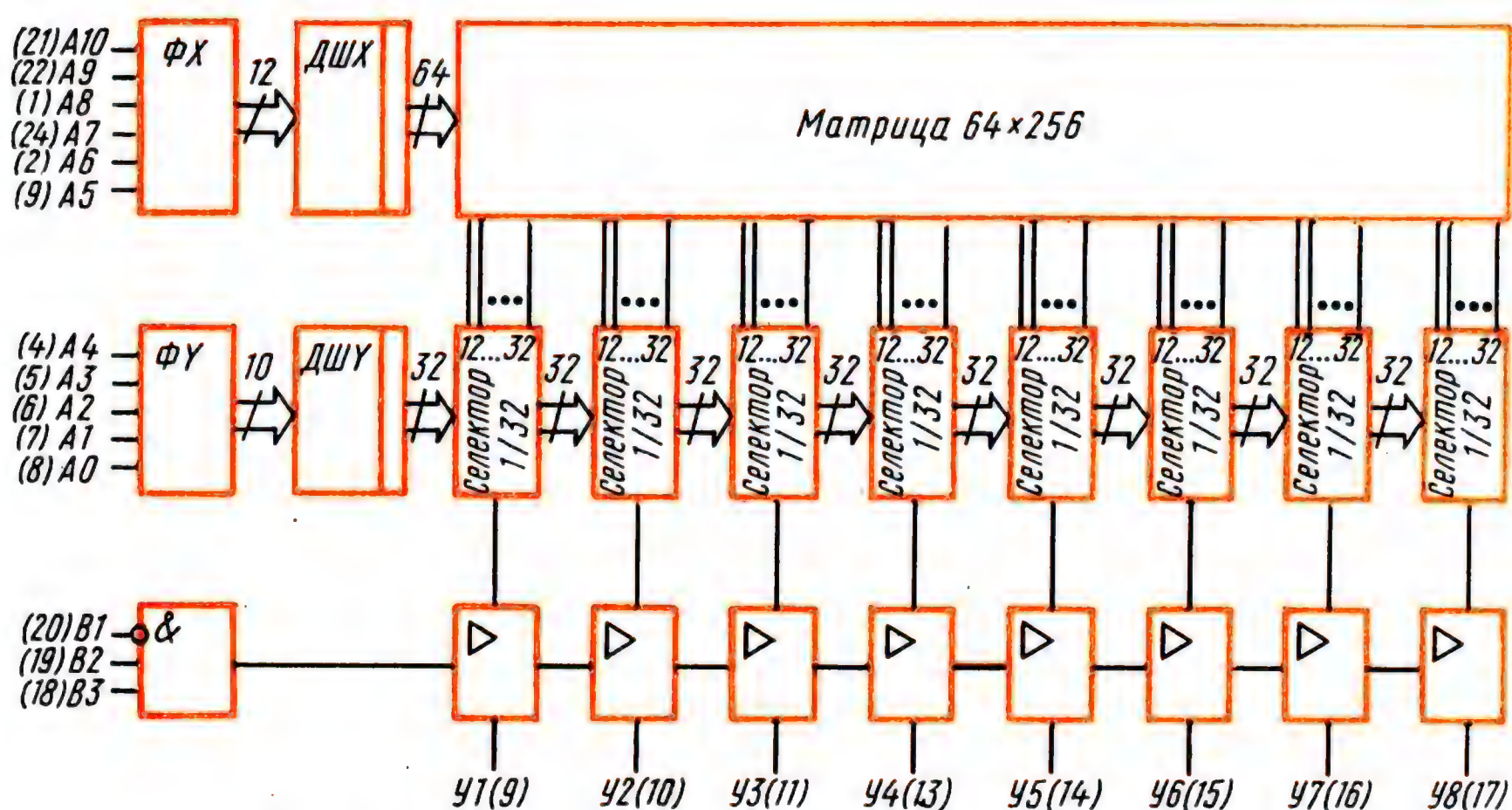


Рис. 6.26. Структурная схема ПЗУМ емкостью 16 К бит

типа ТТЛШ КР554РЕ4 емкостью 16 К бит (2048×16). Выборка слов осуществляется 11-разрядным кодом, подаваемым на адресные входы *A0—A10*. Восемь выходных считывающих формирователей стробируются трехходовым вентилем разрешения выборки. Информация проходит на выходные клеммы *Y1—Y8* только при коде 110 (младший разряд *B1*). Масочные БИС ПЗУ выпускаются в основном на биполярных и МДП-структурах и предназначены для массового применения в качестве генераторов символов, преобразователей кодов и др.

В БИС ППЗУ информация, подлежащая хранению, заносится однократно после сборки кристалла в корпус электрическими сигналами путем пережигания перемычек, включенных последовательно с ЗЭ (рис. 6.25, б), либо пробоем *p-n*-перехода ЗЭ (рис. 6.25, в, г). Наибольшее распространение получило программирование пережиганием плавких перемычек из нихрома, поликристаллического кремния или алюминия (реже). В первых отечественных ИМС ППЗУ (КР556РТ4) в качестве ЗЭ использовались многоэмиттерные транзисторы, в цепи эмиттеров которых включались нихромовые перемычки. Разрабатываются БИС ППЗУ по технологии ЭСЛ, ТТЛ, ТТЛШ, И²Л, *n*-МДП.

Т а б л и ц а 6.4

Характеристики БИС 3У

Тип (обозначение)	Функция	Информационная емкость, бит	Организация	Время выборки адреса, нс	Потребляемая мощность, мВт	Напряжение питания, В	Количество выводов	Схемотехника (технология)
К589РУ01	ОЗУ	64	16×4	25	450	5	16	ТТЛШ
К155РУ7	ОЗУ	1024	1024×1	25	500	5	16	ТТЛ
К500РУ470	ОЗУ	4096	4096×1	25	800	—5,2	18	ЭСЛ
КР541РУ3	ОЗУ	16 384	16384×1	100	500	5	18	И ² Л-ТТЛ
К505РУ6	ОЗУ	1024	1024×1	550	300	5	16	p-МДП
К565РУ5Б	ОЗУ	65 536	65536×1	120	250	5	15	n-МДП
К537РУ1А	ОЗУ	1024	1024×1	600	10	5	16	КМДП
К155РЕ24	ПЗУ	1024	256×4	60	650	5	16	ТТЛ
К596РЕ1	ПЗУ	65 536	8192×8	300	600	5	24	ТТЛ
КР556РТ7	ППЗУ	16 384	2048×8	100	900	5	24	ТТЛШ
КР556РТ16	ППЗУ	65 536	8192×8	70	750	5	24	ТТЛШ
К500РТ416	ППЗУ	1024	256×4	12	500	—5,2	16	ЭСЛ
К505РЕ3	ПЗУ	4096	512×8	1200	400	5; —12	24	p-МДП
К568РЕ1	ПЗУ	16 384	2048×8	350	200	±5; —12	24	p-МДП
К188РЕ1	ПЗУ	1024	1024×1	600	6	5	24	КМДП
КР1601РР3	РПЗУ	16 384	2048×8	500	650	5; —12	28	МНОП
К573РФ3	РПЗУ	65 536	4096×16	400	450	5	24	ЛИЗ-МДП

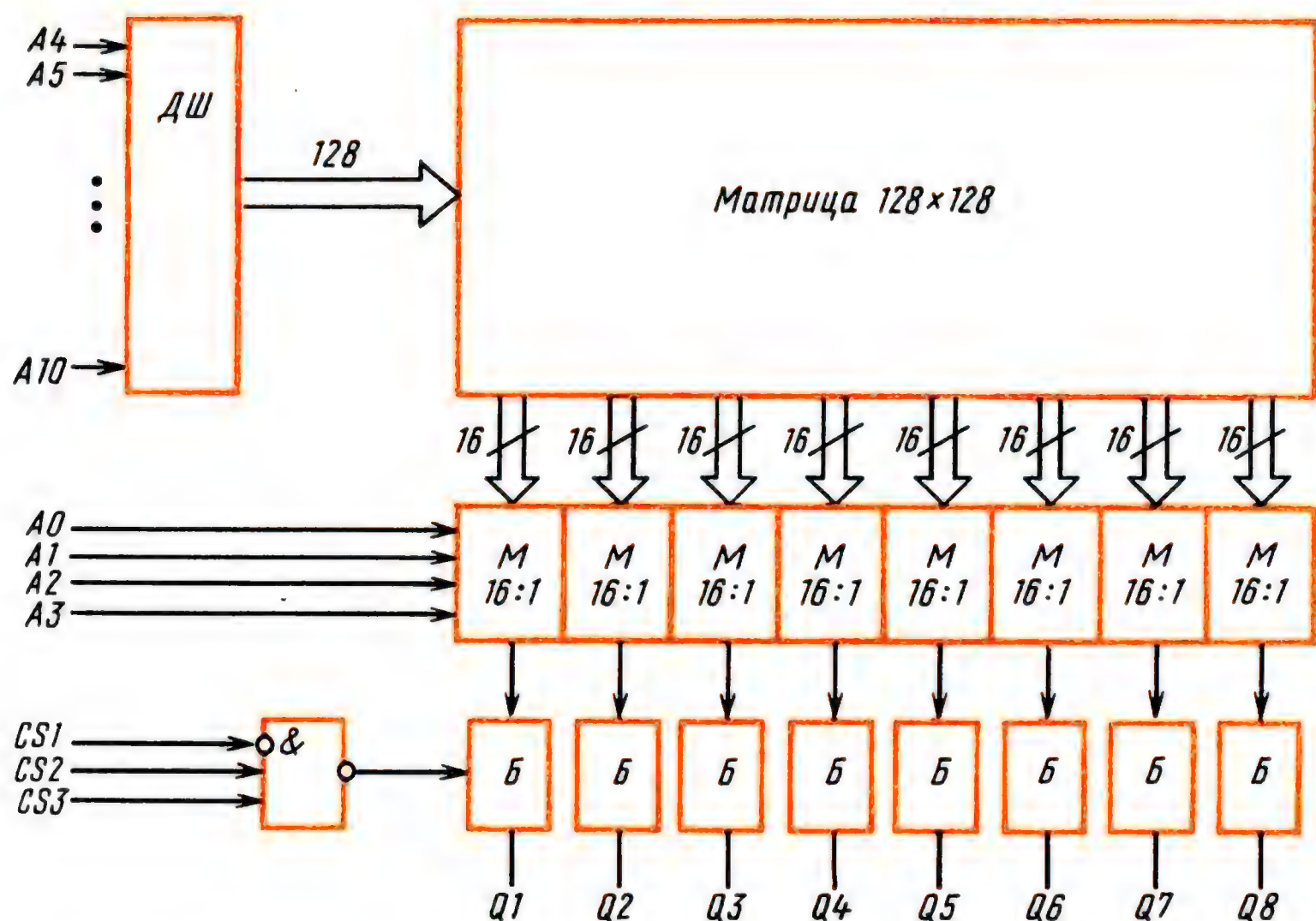


Рис. 6.27. Структурная схема БИС ППЗУ емкостью 16 К бит (М — мультиплексор; Б — выходной буфер)

На рис. 6.27 приведена структурная схема БИС ППЗУ типа ТТЛШ КР556РТ7 емкостью 16 К бит (2048×8). Матричный накопитель имеет организацию 128×128 . ЗЭ состоит из диодов Шотки и нихромовой пережигаемой перемычки. До записи информации перемычки целые и во всем накопителе хранится информация «0». Программирование «1» осуществляется пережиганием нихромовых перемычек импульсом тока амплитудой 30—50 мА путем подачи электрических сигналов на внешние выводы БИС.

Типовые значения параметров некоторых отечественных БИС ОЗУ, ПЗУ, ППЗУ и РПЗУ приведены в табл. 6.4. Следует отметить, что БИС ПЗУ и ППЗУ на биполярных структурах обладают высоким быстродействием ($t_{в.а} = 15 \div 150$ нс), имеют удельную потребляемую мощность $P_0 = 0,01 \div 0,8$ мВт/бит и информационную емкость 1024—65 536 бит.

Для БИС ПЗУ и ППЗУ на основе МДП-структур и их модификаций характерным является большая информационная емкость (256 К бит и более), при этом $t_{в.а} = 70 \div 4000$ нс, а $P_0 = 0,01 \div 0,3$ мВт/бит.

Большинство БИС РПЗУ имеет время выборки 50—1500 нс, информационную емкость 1—256 К бит и удельную потребляемую мощность менее 0,5 мВт/бит.

§ 6.9. МИКРОПРОЦЕССОРЫ И МИКРОЭВМ

● Процессором называют основную часть ЭВМ, непосредственно осуществляющую процесс обработки данных и управляющую этим процессом.

Успехи микроэлектроники позволили создать микропроцес-

сор (МП), реализованный на одной или нескольких больших и сверхбольших интегральных микросхемах.

● ЭВМ, в которых используются микропроцессоры, получили название миниЭВМ и микроЭВМ.

МиниЭВМ используются для управления группой оборудования или микровычислительными системами. Быстродействие миниЭВМ укладывается в диапазон от сотен тысяч до десятков миллионов простых операций в секунду. МикроЭВМ применяют в основном для встраивания в технологическое, измерительное или другое оборудование или самостоятельно с собственным источником питания, запоминающими устройствами и набором интегральных микросхем. Быстродействие микроЭВМ составляет десятки — миллионы простых операций в секунду при разрядности от 4 до 32.

Микропроцессор вместе с запоминающими устройствами — постоянным (ПЗУ) и оперативными (ОЗУ), а также другими ИМС, обеспечивающими его работу и сопряжение с внешними устройствами, представляет микропроцессорный комплект (МПК), на основе которого можно построить микропроцессорное вычислительное устройство, например микроЭВМ.

Структурная схема МП включает арифметико-логическое устройство (АЛУ), устройство управления (УУ) и рабочие регистры (Р). Кроме того, в состав МП, точнее в физическом объединении с ним, могут быть устройства ввода — вывода (УВВ) для обмена информацией между МП и другими устройствами, генератор тактовых импульсов (таймер) и некоторые другие элементы. На рис. 6.28 показана обобщенная структурная схема микропроцессора. Рассмотрим кратко ее элементы.

Сигналы трех видов — информационные, адресные и управляющие — могут передаваться по одной, двум или трем шинам. Шина представляет собой группу линий связи, число которых определяет разрядность одновременно передаваемой по шине информации от одного или нескольких источников к одному или нескольким приемникам. Шины, как правило, двунаправленные, т. е. могут передавать информацию в обоих направлениях.

АЛУ совершает различные арифметические и логические операции над числами и адресами, представленными в двоичном коде. В набор команд АЛУ входят арифметические и логические сложения и умножения, сдвиги, сравнения и т. д. Арифметические операции выполняются в соответствии с правилами двоичной арифметики, а логические — по правилам алгебры логики.

Устройство управления управляет работой АЛУ и всех других элементов структуры МП. Поступающие в УУ из памяти команды преобразуются в двоичные сигналы, непосредственно воздействующие на все элементы структуры и стимулирующие выполнение данной команды. Кроме того, УУ, синхронизируемое таймером, распределяет процесс выполнения команды во времени. Команда представляет собой двоичное слово из 8, 16, 24 и более разрядов (до 64), часть которых представляет собой код опера-

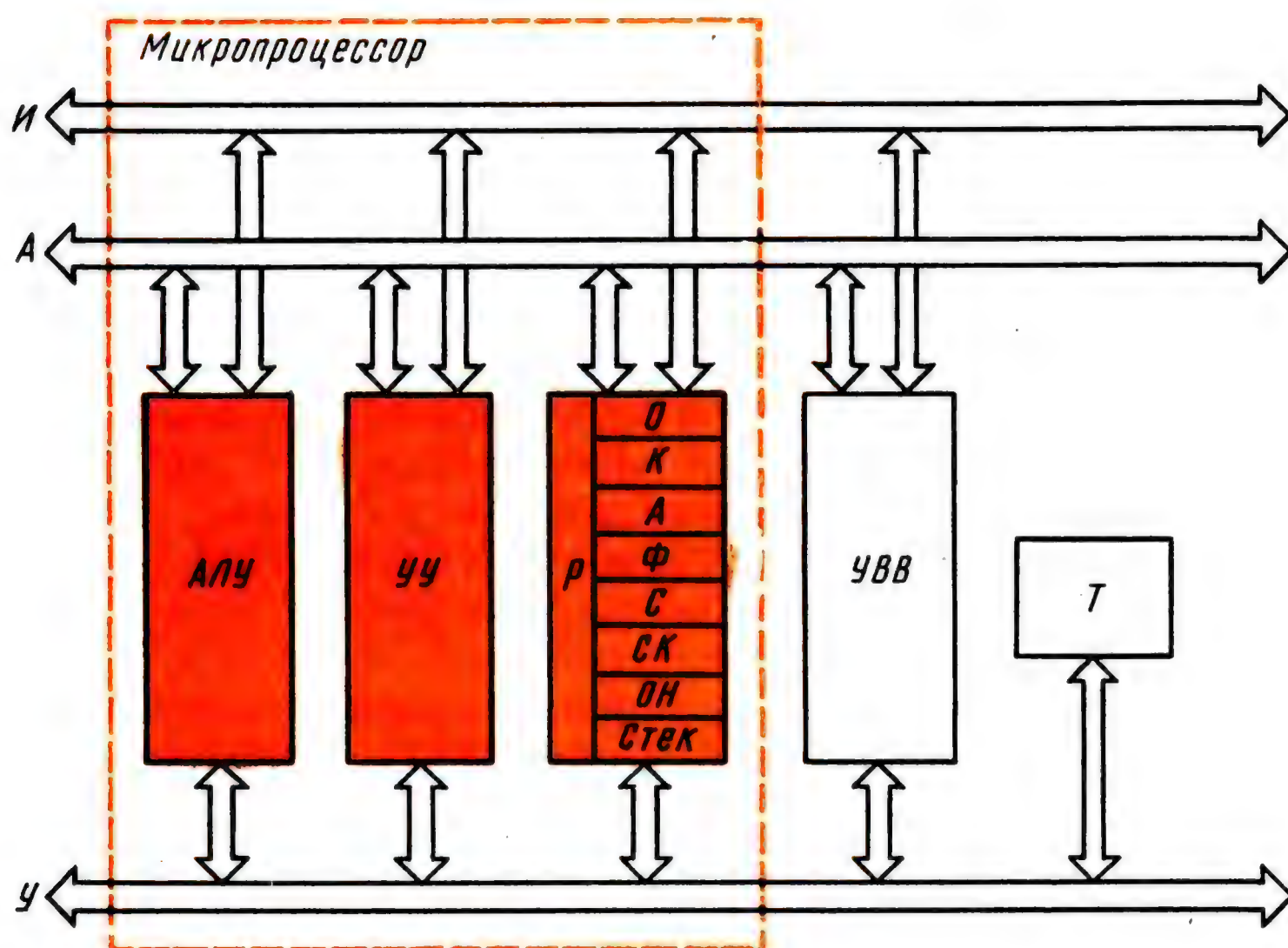


Рис. 6.28. Обобщенная структурная схема микропроцессора с тремя отдельными шинами информационных (И), адресных (А) и управляющих (У) сигналов:

АЛУ — арифметико-логическое устройство; УУ — устройство управления; УВВ — устройство ввода-вывода; Т — таймер; Р — рабочие регистры: О — операндов, К — команд, А — адресов, Ф — фланговые, С — состояний, СК — счетчика команд, ОН — общего назначения, СТЕК — стековые

ции, а остальные распределены между адресами операндов в памяти. Операндом называют исходный элемент данных, над которыми выполняется операция.

Все операции по распределению информационных, адресных и управляющих сигналов между элементами структуры МП, памятью и периферийными устройствами осуществляются с помощью устройства ввода — вывода. *Устройство ввода — вывода (УВВ)* представляет собой специализированный МП, называемый также контроллером ввода — вывода или интерфейсным устройством, и может быть совмещено на одном кристалле с собственно МП либо занимать отдельный кристалл или несколько кристаллов. УВВ имеет свою систему команд.

Рабочие регистры МП физически представляют собой одинаковые ячейки памяти, служащие для сверхоперативного хранения текущей информации (часто их объединяют одним названием — сверхоперативное запоминающее устройство — СОЗУ), однако по выполняемым функциям они разбиты на группы, связанные с определенными элементами структуры МП.

Регистры операндов О в течение времени выполнения операции в АЛУ хранят два логических числа, одно из которых по окончании операции заменяется результатом, т. е. как бы накапливается, отсюда и название регистра «аккумулятор» — накопи-

тель. Содержимое второго регистра операндов заменяется в следующей операции другим операндом, в то время как содержимое аккумулятора может быть сохранено по ряду специальных команд.

Регистр команд К хранит несколько разрядов командного слова, представляющих код выполнения операции, в течение времени ее выполнения. Адресная часть командного слова содержится в регистре адреса А. После выполнения какой-либо операции разрядность результата может оказаться больше разрядности каждого из операндов, что регистрируется состоянием специального флангового регистра Ф. В процессе отладки составленной программы программист следит за состоянием флангового регистра и в случае необходимости устраняет возникшие переполнения.

В системе команд МП очень важны команды переходов к выполнению заданного участка программы по определенным признакам и условиям — так называемые команды условных переходов. Их наличие характеризует способность МП принимать альтернативные решения и выбирать различные пути в зависимости от возникающих в ходе решений условий. Для определения таких условий служит специальный регистр состояний С, фиксирующий состояния МП в каждый момент выполнения программы и посылающий в УУ сигнал перехода к команде, адрес которой содержится в специальном регистре, называемом счетчиком команд СК.

Регистры ОН используются для хранения промежуточных результатов адресов и команд, возникающих в ходе выполнения программы, и могут связываться по общим шинам с другими рабочими регистрами, а также со счетчиком команд и УВВ. Число регистров ОН в МП обычно не превышает 10—16 разрядностью 2—8 бит каждый и в некоторой степени служит косвенным показателем вычислительных возможностей МП. Программист может использовать эти регистры, обращаясь к ним по адресам для записи или извлечения и передачи информации элементам структуры МП и в память.

У многих типов МП содержится группа регистров, имеющих магазинную или стековую организацию — так называемый стек. Стек позволяет без обмена с памятью получать правильную последовательность выполнения различных по старшинству арифметических действий (сложение старше умножения, умножение старше сложения и т. д.). Оперенд или другая информация может посылаться в стек, занимать сначала первый регистр, а затем «проталкивается» последующими словами каждый раз на регистр глубже. Выводится информация в обратном порядке, начиная с первого регистра, в котором хранится слово, посланное в стек последним, при этом последние регистры очищаются. Заполняется стек до появления в первом разряде команды, младшей или равной по отношению к командам, находящимся в стеке. Появление такой команды служит сигналом возможности выполнения всей последовательности. Количество регистров или уров-

ней (глубина) стека — важная характеристика структуры МП.

Глубина стека может быть значительно увеличена за счет размещения его не в самом МП, а в памяти. В этом случае в Р размещается регистр указателя стека, содержание которого определяет адрес соответствующих ячеек памяти в оперативном запоминающем устройстве. От разрядности этого адреса зависит наибольшее число уровней или глубина стека.

В состав МП может входить таймер Т, работа которого определяет динамику всех информационных, адресных и управляющих сигналов и синхронизирует работу УУ, а через него и других элементов системы.

● Отечественная микропроцессорная техника развивается в направлении создания рядов универсальных микропроцессоров и микроЭВМ, перекрывающих по своим техническим характеристикам все возможные области их применения.

Укажем наиболее распространенные отечественные микропроцессоры.

Микропроцессоры серии К536, построенные на базе *p*-канальной МОП-технологии с временем выполнения команды 60 мкс и тактовой частотой около 200 кГц, имеют многоуровневую систему прерывания и отдельные шины данных и адреса.

Микропроцессоры серий К580, К586, построенные на базе *n*-канальной технологии с временем выполнения команд 2—3,5 мкс и тактовой частотой до 2 МГц, представляют собой

Т а б л и ц а 6.5

Характеристики БИС микропроцессора серии К1804

Тип микросхемы	Основное функциональное назначение	Тип корпуса	Число выводов корпуса	Время задержки распространения сигнала, нс	Потребляемая мощность, мВт
К1804ВС1	Четырехзарядная микропроцессорная секция	2123.40-6	40	100	1470
К1804ВУ1	Схема управления адресом микрокоманды	2121.28-6	28	102	683
К1804ВУ2	То же	2108.22-1	22	102	683
К1804ВУ3	Схема управления следующим адресом	201.16-11	16	50	604
К1804ИР1	Четырехзарядный параллельный регистр	201.16-11	16	17	683
К1804ВР1	Схема ускоренного переноса	201.16-11	16	15	572

Т а б л и ц а 6.6

Характеристики БИС микропроцессора серии К1800

Тип микросхемы	Основное функциональное назначение	Тип корпуса	Разрядность	Напряжение питания, В	Потребляемая мощность, Вт	Число эквивалентных логических элементов
К1800BC1	Арифметико-логическое устройство	2207.48-1	4	—5,2 —2,0	1,4	342
К1800BY1	Микропрограммное управление	2207.48-1	4	—5,2 —2,0	1,6	519
К1800BB2	Синхронизатор	2120.24-1	4	—5,2	0,74	101
К1800BT3	Управление оперативной памятью	2207.48-1	4	—5,2 2,0	1,7	614
К1800BA4	Двунаправленный транслятор уровней ЭСЛ-ТТЛ	2103.16-3	4	—5,2 +5,0	0,7	107
К1800PP6	Двухадресная память	2207.48-1	9	—5,2	1,8	739
К1800BA7	Двунаправленный магистральный транслятор	2103.16-3	5	—5,2	0,44	82
К1800BP8	Программируемый многозарядный сдвигатель	2207.48-1	16	—5,2	1,5	299

однокристалльные 8- и 16-разрядные приборы, совместимые со стандартными ТТЛ-схемами. Микропроцессор серии К580 содержит шесть регистров общего назначения, программный стек, указатель стека и регистр адреса. Максимальный объем адресуемой памяти — до 64 К байт. Микропроцессор серии К586 имеет внутреннее ОЗУ емкостью 256 бит. Максимальный объем адресуемой памяти — 32 К 16-разрядных слов. Число команд расширяется с помощью внешнего ПЗУ. Микропроцессоры серий К581, К582, К584, К585, К587, К588, К589 — многокристалльные микропрограммируемые 2- и 4-разрядные интегральные микросхемы.

Микропроцессоры серии К1804 построены на базе ТТЛШ-технологии, состоят из шести серийно выпускаемых четырехразрядных БИС. Их основные характеристики приведены в табл. 6.5.

Состав микропроцессора серии К1804 предполагается дополнить следующими БИС: канальным 4-разрядным приемопередатчиком; канальным 4-разрядным приемопередатчиком с генератором четности; 8-разрядным параллельным регистром с тристабильным выходом; 8-разрядным параллельным постом ввода — вывода; контроллером прерываний; схемой обнаружения и коррекции ошибок; схемой управления памятью; периферийным однокристалльным 16-разрядным контроллером и др.

Многопроцессор серии К1800 состоит из восьми процессорных и интерфейсных БИС, выполненных на основе логических элементов типа ЭСЛ, ЭФЛ и ЭПЛ и по логическим параметрам совместимых с ИМС серии К500. Основные характеристики БИС микропроцессора серии К1800 приведены в табл. 6.6.

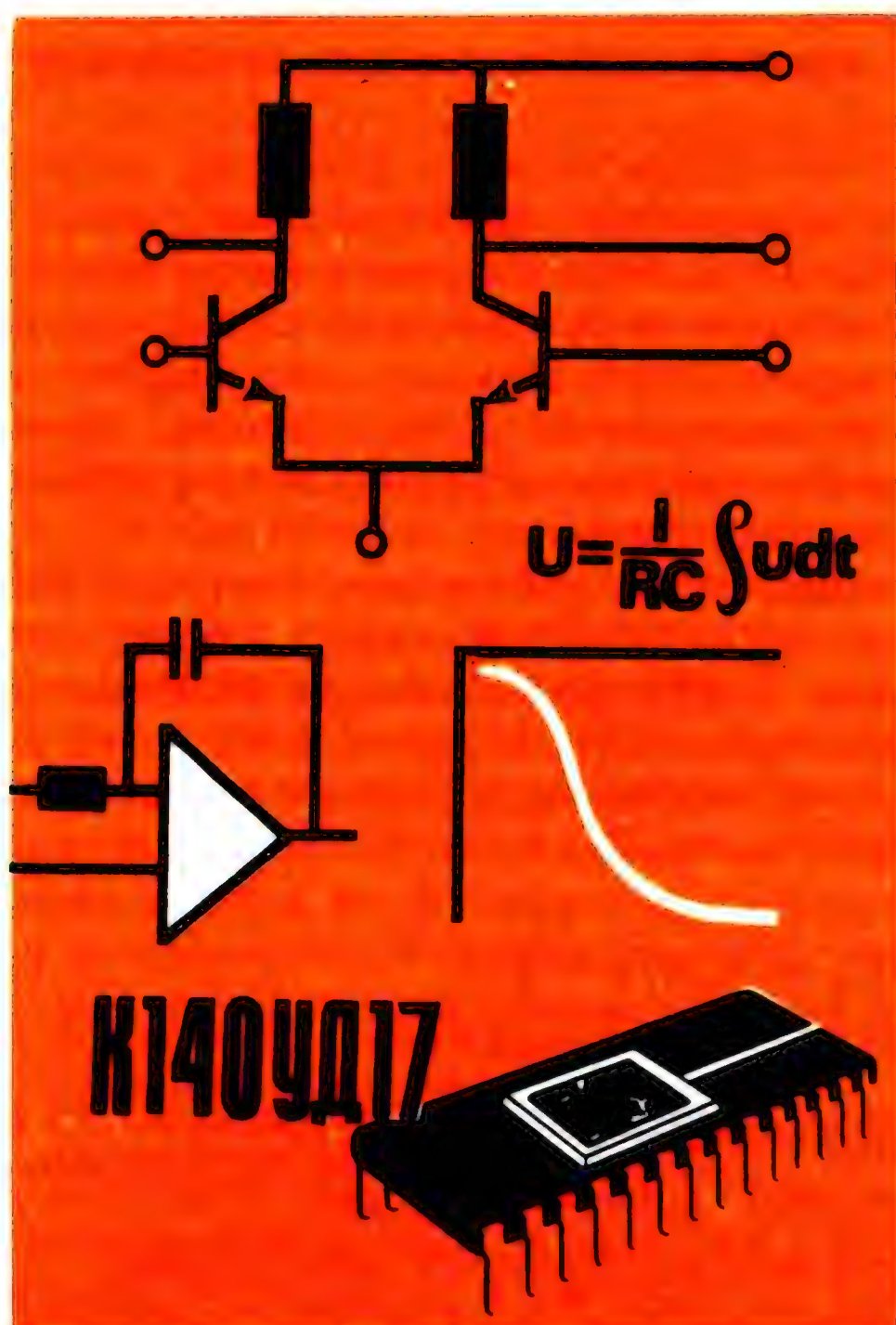
Одновременно с созданием микропроцессорных комплектов параллельно велась разработка одноплатных и многоплатных микроЭВМ. Были разработаны и серийно выпускаются следующие микроЭВМ: «Электроника С5» на *p*-МОП-микропроцессорах; «Электроника НЦ» на КМОП-микропроцессорах; микропроцессорные настольные вычислительные системы «Электроника ДЗ-28», при этом практически все семейства имеют свою систему команд и интерфейсов.

Этот комплекс микроЭВМ является первым этапом их практического внедрения.

Второй этап в развитии отечественных микроЭВМ связан с унификацией интерфейсов и программного обеспечения. В качестве основы стандартизации принята совместимость с семейством СМ ЭВМ для всех 16-разрядных микроЭВМ.

Наиболее широкое применение получила микроЭВМ «Электроника-60»; 16-разрядная микроЭВМ «Электроника-60» имеет высокую производительность (250 тыс. операций/с). Она применяется в системах управления технологическими процессами, системах сбора обработки и передачи информации, системах связи. МикроЭВМ «Электроника-60» индивидуального пользования имеет объем оперативной памяти 4К слов с возможностью наращивания его до 56 К слов.

7 Глава



Аналоговые интегральные микросхемы и БИС

§ 7.1. ОСНОВНЫЕ ФУНКЦИИ, ВЫПОЛНЯЕМЫЕ АНАЛОГОВЫМИ ИМС

● Аналоговые ИМС предназначены для преобразования и обработки сигналов, изменяющихся по закону непрерывной функции, причем выходная информация таких ИМС часто сходна по форме с входным сигналом.

Частным случаем аналоговых ИМС являются микросхемы с линейной характеристикой — *линейные ИМС*. Хотя термин «аналоговая микросхема» является более общим; термин «линейная микросхема» получил большее распространение в специальной литературе. Поэтому оба эти термина можно считать равноправными и пользоваться ими исходя из конкретной функции рассматриваемого устройства обработки сигнала.

Выполняемые реальными аналоговыми ИМС преобразования можно представить в виде аналоговых функций, описывающих действия, производимые над сигналами.

Аналоговые функции (АФ) — математическая формулировка операций, т. е. преобразований, совершаемых над аналоговыми сигналами. При этом *аналоговыми сигналами* являются физиче-

ские величины (напряжение, ток, частота и др.), мера которых отображает (кодирует) информацию.

Многообразие аппаратных задач, для выполнения которых требуются аналоговые ИМС, предопределяет большое количество разновидностей АФ.

Исходя из схемотехнической унификации и удобства проектирования микроэлектронной аппаратуры, целесообразно сведение многообразия АФ к небольшому числу, приняв их за основные, подобно тому как это принято в цифровой технике, где основополагающими являются операции дизъюнкции, конъюнкции и инверсии. Поэтому в технике аналоговых ИМС приняты пять основных аналоговых функций: усиление, сравнение, ограничение, перемножение, частотная фильтрация.

Под *функцией усиления* понимают увеличение напряжения (или тока) точно в K_U раз в неограниченной полосе частот без нелинейных искажений сигнала. Такую функцию приблизительно реализует *операционный усилитель* (ОУ), который может иметь один или два входа. Если операционный усилитель имеет два входа, соответствующих напряжениям U_1 и U_2 , то сигнал на его выходе

$$U_{\text{вых}} = K_U U_v = K_U (U_2 - U_1), \quad (7.1)$$

где K_U — коэффициент усиления ОУ по напряжению без обратной связи; $U_v = U_2 - U_1 = 2U_d$ — разность входных напряжений (удвоенный дифференциальный сигнал $U_d = (U_2 - U_1)/2$).

Функция сравнения позволяет сопоставить две аналоговые величины U_1 и U_2 с некоторой точностью Δ . Результат сопоставления отождествляется одним из состояний двузначной логики «0» или «1».

Реализуется функция сравнения *компаратором*. При совпадении поступающих на входы компаратора величин U_1 и U_2 на его выходе $U_{\text{вых}} = A$, а при отсутствии совпадения состояние компаратора считается противоположным, т. е. $U_{\text{вых}} = \bar{A}$. С учетом погрешности Δ напряжениям на выходе компаратора присваиваются следующие значения:

$$\begin{aligned} U_{\text{вых}} &:= A \text{ при } U_2 - \Delta/2 \leq U_1 \leq U_2 + \Delta/2, \\ U_{\text{вых}} &:= \bar{A} \text{ при } U_1 < U_2 - \Delta/2 \text{ и } U_1 > U_2 + \Delta/2. \end{aligned} \quad (7.2)$$

Идеальный компаратор реализует функцию сравнения с нулевой погрешностью ($\Delta = 0$), т. е.

$$\begin{aligned} U_{\text{вых}} &:= A \text{ при } U_1 = U_2, \\ U_{\text{вых}} &:= \bar{A} \text{ при } U_1 \neq U_2. \end{aligned} \quad (7.2a)$$

Функция ограничения преобразует зависимость $f(U_1)$ в функцию, состоящую из трех участков:

$$\begin{aligned} U_2 &= f(U_1) \text{ при } U'_2 < U_2 < U''_2, \\ U_2 &= U''_2 \text{ при } U_2 \geq U''_2, \\ U_2 &= U'_2 \text{ при } U_2 \leq U'_2. \end{aligned} \quad (7.3)$$

Реализуется данная функция с помощью *ограничителя*, который применяют для изменения формы сигнала.

Функция перемножения определяет результат $U_{\text{вых}}$ умножения аналоговой величины U на другую величину V :

$$U_{\text{вых}}^* = kUV, \quad (7.4)$$

где k — масштабный коэффициент, не зависящий от U и V .

Идеализированное выражение (7.4) с определенной точностью реализуется *перемножителями*.

Функция частотной фильтрации реализует выделение требуемого диапазона частот из полного спектра, подвергаемого преобразованию, для чего служат различные *фильтры*.

Рассмотренные основные аналоговые функции в совокупности образуют полный набор операций, необходимых для построения аналоговой техники. Схемотехническая реализация определяет номенклатуру аналоговых ИМС, которые в большинстве случаев реализуются в виде полупроводниковых ИМС и БИС. Наряду с этим в аналоговой аппаратуре используют специальные аналоговые функции, которые образуют с помощью структур, реализующих основные функции, а также дополнительных элементов и компонентов. Реализуются специальные АФ в виде гибридных БИС частного применения или МСБ.

§ 7.2. НОМЕНКЛАТУРА И СХЕМОТЕХНИКА ПОСТРОЕНИЯ АНАЛоговых ИМС

До недавнего времени производство аналоговых ИМС ограничивалось техническими возможностями изготовления активных и пассивных элементов с требуемыми параметрами, а их применение определялось мощностью и способностью преобразования сигналов переменного тока. По мере усовершенствования технологии и методов проектирования номенклатура и выпуск аналоговых ИМС увеличиваются. Этому способствуют такие факторы:

а) создание транзисторных структур с высокими пробивными напряжениями;

б) создание высокочастотных транзисторов в интегральном исполнении;

в) высокая степень согласования одинаковых параметров различных элементов, выполненных в одном кристалле;

г) создание биполярных транзисторов типов n - p - n и p - n - p и МДП-транзисторов в одном кристалле единым технологическим процессом;

д) технологическая реализация RLC -структур с распределенными параметрами в микроэлектронном исполнении;

е) совершенствование технологических процессов микроэлектроники в целом;

ж) совершенствование методов проектирования, в частности моделирования, и их автоматизация.

Перечисленные факторы позволяют реализовать в интеграль-

ном исполнении различные основные и специальные аналоговые функции, что обеспечило создание широкой номенклатуры аналоговых ИМС.

Номенклатура. Основу номенклатуры аналоговых ИМС составляют ИМС, реализующие основные и специальные аналоговые функции. В зависимости от выполняемой функции аналоговые ИМС подразделяются на следующие основные виды: многоцелевые усилители, операционные усилители, компараторы напряжения, ограничители, перемножители, активные и пассивные фильтры, аналого-цифровые и цифро-аналоговые преобразователи, стабилизаторы напряжения и тока, коммутаторы и ключи, формователи, генераторы, детекторы, модуляторы, смесители и др.

Многоцелевые усилители предназначены для усиления сигналов в широком диапазоне частот. К ним относятся усилители низких, промежуточных и высоких частот, видеоусилители и широкополосные усилители.

Наиболее распространенным видом аналоговых ИМС широкого применения являются *операционные усилители (ОУ)*, которые осуществляют функцию усиления и выполняют роль базового универсального элемента для построения многих аналоговых узлов.

Компараторы напряжения реализуют функцию сравнения и предназначены для преобразования пороговых сигналов в цифровую форму; основу их построения составляют ОУ.

Ограничители, реализующие функцию ограничения и предназначенные для изменения формы сигналов, разрабатывают на основе базовых элементов аналоговых ИМС (ОУ, компараторов и др.) при совместном включении таких нелинейных элементов, как диоды, стабилитроны, транзисторы. Следует отметить, что ограничение сигналов присутствует во всех аналоговых ИМС.

Перемножители реализуют функцию перемножения и предназначены для перемножения двух аналоговых сигналов. Их применение позволило унифицировать разнообразные функции радиотехнических преобразований — модуляцию, умножение, деление, гетеродирование и демодуляцию частот. В измерительной технике аналоговые ИМС перемножителей осуществляют калибровку и масштабирование сигналов.

Фильтры относятся к ИМС, выполняющим функции частотной селекции (фильтрации). Реализация функции частотной фильтрации совместно с функцией усиления образует радиотехнические цепи, специализированные для того или иного диапазона волн, значения реактивных параметров, полосы частот, стабильности, мощности. Фильтрация в диапазоне низких частот реализуется активными фильтрами на основе ОУ. В диапазоне радиоволн для фильтрации применяются колебательные LC -контуры, в диапазоне СВЧ — микрополосковые линии. Наряду с традиционными фильтрами в виде LC -контуров, пьезокварцевых или электро-механических резонаторов микроэлектроника обеспечила разработку и серийный выпуск ИМС частотной фильтрации в виде

активных RC -цепей и устройств на основе поверхностных волн и приборов с зарядовой связью.

Большое распространение в номенклатуре аналоговых ИМС получили также ИМС стабилизаторов напряжения и взаимного преобразования аналоговых и цифровых сигналов. *Стабилизаторы напряжения* предназначены для стабилизации передаточных функций; они применяются практически во всех электронных блоках. *Аналого-цифровые и цифроаналоговые преобразователи* (АЦП и ЦАП) являются основными ИМС для преобразования соответственно аналоговых сигналов в цифровой код и цифровой информации в аналоговые сигналы. Их применение обеспечивает цифровую обработку аналоговых сигналов и последующее преобразование результатов обработки.

Аналоговые коммутаторы и ключи предназначены для распределения во времени информации, поступающей на обработку от нескольких датчиков.

К аналоговым ИМС относятся также некоторые схемы формирования, преобразования и сопряжения сигналов: формирователи, генераторы, детекторы, смесители, модуляторы, усилители-формирователи, усилители считывания для ЗУ и др. Поскольку число таких схем велико, а стандартизация их затруднена, для сохранения преимуществ групповых методов производства при их построении используют различные базовые элементы, чаще всего ОУ с дополнительными цепями.

В последнее время появились такие многоцелевые аналоговые БИС, как программируемые ОУ и таймеры. *Программируемые ОУ* состоят из одного или нескольких ОУ, перестраиваемых на два и более режимов работы. *Таймеры*, настраиваемые внешней коммутацией обратной связи, реализуют различные специальные аналоговые функции, характерные для импульсной техники.

Для изготовления аналоговых ИМС используют различные типовые процессы биполярной и МДП-технологии, а также гибридной технологии. Отечественной промышленностью освоено массовый выпуск целого ряда серий аналоговых полупроводниковых интегральных микросхем (К140, К142, К153, К154, К174, К190, К521, К551, К553, К554, К572, К590, К594, К1107, К1108 и др.) и гибридных (К118, К219, К224, К237, К416 и др.). Номенклатура аналоговых БИС постоянно расширяется. Состав серий аналоговых ИМС разрабатывается не на базе основного функционального элемента, а включает в себя широкий класс микросхем различного схемотехнического исполнения, которые в совокупности позволяют реализовать отдельные группы устройств аналогового типа в микроэлектронном исполнении. Например, разработана серия К174, включающая более 20 типов аналоговых ИМС, предназначенных для построения радио- и телевизионных приемников и магнитофонов.

Отметим, что в отличие от цифровых аналоговые ИМС не характеризуются совокупностью параметров, единых для всех типов схем. Каждая группа аналоговых ИМС характеризуется

определенными параметрами, свойственными только для однотипных ИМС.

Схемотехника построения. Для схемотехнического построения аналоговых ИМС характерны два принципа, отражающие специфику групповой технологии их изготовления и тенденцию роста степени интеграции:

- взаимного согласования цепей;
- схемотехнической избыточности.

Принцип взаимного согласования цепей (структур) заключается в том, что необходимые пропорциональность или равенство значений электрических параметров двух цепей (структур) в широком интервале эксплуатационных воздействий достигается их конструктивно-технологическим исполнением. Взаимное согласование схемотехнических структур осуществляется за счет близкого топологического размещения соответствующих элементов на кристалле или плате.

Достигаемая при этом идентичность или строгая пропорциональность параметров в полном интервале эксплуатационных воздействий (старение, изменения температуры, напряжений питания и др.) обусловлена тем, что исходные материалы и условия проведения технологических операций для таких элементов (структур) практически одинаковы. Использование данного принципа позволило создать высокоточные структуры аналоговых ИМС — дифференциальные каскады, эталоны тока и напряжений с параметрами, не реализуемыми в традиционной схемотехнике на дискретных компонентах.

Принцип схемотехнической избыточности заключается в усложнении схемотехники аналоговых ИМС для улучшения их качества, надежности, повышения технологичности и снижения занимаемой площади (кристалла или платы). Поэтому в аналоговых ИМС избегают применения конденсаторов, как правило, занимающих большую площадь, а проблемы согласования каскадов и стабилизации их режима решают усложнением схемотехники структур с непосредственными связями. Согласно этому принципу для более точной реализации аналоговых функций схемотехническая разработка аналоговых ИМС основана на применении многотранзисторных структур, обладающих большой избыточностью усиления. При этом стабилизация эксплуатационных и точных характеристик достигается широким применением в схемотехнике аналоговых ИМС обратной связи, а повышение надежности ИМС обеспечивается недогруженными режимами работы их элементов.

Данные принципы схемотехнического построения особенно проявляются в общих для различных ИМС структурах, таких, как дифференциальные каскады, эталоны тока, входные и выходные каскады.

Дифференциальный каскад (ДК) представляет собой симметричную структуру из двух транзисторов T_1 и T_2 , резисторов R_n , R'_n со строго согласованными параметрами в полном диапазоне

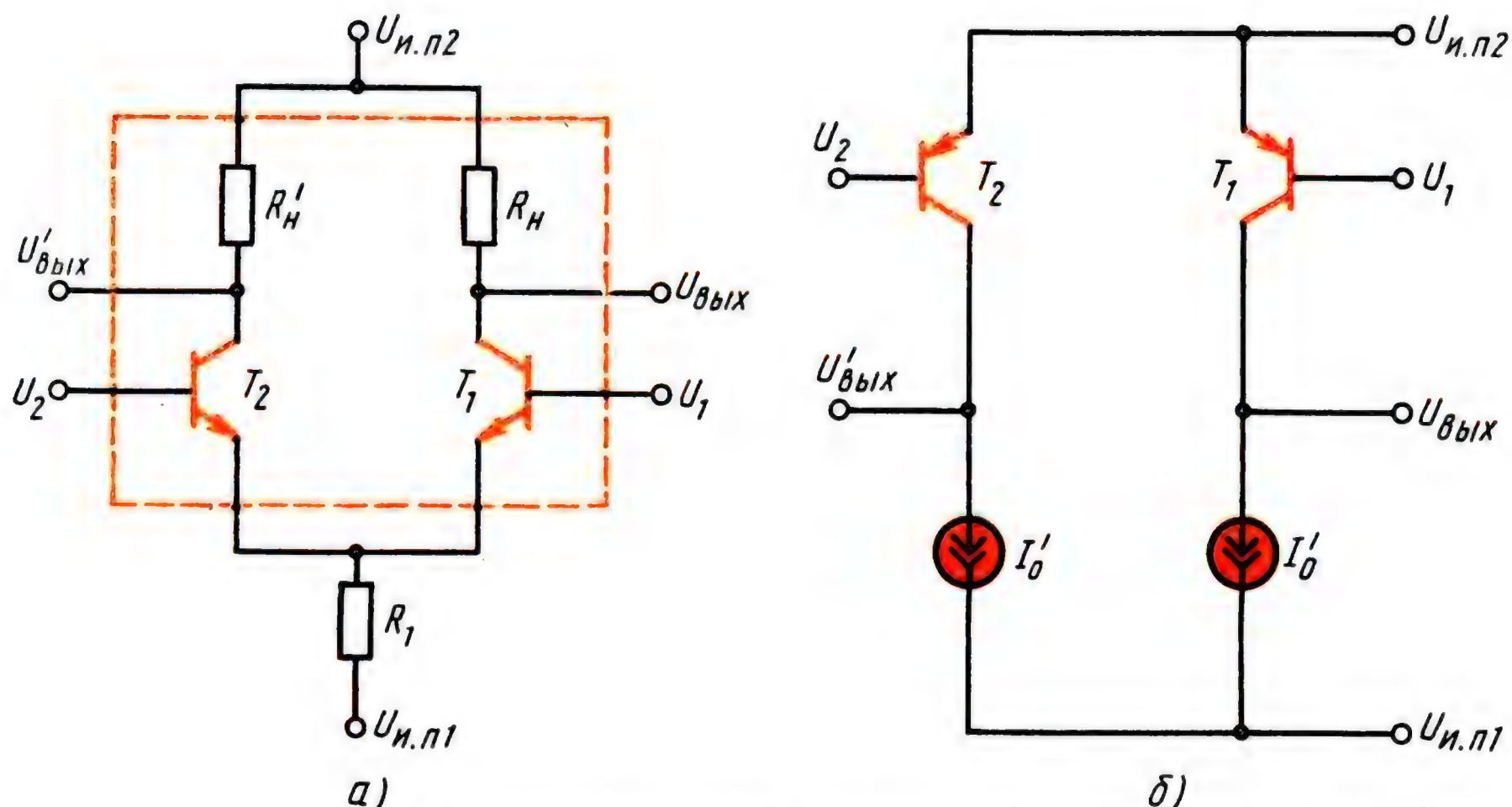


Рис. 7.1. Электрические схемы дифференциальных каскадов:

а — с резисторной нагрузкой; *б* — на транзисторах типа *p-n-p* с нагрузками — источниками тока

воздействующих факторов и общего резистора R_1 (рис. 7.1, *а*). На входы U_1 и U_2 могут поступать синфазные сигналы (одинаковые по значению и полярности) или дифференциальные сигналы (равные по значению, но противоположной полярности). Симметрия ДК оценивается отношением коэффициентов усиления транзисторов T_1 и T_2 . Мерой оценки качества ДК, т. е. степени приближения ДК к его идеальной модели, служит КОСС — коэффициент ослабления синфазной составляющей сигнала, равной отношению коэффициентов усиления ДК для дифференциальной и синфазной составляющих сигнала (для идеального ДК $\text{КОСС} = \infty$).

В реальном ДК значение КОСС определяется отношением сопротивлений R_1/r_i (r_i — приведенное внутреннее сопротивление транзистора). Основным способом повышения КОСС является увеличение сопротивления R_1 . Для этого в эмиттерной цепи ДК вместо R_1 применяют эталоны тока (рис. 7.1, *б*), а для согласования последующих каскадов с ДК в нем используют транзисторы типа *p-n-p* или составные транзисторы типов *n-p-n* и *p-n-p* (см. рис. 7.3, *в*). В последнем случае применяют транзистор типа *p-n-p* с вертикальными *p-n*-переходами, обладающий малым усилением, и транзистор типа *n-p-n* с горизонтальными *p-n*-переходами и тонкой базой, который обладает сверхвысоким усилением тока (супербета-транзистор). При этом используют их обычное включение (ОК—ОБ) или каскадное включение (ОЭ—ОБ).

Эталон тока предназначен для ослабления температурной зависимости входных цепей аналоговых ИМС. Простейшим схемотехническим решением такого ослабления является включение в цепь базы транзистора усилителя дополнительного диода и источника тока (рис. 7.2, *а*) или транзистора в диодном включении и источника напряжения (рис. 7.2, *б*). При этом включаемые в

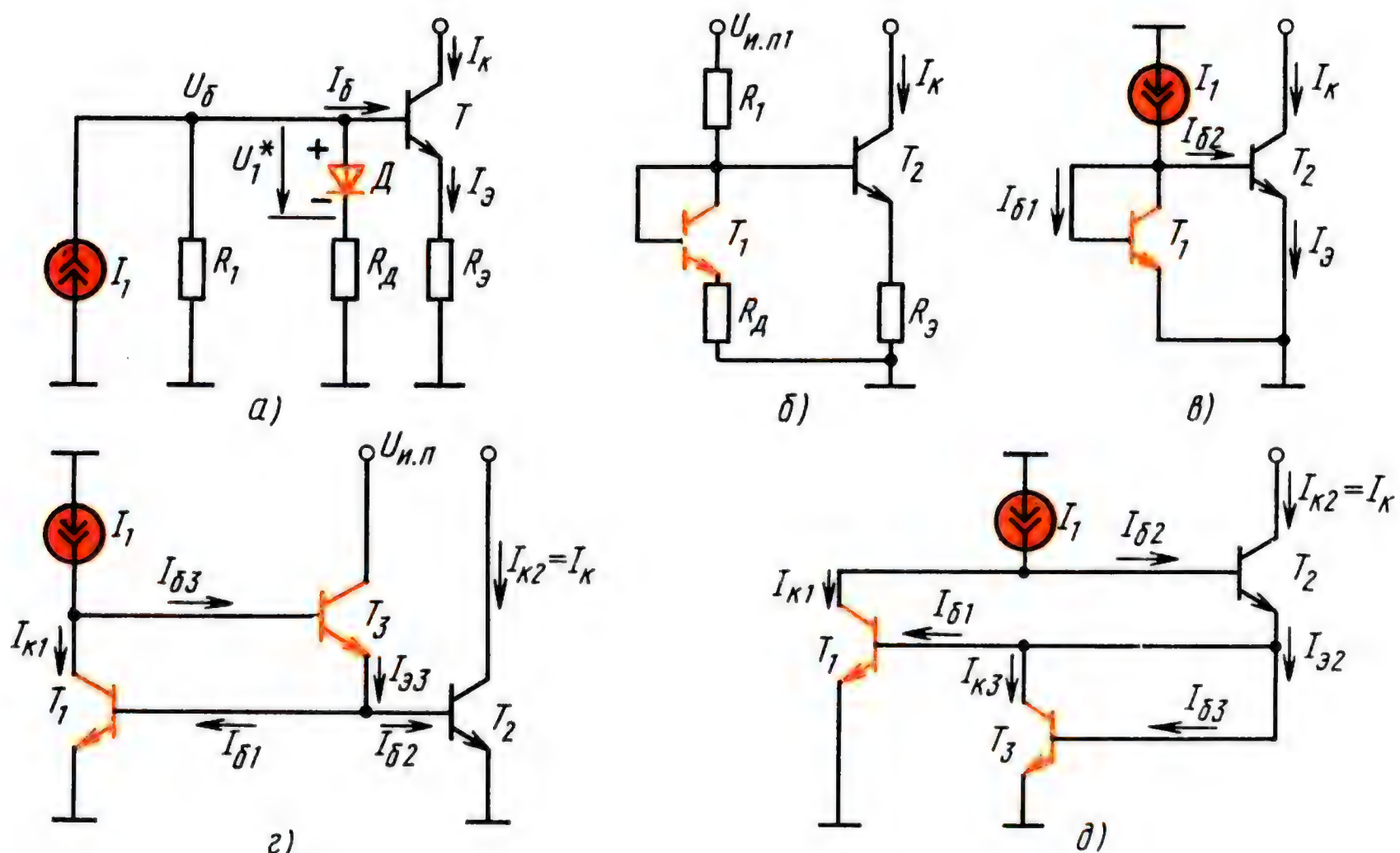


Рис. 7.2. Электрические схемы эталонов тока:

а — с компенсирующим диодом; б — с компенсирующим транзистором; в — с источником тока; г — с повторителем напряжения; д — с токовым повторителем

цепь базы диод и транзистор должны быть согласованы с переходом база—эмиттер транзистора усилителя. Такие простейшие эталоны тока в микросхемотехнике называют отражателем или зеркалом тока.

В схемотехнике аналоговых ИМС получили применение также двухтранзисторные и трехтранзисторные схемы источников тока. Схема рис. 7.2, в предназначена для поддержания в коллекторной цепи транзистора T_2 тока I_k с точностью, близкой к точности эталонного источника I_1 . Для этого в цепь базы транзистора T_2 включен согласованный с ним транзистор T_1 , предназначенный для компенсации изменений напряжения между базой и эмиттером транзистора T_2 в полном диапазоне изменения температуры и напряжения питания.

В схеме рис. 7.2, г введением транзистора T_3 (повторителя напряжения) достигается равенство токов $I_1 \approx I_{к1} \approx I_{к2}$, а в схеме рис. 7.2, д ток $I_{к1}$ повторяет ток $I_{з2}$, что обеспечивается включением транзистора T_3 , согласованного с транзистором T_1 . В приведенных схемах эталонов тока повышение точности достигается введением избыточности элементов, согласованных с другими элементами.

Входные каскады многих аналоговых ИМС (ОУ, компараторов, перемножителей и др.) строят по однотипной структуре, в основу которой положены схемные решения ДК и эталонов тока. Простой входной каскад (рис. 7.3, а) состоит из ДК на взаимно согласованных транзисторах T_1 и T_2 и эталона тока на взаимно согласованных транзисторах T_3 и T_4 . Его недостатками являются малый

коэффициент усиления (требуется дополнительный каскад усиления) и высокий потенциал коллекторов транзисторов T_1, T_2 в отсутствие сигналов на входах (требуется снижение уровней напряжения).

Каскад с ДК на комплементарных транзисторах и двухтранзисторной схемой эталона тока (рис. 7.3, б) обладает высоким усилением и непосредственно согласуется с выходными каскадами аналоговых ИМС.

Использование ДК на составных транзисторах, включенных по схеме Дарлингтона (рис. 7.3, в), обеспечивает увеличение входного сопротивления каскада до 20 МОм и уменьшение входных

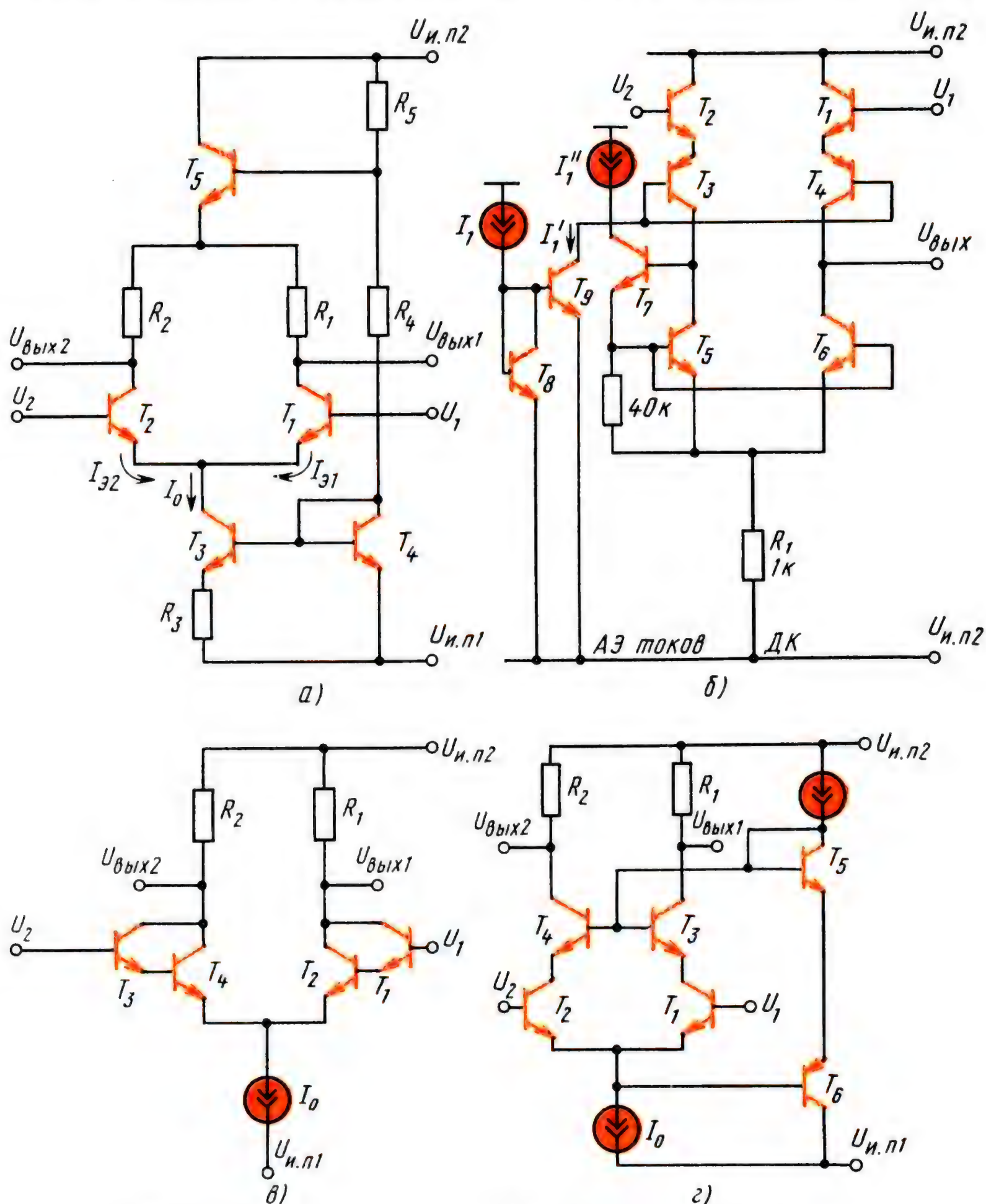


Рис. 7.3. Электрические схемы входных каскадов:

а — простого; б — на комплементарных транзисторах; в — на составных транзисторах (схема Дарлингтона); г — с каскадным включением superbета-транзисторов

токов до 5 нА при сохранении высокого коэффициента усиления тока. Наилучшие результаты по точности достигаются в схемах с каскодным включением супербета-транзисторов T_1 , T_2 и высоковольтных транзисторов T_3 , T_4 типа n - p - n (рис. 7.3, $г$).

В некоторых случаях во входных каскадах для повышения входного сопротивления используют МДП-транзисторы совместно с биполярными.

Выходные каскады аналоговых ИМС в зависимости от конкретного применения строят как по простой, так и по сложной схемотехнике (рис. 7.4). Для снижения мощности, потребляемой в статическом режиме простым эмиттерным повторителем (рис.

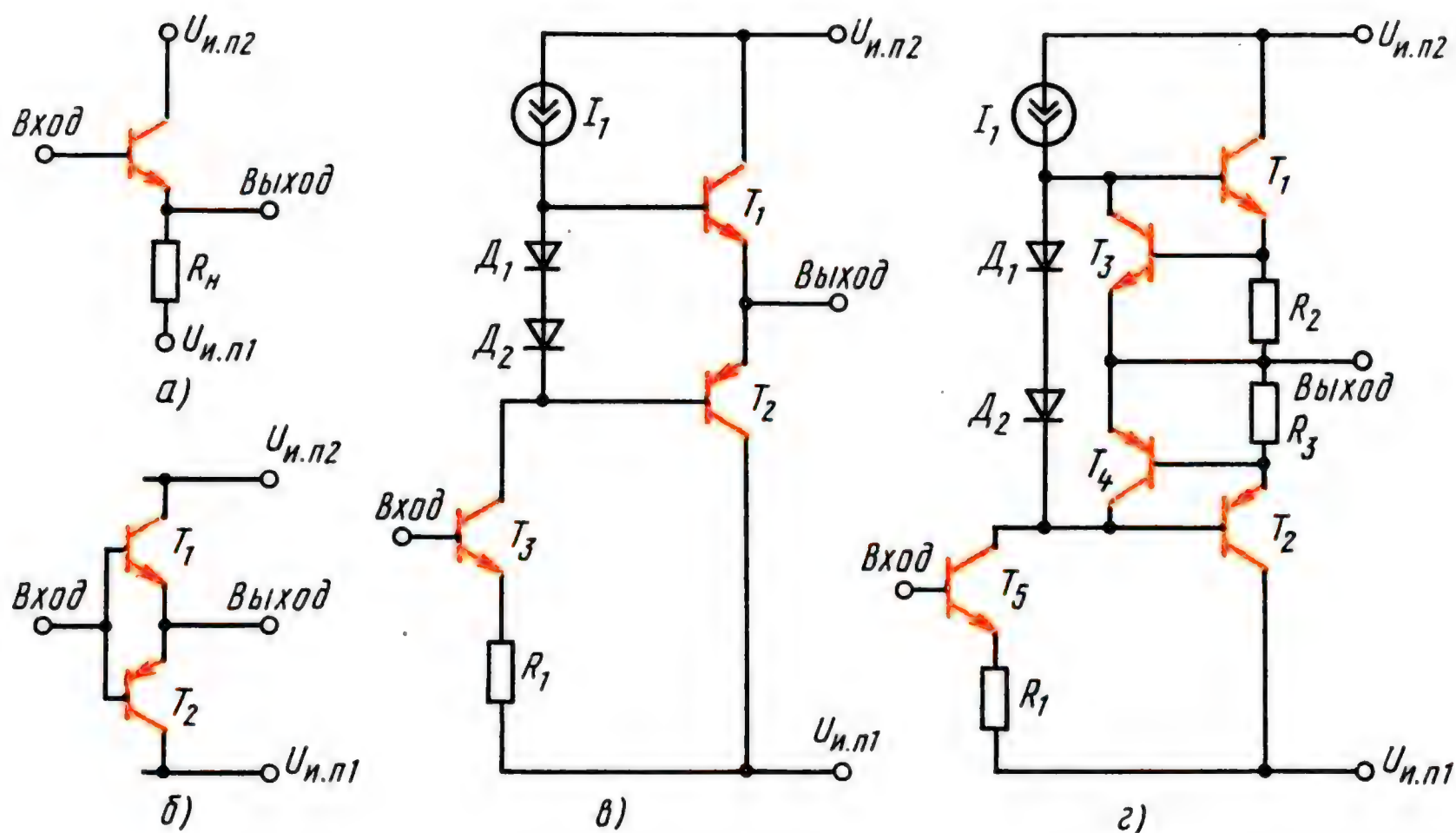


Рис. 7.4. Электрические схемы выходных каскадов:

a — на простом эмиттерном повторителе; $б$ — на комплементарном двухтактном эмиттерном повторителе; $в$ — с диодным смещением; $г$ — с цепями защиты

7.4, a), применяют схему комплементарного эмиттерного повторителя (рис. 7.4, $б$). Во избежание искажений, связанных с нелинейностью транзисторов T_1 , T_2 (рис. 7.4, $б$), в выходных каскадах применяют диодное смещение переходов база — эмиттер этих транзисторов (рис. 7.4, $в$). Для защиты выходных цепей аналоговых ИМС от чрезмерных значений тока используют выходные каскады со специально вводимыми для этой цели резисторами R_2 , R_3 , ограничивающими ток через транзисторы T_1 , T_2 , в сочетании с транзисторами T_3 , T_4 (рис. 7.4, $г$). В современных аналоговых ИМС применяются сложные схемы выходных каскадов, состоящие из усилителей и эмиттерных повторителей.

Таким образом, качество основных структурных узлов аналого-

вых ИМС достигается реализацией двух принципов их схемотехнического построения: взаимного согласования и избыточности.

§ 7.3. ИМС ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

Современные операционные усилители (ОУ) выпускаются в виде однокристальных полупроводниковых ИМС в различных корпусах.

● ОУ — интегральный усилитель постоянного тока (усилитель с непосредственными связями) с большим коэффициентом усиления, предназначенный для построения аналоговых узлов аппаратуры.

Параметры узлов зависят только от свойств цепи отрицательной связи (ООС), которая охватывает ОУ и снижает его усиление до значения $K_U < K'_U$.

Схемотехническое построение ОУ основано на применении основных каскадов, рассмотренных в § 7.2. В большинстве случаев ОУ строят по двухкаскадной схеме. Входной каскад представляет собой ДК с эталоном тока, построенный в соответствии с одной из схем, приведенных на рис. 7.3. Во многих ОУ используется каскадное соединение двух ДК, обеспечивающих ослабление синфазных сигналов и высокое усиление по каждому входу. Дифференциальный вход ОУ обеспечивает возможность инвертирующего и неинвертирующего усиления, что упрощает введение отрицательных обратных связей при практическом применении ОУ. Выходной каскад строят по одной из схем, приведенных на рис. 7.4. Сигнал с однотокового выхода ДК поступает на второй каскад усиления, а затем на вход выходного каскада.

В ОУ применяют также схему смещения уровня усиленного сигнала. Ее назначение — смещение уровня постоянной составляющей сигнала, необходимого для получения в исходном состоянии ($U_1 = U_2 = 0$) на выходе ОУ напряжения, близкого к нулю. Электрическая схема конкретного ОУ содержит кроме указанных каскадов большое количество вспомогательных элементов, обеспечивающих требуемое усиление, снижение шумов, температурную стабильность и т. д.

Параметры ОУ. Операционные усилители описывают совокупностью электрических параметров, характеризующих усилительные, интерфейсные, динамические, частотные, точностные и энергетические свойства. Рассмотрим основные из них.

Коэффициент усиления K_U — основной параметр ОУ, определяемый отношением выходного напряжения к входному: $K_U = U_{\text{вых}}/U_{\text{вх}}$. В общем случае коэффициент K_U ОУ по постоянному току равен произведению коэффициентов усиления всех его каскадов и для двух-трехкаскадной схемы составляет более 10^6 (без схемы ООС).

Значение K_U падает с увеличением частоты входного сигнала. Количественно спад K_U оценивается по логарифмической амплитудно-частотной характеристике (ЛАЧХ) ОУ, представляющей собой сумму элементарных ЛАЧХ отдельных каскадов. Посколь-

ку каждый каскад ОУ на достаточно высоких частотах вносит фазовый сдвиг, близкий к 90° , а для создания ООС требуется инверсия (поворот фазы на 90°), в многокаскадных ОУ возможно самовозбуждение. Во избежание этого стабилизируют ЛАЧХ каждого каскада путем коррекции их собственных АЧХ и ФЧХ. Для этого в схему ОУ вводят корректирующие нагрузочные конденсаторы, изменяющие скорость спада элементарных АЧХ, и ограничивают количество каскадов (не более трех).

Частота, значение которой на скорректированной ЛАЧХ соответствует $K_U = 1$, называется частотой единичного усиления f_1 ; она характеризует максимально реализуемую для данного ОУ полосу усиления.

Входное $R_{вх}$ и выходное $R_{вых}$ сопротивления характеризуют интерфейсные свойства ОУ. Различают две составляющие входного сопротивления ОУ: входное сопротивление по сигналу, т. е. наблюдаемое между инвертирующим и неинвертирующим дифференциальными входами ОУ (дифференциальное входное сопротивление $R_{вх.диф}$), и входное сопротивление синфазному сигналу $R_{вх.сф}$ (сопротивление утечки между входом и «землей»).

Для ОУ на биполярных транзисторах входное дифференциальное сопротивление зависит от уровня входного тока и температуры:

$$R_{вх.диф} = \Delta U_{вх} / \Delta I_{вх}, \quad (7.5)$$

$$2\varphi_T / I_{вх} \approx 2\varphi_T / I_б, \quad (7.6)$$

где $\Delta U_{вх}$ — изменение напряжения между входами ОУ; $\Delta I_{вх}$ — изменение входного тока; $\varphi_T = 0,026$ В — температурный потенциал при $T = 300$ К; $I_{вх}$ — входной ток смещения ОУ; $I_б$ — ток базы входного транзистора.

Входное сопротивление синфазному сигналу определяется как изменение входного тока под воздействием входного синфазного напряжения:

$$R_{вх.сф} = \Delta U_{вх.сф} / \Delta I_{вх}, \quad (7.7)$$

где $\Delta U_{вх.сф}$ — приращение входного синфазного напряжения вход — «земля».

Для ИМС ОУ на биполярных транзисторах $R_{вх.диф} = 10 \div 10^3$ кОм, $R_{вх.сф} \geq 100$ МОм.

Выходное сопротивление $R_{вых}$ ограничивает амплитуду выходного сигнала. В зависимости от схемотехнического решения выходного каскада ОУ его $R_{вых} = 20 \div 2000$ Ом.

Динамические свойства ОУ описывают максимальными (по модулю) значениями выходного $\pm U_{вых\max}$ и входного $\pm U_{вх\max}$ напряжений. При этом значение $\pm U_{вх\max}$ зависит от полярностей напряжений, подаваемых на входы ДК ОУ. Если эти полярности одного знака, то $\pm U_{вх\max} = \pm U_c$, т. е. входные сигналы синфазны. При разных знаках синфазных входных напряжений последние образуют дифференциальный входной сигнал $\pm 2U_d$. У совре-

менных ОУ допустимое значение $2U_d > U_c$, что обеспечивается специальной схемой защиты.

Импульсные характеристики ОУ оценивают скоростью нарастания выходного напряжения $v_{U_{\text{вых}}}$ и временем его установления $t_{\text{уст}}$.

Скорость нарастания — отношение изменения $U_{\text{вых}}$ от 10 до 90% номинального значения ко времени, за которое произошло это изменение, если на вход подан идеальный скачок напряжения. В общем случае

$$v_{U_{\text{вых}}} = \frac{dU_{\text{вых}}(t)}{dt} = 2\pi f_0 K_U, \quad (7.8)$$

где f_0 — частота, соответствующая полной компенсации ОУ.

Время установления $t_{\text{уст}}$ — интервал, в течение которого $U_{\text{вых}}$ входит в зону наперед заданной ошибки (например, 0,1%) относительно напряжения шкалы (например, 10 В).

Точностные свойства ОУ характеризуются напряжением смещения нуля $U_{\text{см}}$, разностью входных токов $\Delta I_{\text{вх}}$ и коэффициентом ослабления входного сигнала.

Напряжение смещения нуля $U_{\text{см}}$ — напряжение, приложенное между входами ОУ, чтобы на выходе ОУ установился нулевой уровень в отсутствие сигнала на входе. Появление постоянного напряжения сдвига нуля на выходе в отсутствие сигнала на входе обусловлено разностью падений напряжений $U_{\text{бэ}}$ входных транзисторов ДК и разбросом номиналов их нагрузок. Его появлению способствуют также входные токи $I_{\text{вх}}$ ОУ, которые обусловлены базовыми токами смещения входных биполярных транзисторов и токами утечки затворов МДП-транзисторов входного каскада ОУ. Реально токи входов ОУ отличаются друг от друга на 10—20%. Для компенсации разности входных токов $\Delta I_{\text{вх}}$ применяют балансирующие резисторы.

Коэффициент ослабления синфазного сигнала (КОСС) $K_{\text{ос.сф}}$ характеризует качество ОУ:

$$K_{\text{ос.сф}} = \left| \frac{K_d}{K_c} \right| = \frac{U_{\text{вых.д}}}{U_{\text{вых.с}}} = \frac{K_1 + K_2}{K_2 - K_1} = \frac{K_U}{\Delta K}, \quad (7.9)$$

где $K_1 = K_U - \Delta K$, $K_2 = K_U + \Delta K$ — коэффициенты передачи ОУ по входам U_1 , U_2 соответственно [$K_U = (K_1 + K_2)/2$; $\Delta K = (K_2 - K_1)/2$].

На практике определяют $K_{\text{ос.сф}} = \log(K_U/\Delta K)$. Основное влияние на точность функции, реализуемой ОУ, оказывают температурные дрейфы $U_{\text{см}}$ и $\Delta I_{\text{вх}}$.

Важным параметром ОУ является *предельное значение выходного тока* $I_{\text{вых max}}$, определяющее минимальное сопротивление нагрузки при номинальном $U_{\text{вых}}$. Для ОУ, выходной каскад которых имеет защиту от короткого замыкания, $I_{\text{вых max}} \leq 25$ мА.

Энергетические свойства ОУ оцениваются напряжением источника питания $U_{\text{н.п}}$ и током потребления $I_{\text{пот}}$.

Группы и типы ОУ. В результате постоянного совершенствования схемотехники и технологии отечественной промышленностью разработано и выпускается большое количество типов ИМС ОУ различных серий. Классифицируют ИМС ОУ по группам: общего применения, прецизионные, быстродействующие, микромощные, мощные и высоковольтные.

ИМС ОУ *общего применения* предназначены для построения узлов аппаратуры, имеющих суммарную погрешность не более 1%. Это наиболее широко распространенные ОУ, выпускаемые в большом количестве и различных типов. ИМС таких ОУ разрабатывают на основе биполярных и МДП-транзисторов, а также на основе их совместного применения. При этом наряду с биполярными транзисторами типа *n-p-n* применяют транзисторы типа *p-n-p*, которые используют как в режиме усиления, так и в режиме активной нагрузки. Тем самым обеспечивается устойчивая работа ОУ при малых и больших напряжениях питания с сохранением высокого коэффициента усиления.

В качестве примера рассмотрим ИМС ОУ типа К140УД7, электрическая схема которой приведена на рис. 7.5. Для данной

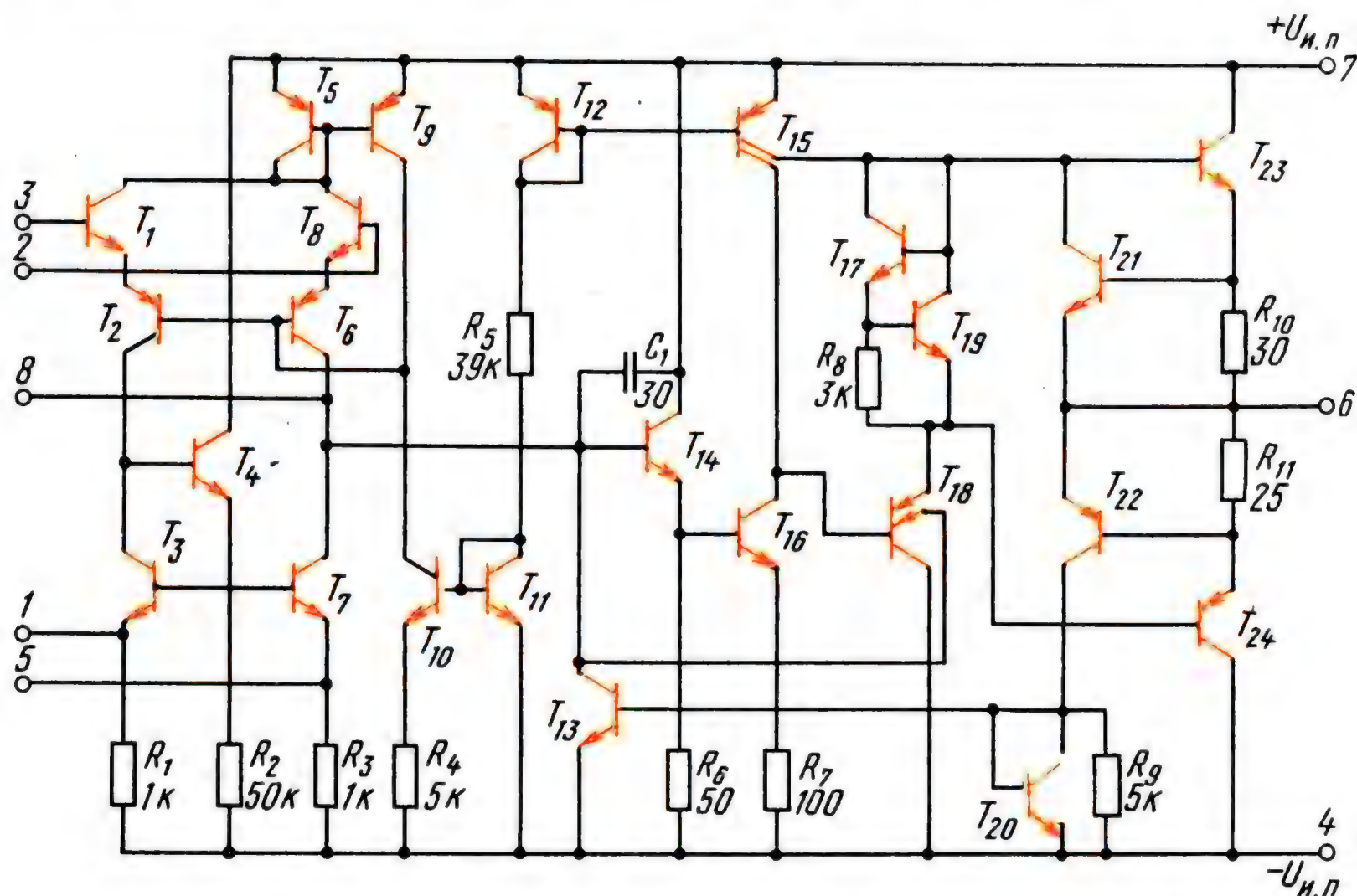


Рис. 7.5. Электрическая схема ИМС ОУ типа К140УД7

ИМС характерно применение сложного ДК на комплементарных транзисторах T_1 , T_2 , T_6 и T_8 , включенных по схеме ОК—ОБ, что обеспечивает значение входного сопротивления, равное

$$R_{вх} = 4m\varphi_T\beta_{T_1}/(\beta_{T_2} + 1)I_0 \approx 400 \text{ кОм}, \quad (7.10)$$

где m — фактор, характеризующий отличие реального тока от идеального; I_0 — ток смещения в базы транзисторов T_2 и T_6 .

В ИМС предусмотрена балансировка ДК, для чего в эмитте-

ры транзисторов T_3 , T_7 включены резисторы R_1 , R_3 и предусмотрены выводы 1, 5 для подключения внешнего потенциометра, средний вывод которого подключается к шине отрицательного питания ОУ (вывод 4). Для поддержания режима усиления по постоянному току применена схема стабилизации на транзисторах $T_9—T_{12}$ с задающей частью в виде цепи $T_{12}—R_5—T_{11}$, ток I_c в которой зависит от питающих напряжений:

$$I_c = (U_{н.п} - 2U_{эб})/R_5. \quad (7.11)$$

При этом от напряжения $U_{эб}$ транзистора T_{11} зависит ток коллектора транзистора T_{10} и все токи питания первого усилительного каскада. Аналогично от напряжения $U_{эб}$ транзистора T_{12} зависят все токи питания выходного каскада. Тем самым обеспечивается работоспособность ОУ при изменении питающих напряжений от ± 3 до ± 15 В.

Выходное изменение тока первого каскада усиливается вторым каскадом на транзисторах T_{14} и T_{16} , режим по постоянному току которого определяется транзистором T_{15} . С выхода второго каскада напряжение поступает в базу двухэмиттерного транзистора T_{18} , регулирующего работу выходного каскада, реализованного в виде эмиттерного повторителя на транзисторах T_{23} и T_{24} . Схема сдвига (T_{17} , T_{19}) обеспечивает шунтирование одного и открытие другого транзистора выходного эмиттерного повторителя (T_{23} , T_{24}) в зависимости от изменения напряжения на базе транзистора T_{18} . Транзисторы T_{21} , T_{22} образуют схему защиты от короткого замыкания (они открываются падением напряжения на резисторах R_{10} , R_{11} , если импульс выходного тока превышает 25 мА).

Для защиты выходного каскада от насыщения предназначены транзистор T_{13} и цепь второго эмиттера транзистора T_{18} . Для обеспечения полностью скорректированной ЛАЧХ в схеме ОУ имеется конденсатор C_1 . В данной ИМС предусмотрено увеличение скорости нарастания выходного напряжения (опережающая коррекция), что достигается подключением к выводам 1 и 5 внешнего конденсатора.

Такому схемотехническому построению с теми или иными изменениями либо дополнениями соответствует большинство ИМС ОУ общего применения. Так, в ИМС К553УД2 отсутствует внутренняя частотная коррекция, а входной каскад реализован на двухколлекторных транзисторах (для увеличения частоты единичного усиления). Использование во входном каскаде пары согласованных полевых транзисторов позволяет существенно уменьшить входные токи ОУ (до 10^{-9} А). Такие ОУ, например К544УД1, обладают входным сопротивлением $R_{вх} = 10^{11} \div 10^{13}$ Ом. Кроме того, полевые транзисторы позволяют подавать большие дифференциальные входные напряжения (на уровне единиц вольт), что расширяет область их применения.

В ИМС К1409УД1 ДК полностью выполнен на p -канальных МДП-транзисторах, что позволило уменьшить напряжение сме-

щения нуля до 15 мВ и обеспечить работу ОУ в диапазоне питающих напряжений $\pm(5-15)$ В. Однако ИМС ОУ общего применения с полевыми транзисторами на входе имеют большие напряжения смещения (до 50 мВ), а также большой температурный дрейф (до 40 мкВ/град), что обусловлено сильной температурной зависимостью входных токов полевых транзисторов.

Для уменьшения входных токов и повышения их стабильности полупроводниковые ИМС ОУ разрабатывают на базе супербета-транзисторов. Так, в ИМС К140УД6 входной каскад реализован на супербета-транзисторах типа *n-p-n* в сочетании с обычными *n-p-n*-транзисторами, а в ИМС К140УД14 супербета-транзисторы применены во всех каскадах.

ИМС ОУ выпускаются как одноканальные (в одном кристалле реализована одна схема), двухканальные (К140УД20, К157УД2) и четырехканальные (К1401УД1).

В табл. 7.1 приведены параметры ИМС ОУ общего применения, выпускаемых отечественной промышленностью.

ИМС *прецизионных* ОУ характеризуются большим коэффициентом усиления (более 10^5), малым напряжением смещения нуля (менее 0,5 мВ), малыми уровнями дрейфов и шумов, большим входным сопротивлением. Они предназначены для построения узлов измерительных устройств, обеспечивающих усиление без искажения слабых электрических сигналов, сопровождаемых значительным уровнем синфазных и температурных помех. Узлы, например масштабные усилители, реализованные на прецизионных ОУ, должны иметь суммарную погрешность не более 1%.

Разработано несколько типов ИМС прецизионных ОУ (табл. 7.2). Специфику их схемотехнического построения рассмотрим на примере ИМС К153УД5, схема которой содержит три каскада усиления (рис. 7.6).

Первый входной каскад построен по обычной дифференциальной схеме на транзисторах T_1, T_3 , каждый из которых в кристалле реализован в виде параллельно соединенных двух транзисторов, что уменьшает дрейфы. Второй каскад с целью увеличения его входного сопротивления и получения высокого коэффициента усиления реализован по сложной дифференциальной схеме ОК—ОЭ на хорошо согласованных по параметрам транзисторах T_7, T_9 и T_{13}, T_{15} . Стабильность входных токов и высокоомная нагрузка для второго каскада обеспечивается включением транзисторов $T_{10}-T_{12}$. Третий каскад реализован на усилительном транзисторе T_{20} с нагрузкой на транзисторе T_{16} . Выходной каскад реализован на мощных транзисторах T_{25}, T_{26} , смещение рабочей точки которых обеспечивается транзисторами T_{18}, T_{19} .

Для ограничения выходного тока в режиме короткого замыкания предназначены транзисторы T_{23} и T_{24} . Транзистор T_{23} ограничивает потребление тока базы транзистора T_{26} . Для частотной коррекции предусмотрен вывод 5.

Следует отметить, что приведенная в табл. 7.2 ИМС К140УД13 представляет собой прецизионный предусилитель на КМДП-

Параметры ИМС ОУ общего применения

[illegible]

Параметр	КР140УД1	К140УД5	К140УД6	К140УД7	К140УД8	К140УД9	К140УД20*	К544УД1	КМ551УД2*	К553УД1	К553УД2	К1401УД1**	К140УД14	К1409УД1
ное напряжение $U_{\text{вых max}}$, В	6	6,5	11	11,5	10	10	11,5	10	11,5	10	10	—	13	18
Максимальное входное напряжение $U_{\text{вх max}}$, В	1,5	3	15	12	10	7	—	10	10	5	10	—	10	10
Максимальное входное синфазное напряжение $U_{\text{вх.сф max}}$, В	3	6	11	11	12	6	12	10	8	8	10	—	13,5	10
Напряжение источника питания $U_{\text{и.п.}}$, В	$\pm 12,6$	$\pm 12,6$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 12,6$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$	$\pm 15,0$
Ток потребления $I_{\text{пот}}$, мА	8	12	2,8	2,8	5	—	2,8	3,5	10	6	8,5	—	0,6	6
Наличие внутренней коррекции	Нет	Нет	Есть	Есть	Есть	Есть	Есть	Есть	Нет	Нет	Нет	Есть	Нет	Есть
Наличие защиты выхода в режиме короткого замыкания	»	»	»	»	»	»	»	»	Есть	Есть	Есть	Нет	Есть	»

* Двухканальный ОУ, параметры одного канала.

** Четырехканальный ОУ, параметры одного канала.

*** Минимальное значение сопротивления нагрузки, кОм.

Параметры ИМС прецизионных ОУ

Параметр	К140УД13*	К140УД17	К153УД5	КМ551УД1
Коэффициент усиления по напряжению K_U , В/мВ	10	200	10^3	500*
Напряжение смещения нуля $U_{см}$, мВ	0,005	0,007	1	1,5
Входные токи $I_{вх}$, нА	0,5	4	100	120
Разность входных токов $\Delta I_{вх}$, нА	0,2	3,8	20	20
Дрейф разности входных токов $\Delta I_{вх}/\Delta T$, нА/град			1	1
Коэффициент ослабления синфазного сигнала $K_{ос.сф.}$, дБ	90		100	100
Максимальный выходной ток $I_{вых\max}$, мА	—	10	2**	2**
Максимальное выходное напряжение $U_{вых\max}$, В	1		10	10
Максимальное входное напряжение $U_{вх\max}$, В		15		
Максимальное входное синфазное напряжение $U_{вх.сф\max}$, В	1	15	13,5	13,5
Ток потребления $I_{пот}$, мА	10	4	3,5	5
Коэффициент влияния источников питания $K_{вл.и.п.}$, мкВ/В	—	—	20	10

* Предусилитель.

** Минимальное значение сопротивления нагрузки кОм.

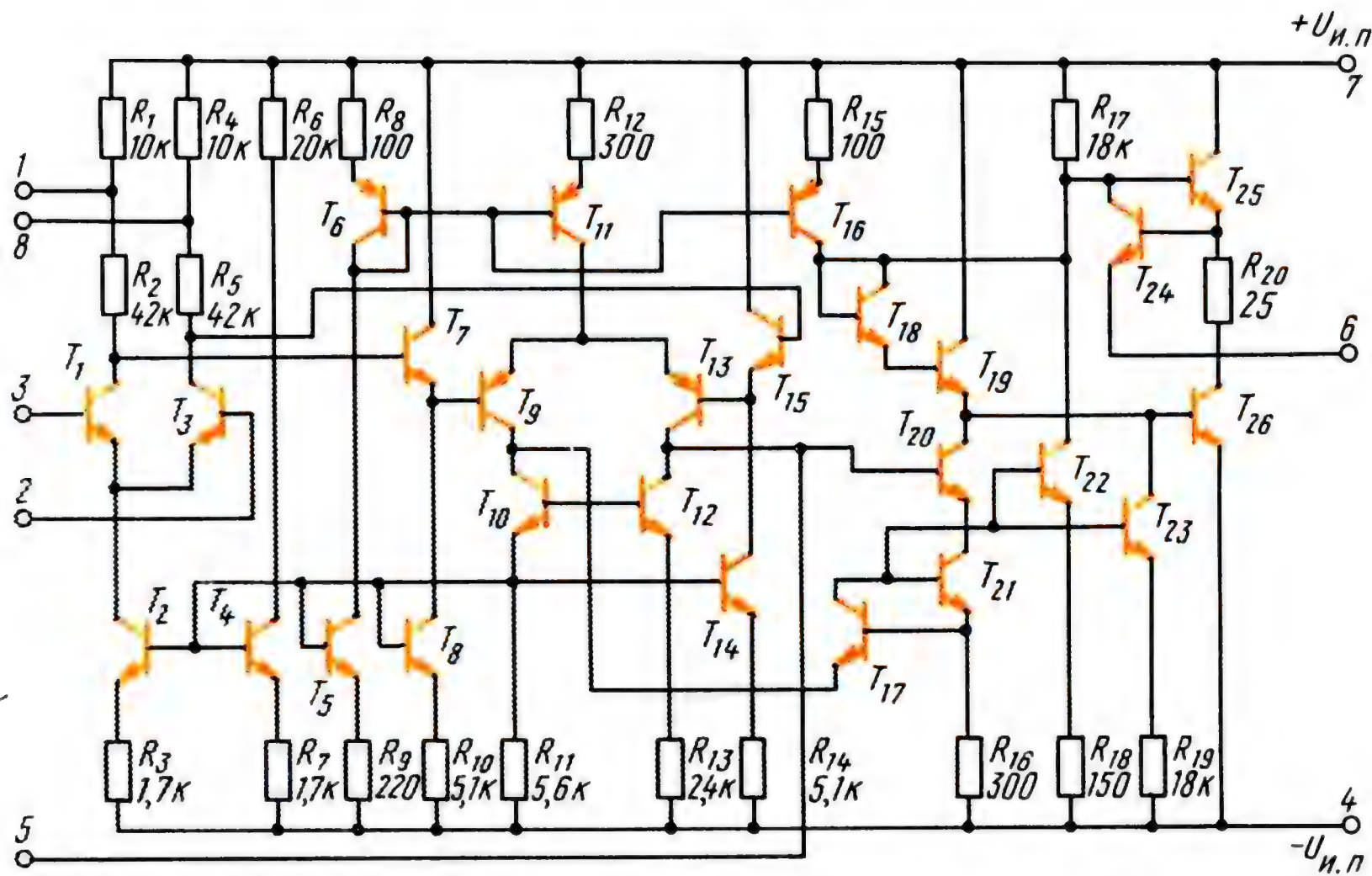


Рис. 7.6. Электрическая схема ИМС ОУ типа К153УД5

транзисторах, предназначенный для построения прецизионных усилителей на базе двух-трех ОУ общего применения.

ИМС *быстродействующих* ОУ характеризуются большой скоростью нарастания входного напряжения (более 50 В/мкс) и широкополосностью ($f_1 \geq 10$ МГц), что достигается введением в схему ОУ ВЧ-канала. В настоящее время создан целый ряд типов ИМС быстродействующих ОУ (табл. 7.3), отличающихся

Таблица 7.3

Параметры ИМС быстродействующих ОУ

Параметр	K140УД11	K544УД2	K154УД2	K574УД1	K154УД3
Коэффициент усиления по напряжению, K_U , В/мВ	50	20	10	50	8
Скорость нарастания выходного напряжения $v_{U_{\text{вых}}}$, В/мкс	+ 50 — 20	20 —	+150, —75	50	80
Время установления $t_{\text{уст}}$, мкс	—	—	5	—	0,5
Частота единичного усиления f_1 , МГц	15	15	—	10	—
Напряжение смещения нуля $U_{\text{см}}$, мВ	4	30	2	50	9
Входные токи $I_{\text{вх}}$, нА	250	0,1	10	0,5	200
Минимальное сопротивление нагрузки $R_{\text{н min}}$, кОм	2к	2к	2к	2к	—
Максимальное выходное напряжение $U_{\text{вых max}}$, В	12	10	10	10	0,5
Максимальное входное напряжение $U_{\text{вх max}}$, В	10	10	—	—	—
Максимальное входное синфазное напряжение $U_{\text{вх.сф. max}}$, В	11,5	12	—	—	—
Ток потребления $I_{\text{пот}}$, мА	8	7	6	8	7

способом построения ВЧ-канала. Большинство таких ИМС разрабатываются на основе биполярных и полевых транзисторов. Применение во входном каскаде *n*-канальных полевых транзисторов с затворами, изолированными *p-n*-переходами (рис. 7.7), обеспечивает $K_U > 10^4$. Увеличение $v_{U_{\text{вых}}}$ в данной схеме достигается включением согласующего *n*-канального полевого транзистора T_{34} , что уменьшает входную емкость выходного каскада. Повышение $v_{U_{\text{вых}}}$ достигается также уменьшением числа каскадов усиления и увеличением тока потребления (например, ИМС K154УД3).

Микромощные ОУ характеризуются малой мощностью потребления и предназначены для применения в аппаратуре, работающей в режиме ожидания (в большинстве случаев с батарейным источником питания). Разработаны ИМС микромощных ОУ, параметры которых приведены в табл. 7.4. В основу их построения положены двухкаскадная схема усиления и комплементарные биполярные транзисторы, причем транзисторы типа *p-n-p* формируются с вертикальными *p-n*-переходами.

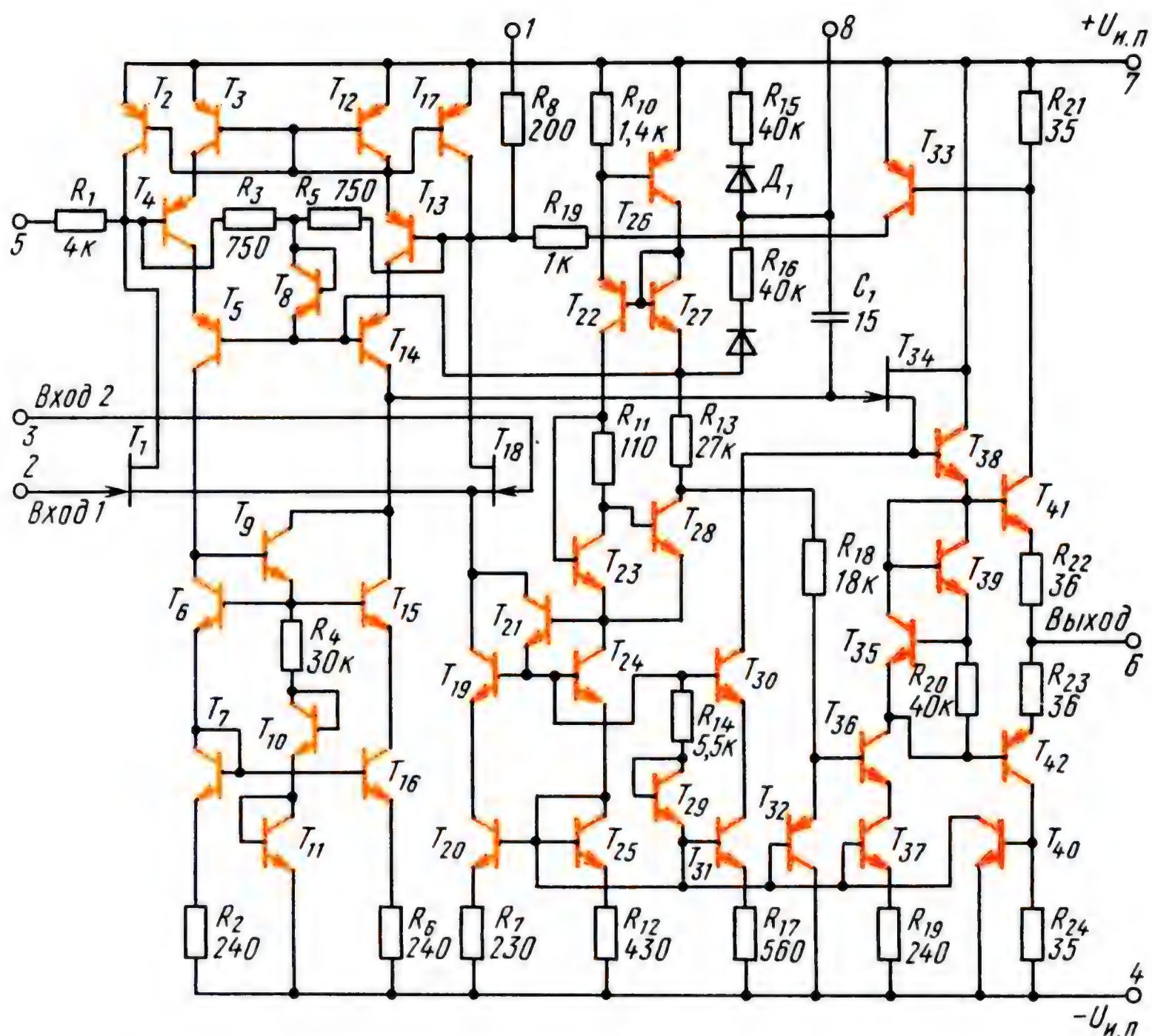


Рис. 7.7. Электрическая схема ИМС ОУ типа К544УД2

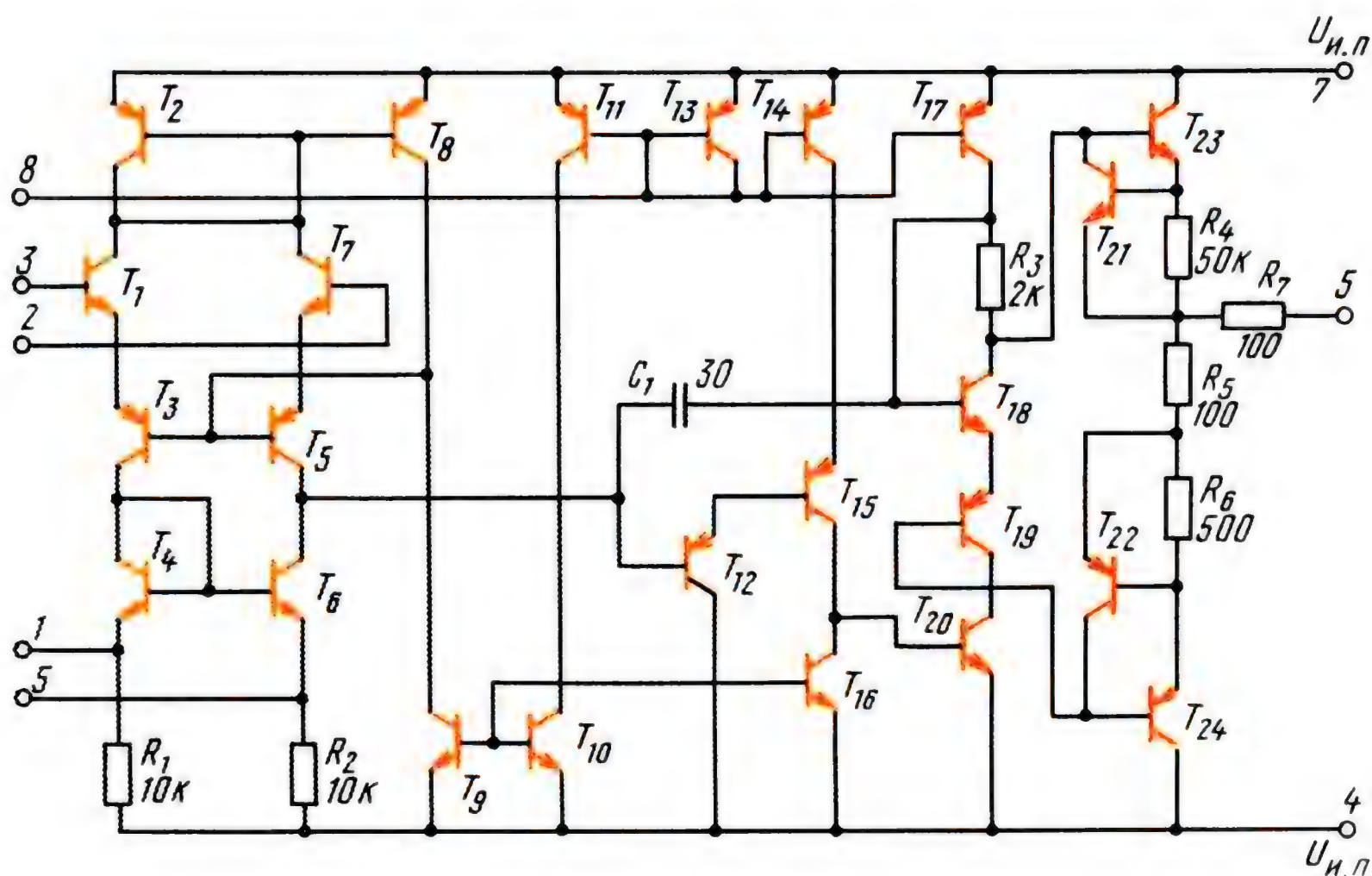


Рис. 7.8. Электрическая схема ИМС ОУ типа К140УД12

Параметры ИМС микромощных ОУ

Параметр	К140УД12				К153УД4	К154УД1
	$U_{\text{нп}} = \pm 3 \text{ В},$ $I_{\text{см}} = 1,5 \text{ мкА}$	$U_{\text{нп}} = \pm 3 \text{ В},$ $I_{\text{см}} = 1,5 \text{ мкА}$	$U_{\text{нп}} = 15 \text{ В},$ $I_{\text{см}} = 1,5 \text{ мкА}$	$U_{\text{нп}} = 15 \text{ В},$ $I_{\text{см}} = 15 \text{ мкА}$	$U_{\text{нп}} = \pm 6 \text{ В}$	$U_{\text{нп}} = \pm 15 \text{ В}$
Напряжение смещения нуля $U_{\text{см}}, \text{ мВ}$	5,0	5,0	5,0	5,0	5	3
Дрейф напряжения смещения $\Delta U_{\text{см}}/\Delta T, \text{ мкВ/град}$	3	—	—	—	50	—
Входные токи $I_{\text{вх}}, \text{ нА}$	7,5	750	7,5	50	400	20
Разность входных токов $\Delta I_{\text{вх}}, \text{ нА}$	3	15	3	15	150	10
Дрейф разности входных токов $\Delta \Delta I_{\text{вх}}/\Delta T, \text{ нА/град}$	—	—	—	—	—	—
Коэффициент усиления по напряжению $K_U, \text{ В/мВ}$	50	50	200	100	5	200
Коэффициент ослабления синфазного сигнала $K_{\text{ос.сф}}, \text{ дБ}$	70	70	70	70	70	86
Скорость нарастания выходного напряжения $v_{U_{\text{вых}}}, \text{ В/мкс}$	0,03	0,035	0,1	0,8	0,12	10
Время установления $t_{\text{уст}}, \text{ мкс}$	3	0,6	1,6	0,35	—	—
Входное сопротивление $R_{\text{вх}}, \text{ МОм}$	50	5	50	5	—	—
Выходное сопротивление $R_{\text{вых}}, \text{ Ом}$	$5 \cdot 10^3$	$1 \cdot 10^3$	$5 \cdot 10^3$	$1 \cdot 10^3$	—	—
Максимальный выходной ток $I_{\text{вых макс}}, \text{ мА}$	2,9	5	2	10	5к*	2к*
Максимальное выходное напряжение $U_{\text{вых макс}}, \text{ В}$	2	2,1	10	10	4	12
Максимальное входное напряжение $U_{\text{вх макс}}, \text{ В}$	1	1	10	10	4	
Максимальное входное синфазное напряжение $U_{\text{вх,сф макс}}, \text{ В}$	1,2	1,2	12	12	—	5
Ток потребления $I_{\text{пот}}, \text{ мкА}$	25	125	30	170	280— 700	120

* Минимальное значение сопротивления нагрузки, кОм.

На рис. 7.8 в качестве примера приведена электрическая схема ИМС ОУ типа К140УД12, которая может быть использована как микромощный усилитель и как ОУ общего назначения. ИМС может работать в широком диапазоне значений питающих напряжений и других параметров (см. табл. 7.4). Особенностью ИМС является то, что ее режим работы задается внешней схемой.

На основе планарно-эпитаксиальной технологии с изоляцией элементов *p-n*-переходами разработаны ИМС *мощных* ($I_{\text{вых}} \geq 1 \text{ А}$) и *высоковольтных* ($U_{\text{вых}} = \pm 19 \text{ В}$) ОУ, параметры которых приведены в табл. 7.5.

Параметры ИМС мощных и высоковольтных ОУ

Параметр	К157УД1	К1408УД1
Коэффициент усиления по напряжению K_U , В/мВ	50	70
Максимальное выходное напряжение $U_{\text{вых max}}$, В	12	19
Максимальный выходной ток $I_{\text{вых max}}$, мА	400—1000	100
Напряжение смещения нуля $U_{\text{см}}$, мВ	5	8
Входные токи $I_{\text{вх}}$, нА	500	40
Коэффициент ослабления синфазного сигнала $K_{\text{ос.сф}}$, дБ	70	70
Частота единичного усиления f_1 , МГц	0,5	0,5
Скорость нарастания выходного напряжения $U_{U_{\text{вых}}}$, В/мкс	0,5	1,5
Ток потребления $I_{\text{пот}}$, мА	9	5
Напряжение источников питания $U_{\text{и.п}}$, В	15,0	27,0

Применение ОУ. Возможности практического применения ОУ как базовых элементов аналоговой схемотехники вытекают из многообразия вариантов их применения, что определяется включением ОУ в линейные и нелинейные цепи ООС. В общем случае различают две схемы включения ОУ, охваченного ООС: *инвертирующую* и *неинвертирующую* (рис. 7.9).

Для инвертирующей схемы включения (рис. 7.9, а) фаза выходного сигнала ОУ сдвинута на 180° относительно фазы входного сигнала. В идеальном случае передаточная функция этой схемы

$$K_{U_{\text{и}}} = -U_{\text{вых}}/U_{\text{вх}} \approx -Z_0/Z_1, \tag{7.12}$$

где Z_0 — сопротивление цепи ООС; Z_1 — сопротивление источника сигнала.

Для неинвертирующей схемы включения (рис. 7.9; б) фаза выходного сигнала повторяет фазу входного. Передаточная функция ОУ в неинвертирующем включении

$$K_{U_{\text{ни}}} = U_{\text{вых}}/U_{\text{вх}} = 1 + Z_0/Z_1. \tag{7.13}$$

Инвертирующее включение ОУ является основой построения большинства схем (устройств) обработки сигналов. На базе этого включения реализуются дифференциальные усилители постоянного тока, мостовые усилители, аналоговые интеграторы, дифференциаторы, сумматоры, усилители переменного тока с обратной связью, преобразователи ток — напряжение, стабилизаторы на-

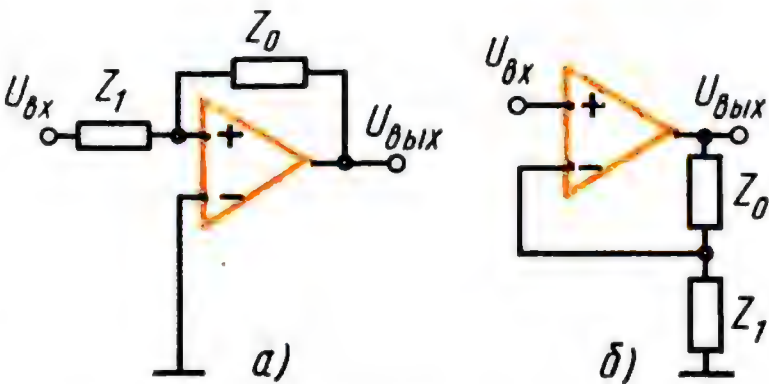


Рис. 7.9. Основные схемы включения ОУ:
а — инвертирующая; б — неинвертирующая

пряжения, а также нелинейные схемы ограничителей, логарифмических усилителей. Данные и другие устройства реализуются посредством одного или нескольких ОУ с линейной и нелинейной обратными связями.

Неинвертирующее включение ОУ применяется в тех случаях, когда необходимо согласовать маломощный источник сигнала, обладающий большим внутренним сопротивлением с низкоомной нагрузкой. Такое включение ОУ используется в основном для построения масштабных усилителей.

Пользуясь выражениями (7.12) и (7.13), можно проанализировать различные конкретные схемы включения ОУ с учетом того, что:

на входные выводы ОУ ток от источника сигнала не ответвляется ($R_{вх} \rightarrow \infty$);

напряжение между входами ОУ, замкнутого ООС, практически равно нулю ($K_U \rightarrow 0$).

На рис. 7.10 приведены примеры включения ОУ для построе-

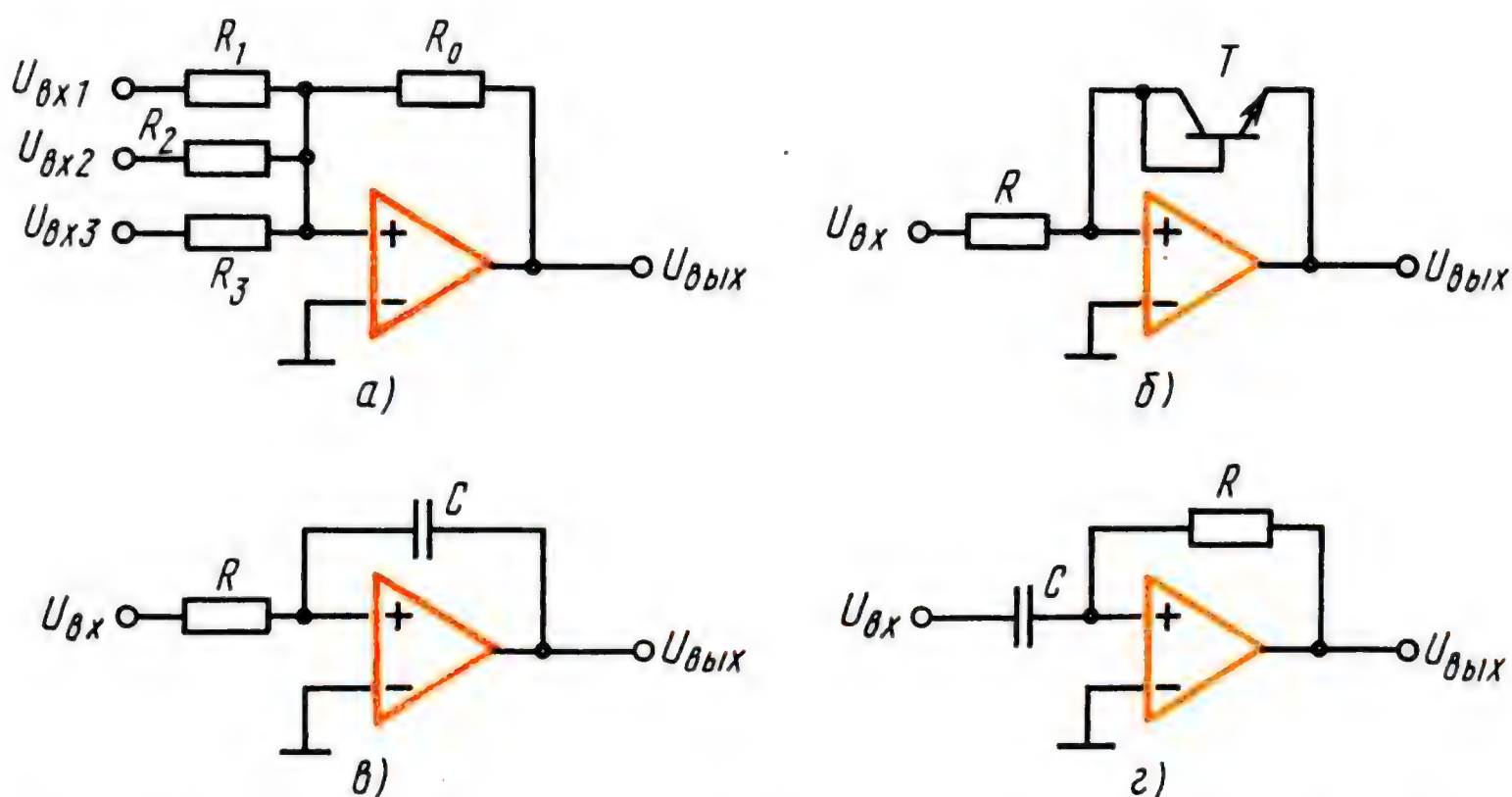


Рис. 7.10. Примеры включения ОУ для построения сумматора (а), логарифмирующего усилителя (б), аналогового интегратора (в) и дифференциатора (г)

ния наиболее распространенных устройств. При этом передаточные функции описываются следующими выражениями:

для инвертирующего сумматора (рис. 7.10, а)

$$U_{\text{вых}} = -(R_0/R_R)(U_1 + U_2 + U_3), \quad (7.14)$$

а при $R_0 = R_1 = R_2 = R_3 = R_i = R_R$ и n входах

$$U_{\text{вых}} = - \sum_{i=1}^n U_i; \quad (7.14a)$$

для логарифмирующего усилителя (рис. 7.10, б), когда в цепь ООС включен диод,

$$U_{\text{ВЫХ}} = -\varphi_T \ln(U_{\text{ВХ}}/RI_S); \quad (7.15)$$

для аналогового интегратора (рис. 7.10, в)

$$u_{\text{ВЫХ}}(t) = -\frac{1}{RC} \int_0^t u_{\text{ВХ}}(t) dt; \quad (7.16)$$

для дифференциатора (рис. 7.10, з)

$$u_{\text{ВЫХ}}(t) = -RC \frac{du_{\text{ВХ}}(t)}{dt}. \quad (7.17)$$

В зависимости от группы ОУ и типа ООС известно более 200 разнообразных устройств, в которых используются ОУ.

§ 7.4. ИНТЕГРАЛЬНЫЕ КОМПАРАТОРЫ

Компараторы представляют собой специализированные ОУ с дифференциальным входом и одиночным или парафазным цифровым выходом. Они предназначены для сравнения аналоговых сигналов с опорным напряжением, т. е. для преобразования пороговых сигналов в цифровую форму.

Кроме ОУ, построенных по двух- и трехкаскадной схеме, ИМС компараторов имеют выходной каскад на эмиттерном повторителе, схемы сдвига уровня, цепи для реализации ограничения амплитуды, защиты и ускорения переходных процессов. Принцип работы компаратора следующий. На один вход компаратора подается опорное напряжение, на другой — входной (исследуемый) сигнал. Входной каскад компаратора построен аналогично схемам ОУ и работает в линейном режиме. На выходе компаратора формируются уровни, соответствующие логической «1», если напряжение входного сигнала меньше опорного, или логическому «0», если напряжение входного сигнала превышает опорное напряжение.

Разрабатывают ИМС компараторов с одной или двумя схемами в кристалле (корпусе) и выходными уровнями, соответствующими уровням цифровых ИМС.

Основными параметрами ИМС компараторов наряду с параметрами, характеризующими ОУ, являются чувствительность (точность, с которой различаются входные сигналы и опорное напряжение), быстродействие (определяется временем задержки срабатывания и временем нарастания сигнала), нагрузочная способность. Конкретные значения параметров определяются схемотехническим построением ИМС компараторов.

Схемотехническое построение компараторов может быть проиллюстрировано на примере ИМС двойного компаратора типа К554СА1 (рис. 7.11). ИМС содержит два отдельных компара-

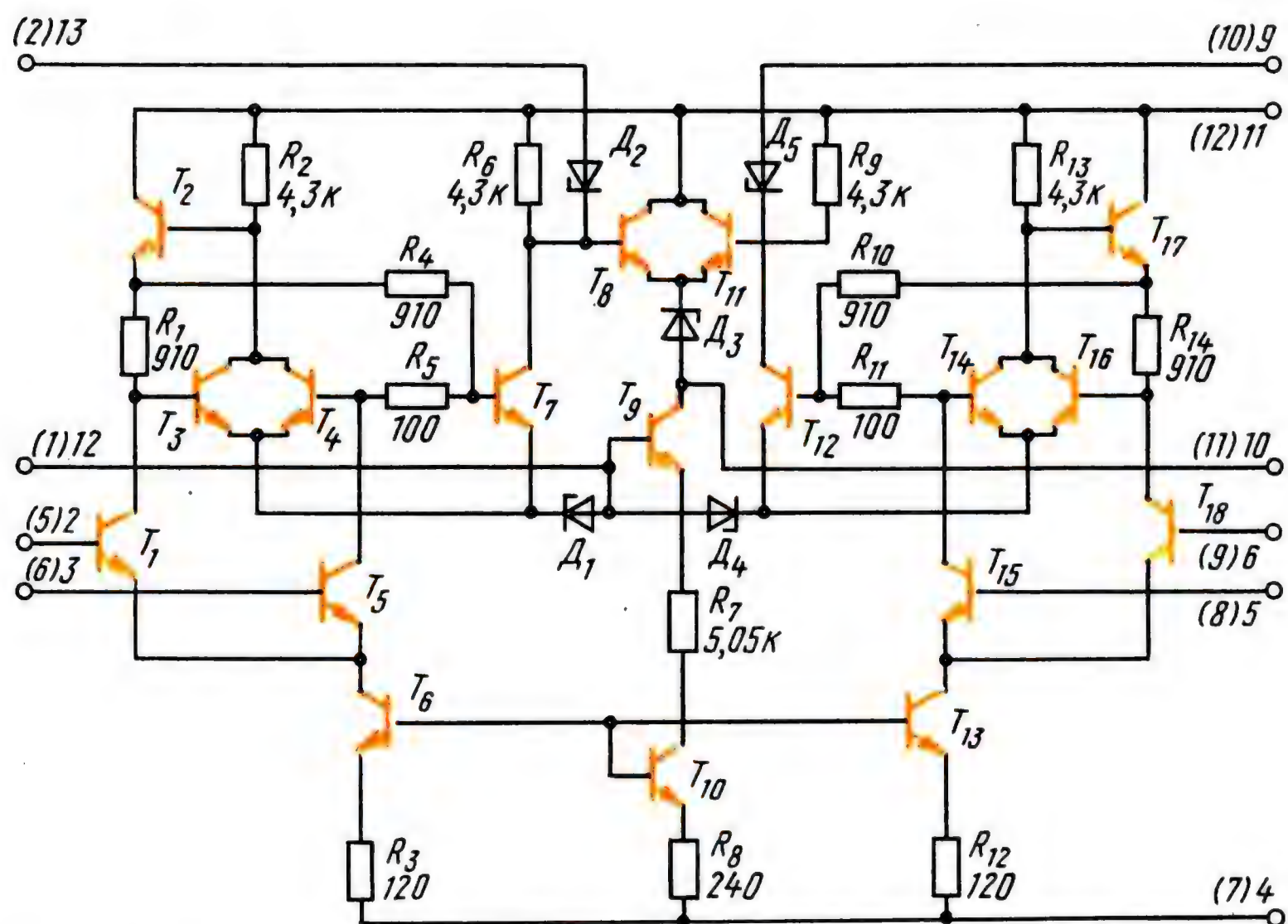


Рис. 7.11. Электрическая схема ИМС двойного компаратора типа К554СА1

тора, каждый из которых имеет два дифференциальных усилительных каскада. Входы 2, 6 предназначены для подключения аналоговых сигналов, входы 3, 5 — опорного напряжения (питание подается на входы 11, 4). Выходы отдельных компараторов совмещаются на эмиттерных повторителях по логике ИМС. Для обоих компараторов применены один общий диод сдвига уровня и делитель смещения. В ИМС предусмотрены два входа (13, 9) стробирования и параллельные схемы цепей ограничения уровня насыщения выходного каскада (во вторых каскадах включены транзисторы T_2 , T_{17} для уменьшения размаха сигнала на базах транзисторов T_7 и T_{12} соответственно). Аналогом данного компаратора является ИМС К521СА1, нумерация выводов которой на рис. 7.11 проставлена в скобках.

Схемотехнические разновидности ИМС компараторов обусловлены конкретными значениями их параметров и областью применения. Так, в ИМС К554СА3 для получения большого коэффициента усиления применено три усилительных каскада, а для достижения большого входного сопротивления входной каскад реализован на дифференциальных эмиттерных повторителях. Высокое быстродействие достигается реализацией компаратора на импульсных транзисторах с барьерами Шоттки (К521СА4). Для ускорения срабатывания вводят положительную обратную связь с выхода второго каскада на вход первого (КМ597СА1).

Параметры наиболее распространенных ИМС компараторов, выпускаемых отечественной промышленностью, приведены в табл. 7.6.

Основное применение компараторов — пороговые устройства.

Параметры ИМС компараторов

Параметр	K554CA1	K554CA2	K554CA3	K521CA4	KM597CA1	KM597CA2	KM597CA3
Ток потребления $I_{\text{пот}}$, мА: от положительного источника питания	11,5	9	6,0	18,7	27,6	42	2,6
от отрицательного источника питания	6,5	8	5,0	7,5	21,5	34	1
Напряжение смещения нуля $U_{\text{см}}$, мВ	3,5	5,0	3,0	4,0	$\pm 2,0$	± 3	± 5
Коэффициент ослабления син- фазных входных напряжений $K_{\text{ос.сф}}$, дБ	70	70	—	—	80	80	70
Средний входной ток $I_{\text{вх.ср}}$, мкА	75	75	0,1	2,0	13	10	0,25
Разность входных токов $\Delta I_{\text{вх}}$, мкА	10	10	0,01	—	1	1	0,1
Коэффициент усиления по на- пряжению K_U	$75 \cdot 10^3$	$75 \cdot 10^3$	$150 \cdot 10^3$	—	—	—	—
Напряжение логической «1» $U_{\text{вых}}^1$, В	2,5—6,0	2,4—4,0	—	2,5—4,5	0,96—0,78	2,5—4,5	7—9
Напряжение логического «0» $U_{\text{вых}}^0$, В	—1,0—0	—1,0—0	—	0,5—0	—1,92— —1,65	0,5—0	0,3—2
Выходной ток логического «0» $I_{\text{вых}}^0$, мА	0,5	1,6	—	—	—	—	—
Время задержки включения, $t_{\text{зд}}$, нс	135	160	200	26	6,5	12	300
Входное напряжение стробиро- вания $U_{\text{вх.стр}}$, В	—1,0—0	—	—	—	—	—	—
Ток стробирования $I_{\text{стр}}$, мА	2,5	—	—	—	—	—	—
Напряжение источников питания $U_{\text{н.п}}$, В	+12; —6	+12; —6	± 15 ;	± 9 ; +5	—5,2; +5*	—6; +5*	± 15

* Допустимое отклонение $\pm 5\%$, в остальных случаях $\pm 10\%$.

Следует отметить, что применение ИМС компараторов требует адекватности их свойств с сопрягаемыми цифровыми ИМС. Это достигается согласованием выходных уровней напряжения за счет однотипной схемотехники построения и единой технологии изготовления. Так, ИМС К554СА1, К554СА2 работают с цифровыми ТТЛ-ИМС, К521СА4 — с ТТЛШ-ИМС, компараторы серии КМ597 предназначены для обслуживания ЭСЛ-ИМС.

ИМС К554СА3 и КМ597СА3 являются универсальными и по выходным уровням сопрягаются с цифровыми ИМС ТТЛ- и КМДП-типов.

ИМС компараторов используют в качестве пороговых устройств в автоматике, аналого-цифровых преобразователях, автогенераторах, дискриминаторах амплитуды импульсов и типовых детекторах, а также в качестве усилителей считывания сигналов магнитной и полупроводниковой памяти. Многоцелевое применение ИМС компараторов позволило единообразно решать задачи импульсной техники, связанные с формированием сигналов нужной формы и длительности.

§ 7.5. ИНТЕГРАЛЬНЫЕ АНАЛОГОВЫЕ ПЕРЕМНОЖИТЕЛИ

● ИМС аналоговых перемножителей предназначены для реализации передаточной функции $U_{\text{вых}} = KU_X U_Y$, где K — масштабный коэффициент; U_X , U_Y — переменные напряжения (аналоговые величины) на входах X , Y . Для реализации данной функции аналоговый преобразователь (АП) содержит множительный узел, преобразователь напряжения, поступающего по одному каналу, и схему стабилизации режима работы по постоянному току.

Передаточная характеристика ИМС АП отличается от идеальной функции перемножения (7.4) на величину погрешности перемножения $\varepsilon = U_{\text{вых}} - U_{\text{вых}}^*$ ($U_{\text{вых}}^*$ — теоретическое значение выходного сигнала). Погрешность перемножения обусловлена нелинейностью каналов множительного узла, остаточным напряжением, смещением напряжений на входах и выходе, дрейфом токов и погрешностью масштабного коэффициента. Кроме погрешности перемножения важными параметрами ИМС АП являются диапазоны входных и выходных напряжений и коэффициенты подавления синфазных сигналов, что определяется схемотехнической реализацией их передаточной функции.

В зависимости от *схемотехнического построения* ИМС АП подразделяются на ИМС для модуляторов (К140МА1) и четырехкватратных перемножителей (К525ПС1, К525ПС2), при этом значения их параметров разные (табл. 7.7).

Схемотехническое построение ИМС АП К140МА1, предназначенной для построения балансных модуляторов, проиллюстрировано на рис. 7.12, а. Множительный узел выполнен на двух дифференциальных парах транзисторов: T_6 , T_9 и T_{11} , T_{14} . Его построение (базы транзисторов пар соединены параллельно, а коллекторы — перекрестно) обеспечивает разность выходных токов $\Delta I_{\text{вых}}$, пропорциональную разности базовых токов ΔI_X (канал X) и эмиттерных токов ΔI_Y (канал Y), т. е. $\Delta I_{\text{вых}} \sim \Delta I_X \Delta I_Y$.

Параметры ИМС аналоговых перемножителей

Параметр	К140МА1	К525ПС1		К525ПС2	
		А	Б	А	Б
Погрешность перемножения ϵ , %	—	± 2	—	± 1	± 2
Нелинейность перемножения по координатам X и Y :					
N_X , %	—	—	—	$\pm 0,8$	$\pm 1,5$
N_Y , %	—	—	—	$\pm 0,5$	± 1
Остаточное напряжение:					
по входу X $U_{ост X}$, мВ	5	50	80	80	150
по входу Y $U_{ост Y}$, мВ	1,5	100	140	60	100
Входные токи $I_{вх} (X, Y)$, мкА	40 (12)	1	1	4	6
Полоса преобразования $\Delta f_X (\Delta f_Y)$, МГц	—	1,5	1	0,7	0,7
Амплитуда выходного напряжения $U_{вых max}$, В	3	± 12	$\pm 10,5$	10,5	10,5
Ток потребления $I_{пот}$, мА	$-7,4$ $\pm 5,1$	$+4,6$ -7	$+5$ -7	± 6 —	± 7 —

На подключенных к коллекторам перемножающих транзисторов (выводы 6 и 8) нагрузочных резисторах выделяется напряжение $U_{вых} \sim \Delta I_X \Delta I_Y R_n$.

Роль преобразователя входного напряжения в разность токов эмиттеров множительного узла выполняет дифференциальный усилитель (T_5, T_8 и T_{12}, T_{15}). Линейная зависимость разности

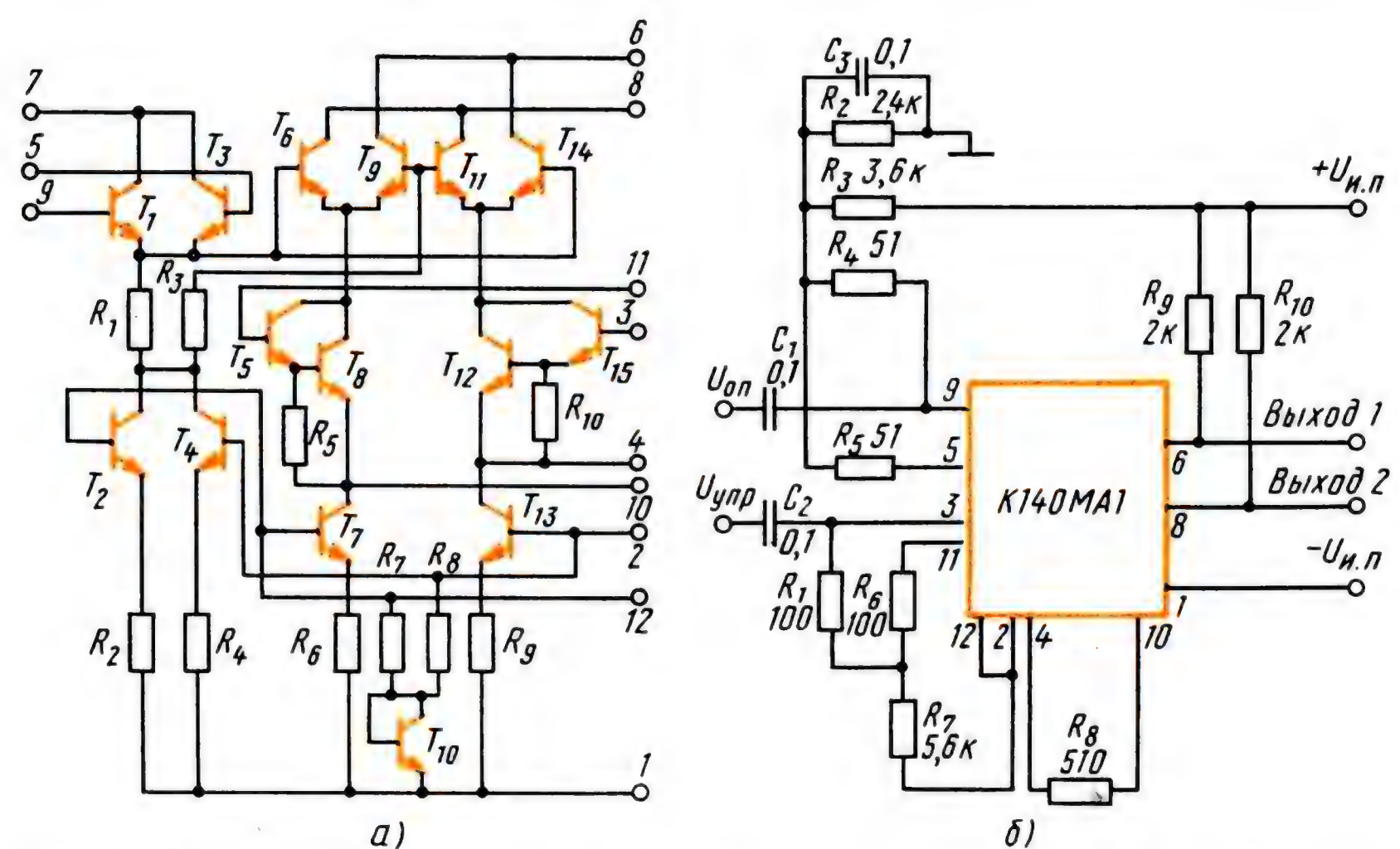


Рис. 7.12. Электрическая схема (а) и схема включения (б) ИМС балансного модулятора типа К140МА1

токов эмиттеров от входного напряжения по входу Y достигается подключением внешнего резистора к выводам 4 и 10 (эмиттеры дифференциального усилителя). Напряжением на входе Y регулируется ток эмиттеров усилительных транзисторов T_6, T_9, T_{11}, T_{14} . Поскольку токи транзисторов T_7 и T_{13} зафиксированы, их разность $\Delta I_Y = 2U_Y/R_Y$.

Для увеличения сопротивления по входу Y в ИМС применена схема Дарлингтона (T_5, T_8 и T_{12}, T_{15}), а по входу X для этого включен ДК, построенный по схеме ОЭ. Этот каскад управляет токами баз множительного узла. Поскольку вход Y линейный, а по входу X ДК имеет коэффициент усиления 2, 8, передаточная характеристика ИМС описывается выражением

$$U_{\text{вых}} = (2R_H/R_Y)U_Y \text{th}(U_X/2\varphi_T), \quad (7.18)$$

причем $U_Y \leq \pm 5$ В.

Нормальный рабочий режим достигается подачей необходимого смещения на базы транзисторов T_1 и T_3 (вход X).

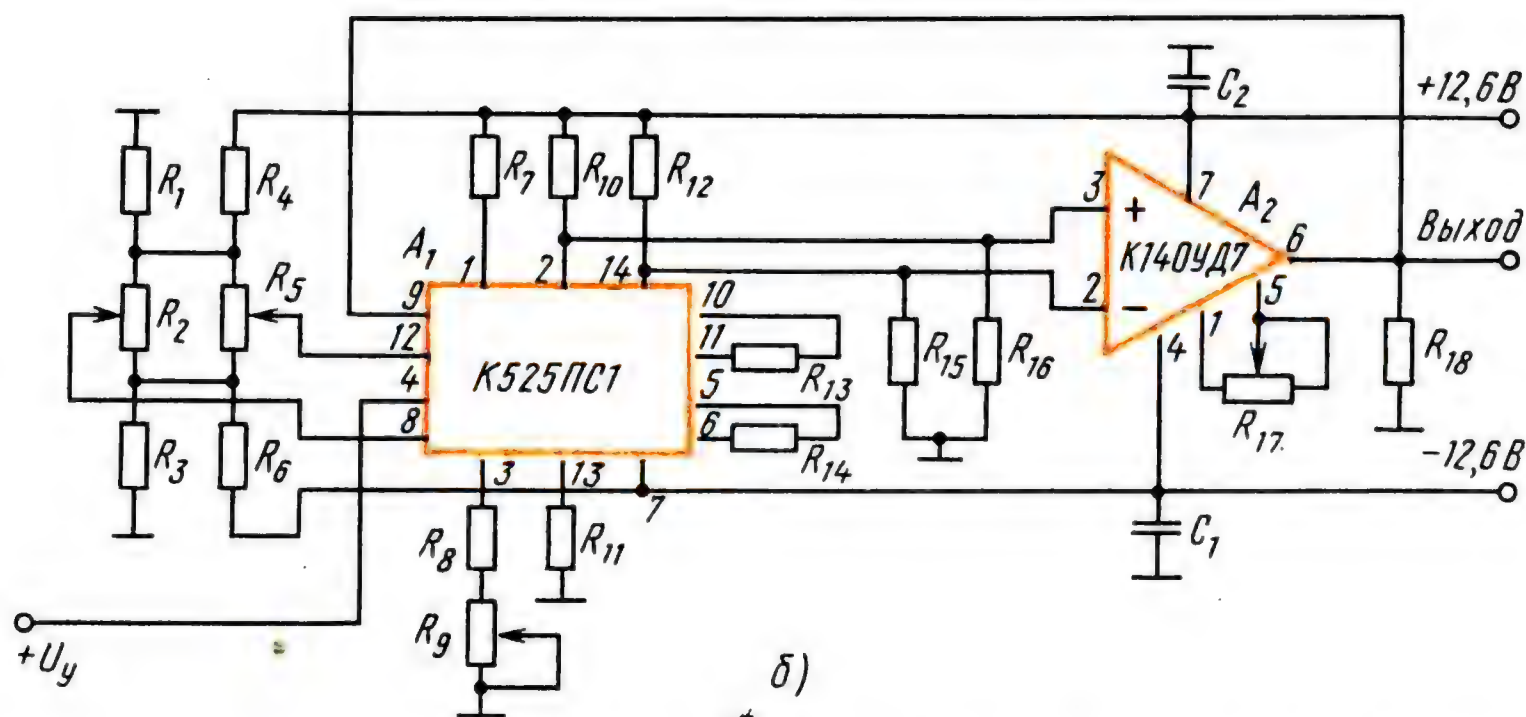
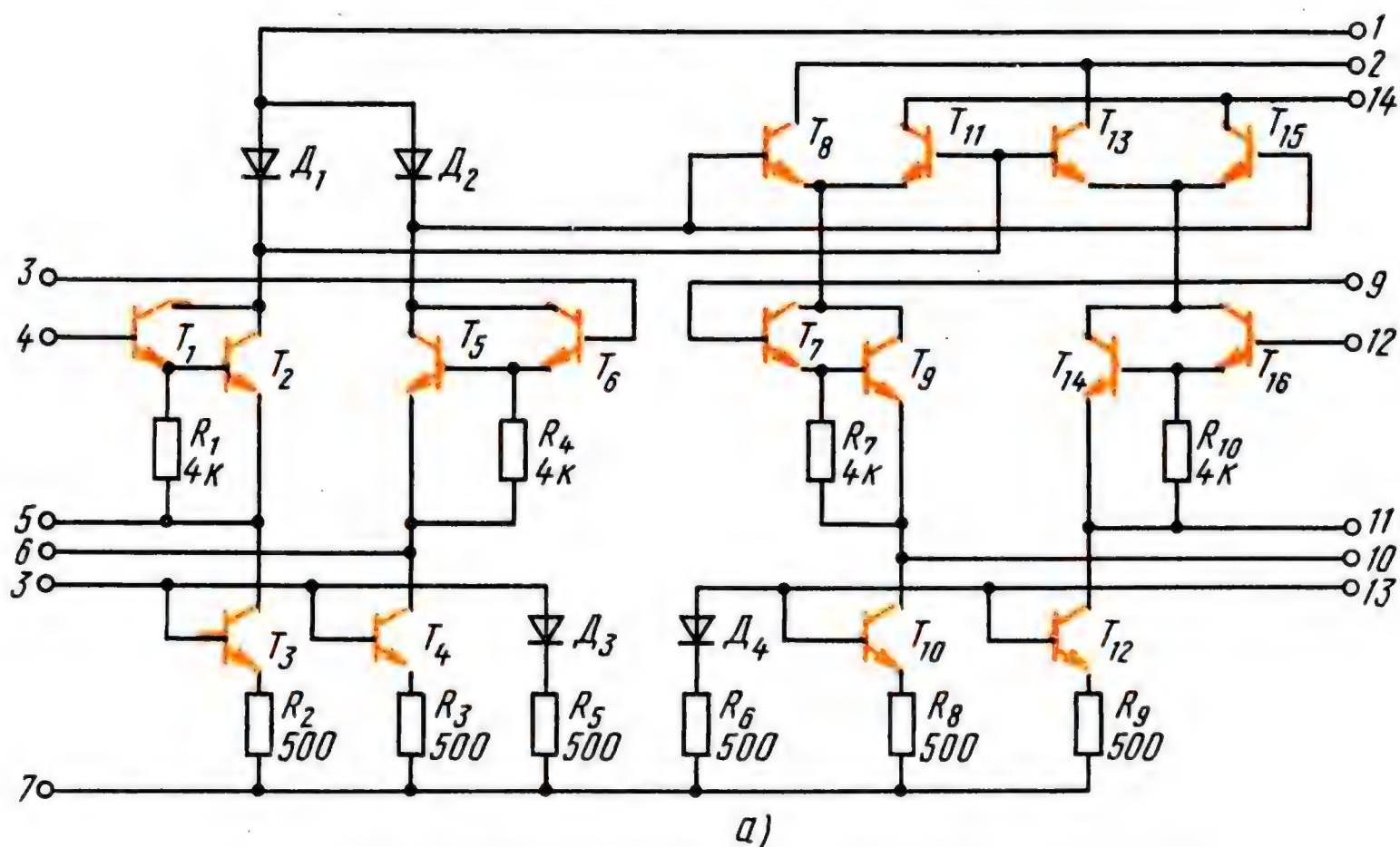


Рис. 7.13. Электрическая схема ИМС АП типа К525ПС1 (а) и схема аналогового перемножителя на его основе (б)

В случае применения в балансном усилителе ИМС К140МА1 включается согласно схеме рис. 7.12, б и работает от источников питания напряжением ± 12 В.

ИМС АП типа К525ПС1, электрическая схема которой представлена на рис. 7.13, а, предназначена для построения четырехкватратного перемножителя. Ее отличительной особенностью является наличие схемы предварительного нелинейного преобразования, выходное напряжение которой пропорционально логарифму входного напряжения. При этом диапазон входных сигналов составляет ± 10 В при амплитуде выходного сигнала ± 10 В с линейностью лучше 3%.

ИМС АП широко применяются в схемах умножителей и делителей частоты, фазовых и амплитудных детекторов, балансных модуляторов, а также в системах автоматического регулирования в качестве перемножителей и схем возведения в степень. Совместное применение АП и ОУ обеспечивает выполнение различных функций: деление двух сигналов, извлечение квадратного корня из функции входного сигнала, выделение тригонометрических функций из входного сигнала и др. В качестве примера на рис. 7.13, б приведена схема ИМС АП типа К525ПС1, снабженная схемой смещения уровня, построенной на ИМС ОУ К140УД7, который реализует передаточную функцию $U_{\text{вых}} = U_x U_y / 10$.

Дальнейшее совершенствование ИМС АП идет по пути увеличения входных сигналов и уменьшения погрешности.

§ 7.6. ИМС ДЛЯ РАДИОПРИЕМНЫХ И ТЕЛЕВИЗИОННЫХ УСТРОЙСТВ

Разработка ИМС для радиоприемных и телевизионных устройств происходила в несколько этапов. Вначале были разработаны полупроводниковые и гибридные ИМС серий К118 и К219, представляющие собой набор отдельных стандартных интегральных усилителей. Затем был разработан ряд специализированных гибридных ИМС серий К224 и К237, которые до сих пор широко применяются в схемах радиоприемников, цветных телевизоров и магнитофонов.

Совершенствование технологии изготовления ИМС, в частности реализация транзисторов типа *n-p-n* с высокой допустимой плотностью тока и инжекторных транзисторов типа *p-n-p* с большим коэффициентом усиления, обеспечило создание специализированных полупроводниковых ИМС повышенной степени интеграции, содержащих в своем составе целые узлы радиоприемных устройств (усилителей, детекторов, схем фазовой автоподстройки частоты и др.).

В настоящее время разработана и серийно выпускается широкая номенклатура аналоговых ИМС, предназначенных для построения радиоприемников, телевизоров и магнитофонов (табл. 7.8).

ИМС для радиоприемных устройств представляют собой набор радиочастотных усилителей, предназначенных для построения

ИМС для радиоприемников, телевизоров и магнитофонов

Тип ИМС	Вид ИМС	Функциональное назначение	Напряже- ние пита- ния, В	Тип корпуса
Для радиоприемников				
K157XA1A	Дифференци- альный усилитель	УВЧ, гетеродирование, преобразование	5	201.14-1
K157XA2	Усилитель	УПЧ с АРУ	5	201.14-1
K174УР3	Усилитель про- межуточной час- тоты	УПЧМ, детектирование, огра- ничение	6	201.14-1
K174XA2	Усилитель	УВЧ, УПЧ, гетероди- рование, преобразова- ние	9	238.16-2
K174XA6	»	УПЧМ, детектирова- ние, ограничение, АРЧ	12	238.18-3
K224XA2	»	Детектирование, АРУ	3	115.9-1
K224УР1	»	УВЧ	12	115.9-1
K224XA1A	»	Гетеродирование, преобразование	9; 3 6; 3	115.9-1
K237XA6	»	УПЧ, детектирование ограничение	6	«Кулон»
Для телевизоров				
K174УР4	Усилитель про- межуточной час- тоты	Регулировка усиле- ния, УПЧЗ, частотное детектирование, выход НЦ	12	201.14-1
K174XA1M	Усилитель	Усиление-ограниче- ние, детектирование	12	201.16-5
K174АФ4М	Формирователь	Коммутирование, формирование сигналов, регулирование насы- щенности	12	201.16-6
K174УП1М	Усилитель	Усиление яркости, ре- гулирование яркости и контрастности, стабили- зация уровней	12	201.16-6
K174ГЛ1А	Генератор сигналов	ЗГ кадровый разверт- ки, регулирование ам- плитуды	25	238.16-2
K224УП1	Усилитель	Усиление сигнала цветности	12	115.9-1
K224ТП1	Триггер	Коммутирование им- пульсов	12	115.9-1
K245УП1	Усилитель	УПЧМ, регулировка усиления	12	206.14-2
K245УП2	»	Видеодетектирование	12	206.14-2
K245ПН1	Преобразова- тель напряжения	АРУ	12	206.14-2
K306ФЕ1Б	Фильтр полосо- вой	Полосовая фильтра- ция	—	151.15-2
K416УН1	Усилитель	Видеоусиление	12; 150	«Орнамент»

Тип ИМС	Вид ИМС	Функциональное назначение	Напряжение питания, В	Тип корпуса
K416KH1	Коммутатор напряжения	Переключение каналов	12	«Орнамент»
K416CP1	Схема сравнения	Амплитудная селекция	12	»
Для магнитофонов				
K157УП1, УП2	Усилитель	Микрофонный усилитель, предусилитель	12	201.14-1
K157УЛ1Б	»	Усилитель воспроизведения	9	201.14-1
K157ДА1	Детектор амплитудный	Двухполупериодный преобразователь напряжения	15	201.14-1
K157УД2	Усилитель операционный	ОУ универсальный	±15	201.14-1
K174ХАЗБ	Усилитель	Шумоподавление	15	238.16-1
K237УЛ3	»	Усилитель записи-воспроизведения	5	«Кулон»
K515УЕ1А	»	Усилитель-повторитель электретных микрофонов	1.2	КТ21
K245АФ1	Формирователь импульсов	Формирование и усиление сигналов индукционных датчиков	9	206.14-3
K245БП1 БП2	Схема задержки	Задержка импульсов	9	206.14-3
K245УЛ1	Усилитель	Усиление записи	9	206.14-3
K245ГС1	Генератор гармонических сигналов	Генератор стирания	9	2115.14-1

усилителей низкой, высокой и промежуточной частот (УНЧ, УВЧ и УПЧ) с автоматической регулировкой усиления (АРУ), детекторов, гетеродинов, ограничителей и преобразователей.

Повышение степени интеграции и расширение функциональных возможностей полупроводниковых ИМС позволяет создавать в едином технологическом цикле целые функциональные узлы радиоприемной аппаратуры. Так, ИМС K174ХА10 представляет собой многофункциональное устройство, предназначенное для построения однокристалльного супергетеродинного радиоприемника. Она обеспечивает усиление ВЧ-, ПЧ- и НЧ-сигналов, преобразование частоты, демодуляцию АМ- и ЧМ-сигналов. ИМС двойного балансного перемножителя функции типа K174ПС1 предназначена для преобразования частоты диапазона УКВ. Для декодирования стереосигналов с полярной модуляцией предназначена ИМС K174ХА14.

Одним из перспективных направлений создания элементной базы радиоприемников является разработка ИМС с использова-

нием принципа фазовой автоподстройки частоты (ФАПЧ). Например, ИМС К174ХА12, реализующая этот принцип, содержит два фазовых детектора на основе АП, фильтр нижних частот, генератор, управляемый напряжением, и усилитель низкой частоты на основе дифференциального усилителя и эмиттерного повторителя. Данная ИМС имеет широкое применение также в синтезаторах частот, следящих фильтрах и других устройствах.

ИМС для телевизионных приемников охватывают широкую номенклатуру микросхем различного функционального назначения (см. табл. 7.8), на базе которых разрабатывают отдельные блоки черно-белых и цветных телевизоров: селектор каналов, тракты изображения, УПЧ, цветности и насыщенности цветов, строчной и кадровой развертки. Дальнейшим направлением их совершенствования является разработка ИМС цифровой обработки составляющих цветного изображения.

ИМС для магнитофонов включает в себя микросхемы, предназначенные для построения радиоприемных устройств, и ряд микросхем, специально предназначенных для этих целей (серий 174, 237, 245 и 513).

Кроме того, в настоящее время разработано большое количество ИМС мощных и предварительных усилителей низкой частоты, которые применяют в различных каскадах (выходных, предоконечных и входных) в разных типах радиоприемных устройств. Это в основном ИМС УНЧ серии 174 с выходной мощностью от 1 до 15 Вт, а также ИМС предварительных усилителей с улучшенными характеристиками серии 538.

Применение ИМС данного класса позволяет не только уменьшить габариты и упростить процесс изготовления различных радиоприемных устройств, но также повысить их функциональную насыщенность и надежность работы.

§ 7.7. АНАЛОГОВЫЕ КОММУТАТОРЫ И КЛЮЧИ

● ИМС аналоговых коммутаторов и ключей предназначены для коммутации электрических сигналов, поступающих по различным каналам с разделением времени. ИМС коммутаторов представляют собой набор аналоговых ключей с внутренними цифровыми схемами управления.

Количество коммутируемых каналов определяется числом ключей в ИМС и для современных ИМС составляет 4—16.

Разрабатывают ИМС коммутаторов в основном на базе МДП-транзисторов, работающих в режиме аналоговых управляемых ключей. Схема управления разрабатывается по принципу обеспечения управления как отдельными каналами, так и их группой. Управление осуществляется по коду, поступающему на входы схемы управления.

Основные параметры наиболее распространенных ИМС аналоговых коммутаторов, выпускаемых отечественной промышленностью, приведены в табл. 7.9.

Параметры ИМС аналоговых коммутаторов

Обозначение ИМС	Примечание	Технология	Число каналов	$U_{н.п.}, В$	$U_{ком}, В$	$I_{ком}, мА$	$R_{отк}, Ом$	$t_{вкл}, мкс$	$I_{ут.вх}, нА$	$I_{ут.вых}, нА$	$I_{пот}^U, мкА$	$I_{пот}^I, мкА$	$U_{вх}^I, В$	$U_{вх}^I, В$
K590KH1 KP590KH1	— —	КМОП	8	+5—15	± 5	10	500	1	50	50	3,5 мА	3,5 мА	0—0,8	3,6—5,5
K590KH3 KP590KH3	—	КМОП	4×2	± 15	± 15	20	300	0,3	50	70			0—0,8	4—16,5
K590KH6 KP590KH6	С управлением (дешифраторов)	КМОП	8	± 15	± 15	20	300	0,3	50	70	3,5 мА	3,5 мА	0—0,8	4—16,5
K590KT1 KP590KT1	Со схемой управления	КМОП	4	9		5	100	0,03	50	50			0—0,8	7,7—12
K591KH2	Сдвоенный коммутатор с управлением	КМОП	8×2	± 15	± 15	20	300	0,3	50	70	20—100	20	0—0,8	4
K591KH3	С дешифратором	КМОП	16	± 16	± 15	20	270	0,3	50	70	20—100	20	0—0,8	4
K591KH1	С последовательной выборкой канала	КМОП	16	± 15 +5	± 5	5	450	2,5	50	50	—	—	0—0,8	3,6—5,6
K543KH1	С последовательным кодом	p-МОП	16	—15 +5 +12	± 12	10	200	1	20	50	1,2(1) 0,3(2) 22(3)	—	0,4	2,4—7,7
K543KH2	Двухгрупповой с управлением параллельным кодом	p-МОП	16 8	—15 +5 +12	± 12	10	350	1,2	20	50	1,7(1) 0,5(2) 2,8(3)	—	0,4	2,4—7,7

Обозначение ИМС	Примечание	Технология	Число каналов	$U_{и.п.}, В$	$U_{ком}, В$		$R_{отк}, Ом$	$t_{вкл}, мкс$	$I_{ут. вх}, нА$	$I_{ут. вых}, нА$	$I_{пот}^0, мкА$	$I_{пот}^1, мкА$	$U_{вх}^1, В$	$U_{вх}^1, В$
K190КТ1 K190КТ1П	—	p-МОП	5	—	± 10	10	300	—	200	50	—	4мА	—6	—
K190КТ2 K190КТ2П	—	p-МОП	2×2	—25	± 10	50	50	—	150	50	—	4мА	—6	—
KP190КТ3	—	p-МОП	6	—25	± 10	10	300	—	200	500	—	4мА	—6	—

ИМС аналоговых коммутаторов широко используются в аппаратуре для передачи информации, поступающей от нескольких датчиков на устройства их обработки, в том числе на МП и АЦП.

§ 7.8. БИС цифроаналоговых и аналого-цифровых преобразователей

● Для преобразования аналоговых сигналов в цифровой эквивалент используют аналого-цифровые преобразователи (АЦП), а для обратного преобразования цифровых уровней в аналоговые — цифроаналоговые преобразователи (ЦАП).

Развитие техники АЦП и ЦАП осуществлялось поэтапно — от простых наборов ИМС, на базе которых конструировали преобразователи, до создания БИС АЦП и БИС ЦАП по различным технологиям.

Цифроаналоговые преобразователи. БИС ЦАП условно подразделяют на две группы:

1) ЦАП с резистивными матрицами;

2) безматричные ЦАП.

По способу формирования сигнала БИС ЦАП первой группы подразделяют на два типа: с суммированием токов и с делением напряжения, а БИС второй группы — также на два типа: с активными делителями тока и стохастические.

Основными параметрами БИС ЦАП являются:

разрешающая способность, определяемая числом разрядов N и максимальным выходным напряжением $U_{шк}$, — $\delta_{шк} = U_{шк} / (2^N - 1)$; абсолютная погрешность $\delta_{шт}$, определяемая отклонением значения выходного напряжения (тока) от номинального (расчет-

Обозначение ИМС	Примечание	Технология	Число каналов	$U_{н.п.}, В$	$U_{ком}, В$		$R_{отк}, Ом$	$I_{вкл}, мкА$	$I_{ут.вх}, нА$	$I_{ут.вх}, нА$	$I_{пот}, мкА$	$I_{пот}, мкА$	$U_{вх}, В$	$U_{вх}, В$
К190КТ1 К190КТ1П	—	p-МОП	5	—	± 10	10	300	—	200	50	—	4мА	—6	—
К190КТ2 К190КТ2П	—	p-МОП	2×2	—25	± 10	50	50	—	150	50	—	4мА	—6	—
КР190КТ3	—	p-МОП	6	—25	± 10	10	300	—	200	500	—	4мА	—6	—

ИМС аналоговых коммутаторов широко используются в аппаратуре для передачи информации, поступающей от нескольких датчиков на устройства их обработки, в том числе на МП и АЦП.

§ 7.8. БИС ЦИФРОАНАЛОГОВЫХ И АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ

● Для преобразования аналоговых сигналов в цифровой эквивалент используют аналого-цифровые преобразователи (АЦП), а для обратного преобразования цифровых уровней в аналоговые — цифроаналоговые преобразователи (ЦАП).

Развитие техники АЦП и ЦАП осуществлялось поэтапно — от простых наборов ИМС, на базе которых конструировали преобразователи, до создания БИС АЦП и БИС ЦАП по различным технологиям.

Цифроаналоговые преобразователи. БИС ЦАП условно подразделяют на две группы:

- 1) ЦАП с резистивными матрицами;
- 2) безматричные ЦАП.

По способу формирования сигнала БИС ЦАП первой группы подразделяют на два типа: с суммированием токов и с делением напряжения, а БИС второй группы — также на два типа: с активными делителями тока и стохастические.

Основными параметрами БИС ЦАП являются:

разрешающая способность, определяемая числом разрядов N и максимальным выходным напряжением $U_{шк}, — \delta_{шк} = U_{шк} / (2^N - 1)$;
абсолютная погрешность $\delta_{пш}$, определяемая отклонением значения выходного напряжения (тока) от номинального (расчет-

ного), соответствующая последнему шагу преобразования и измеряемая в единицах младшего значащего разряда (МЗР);

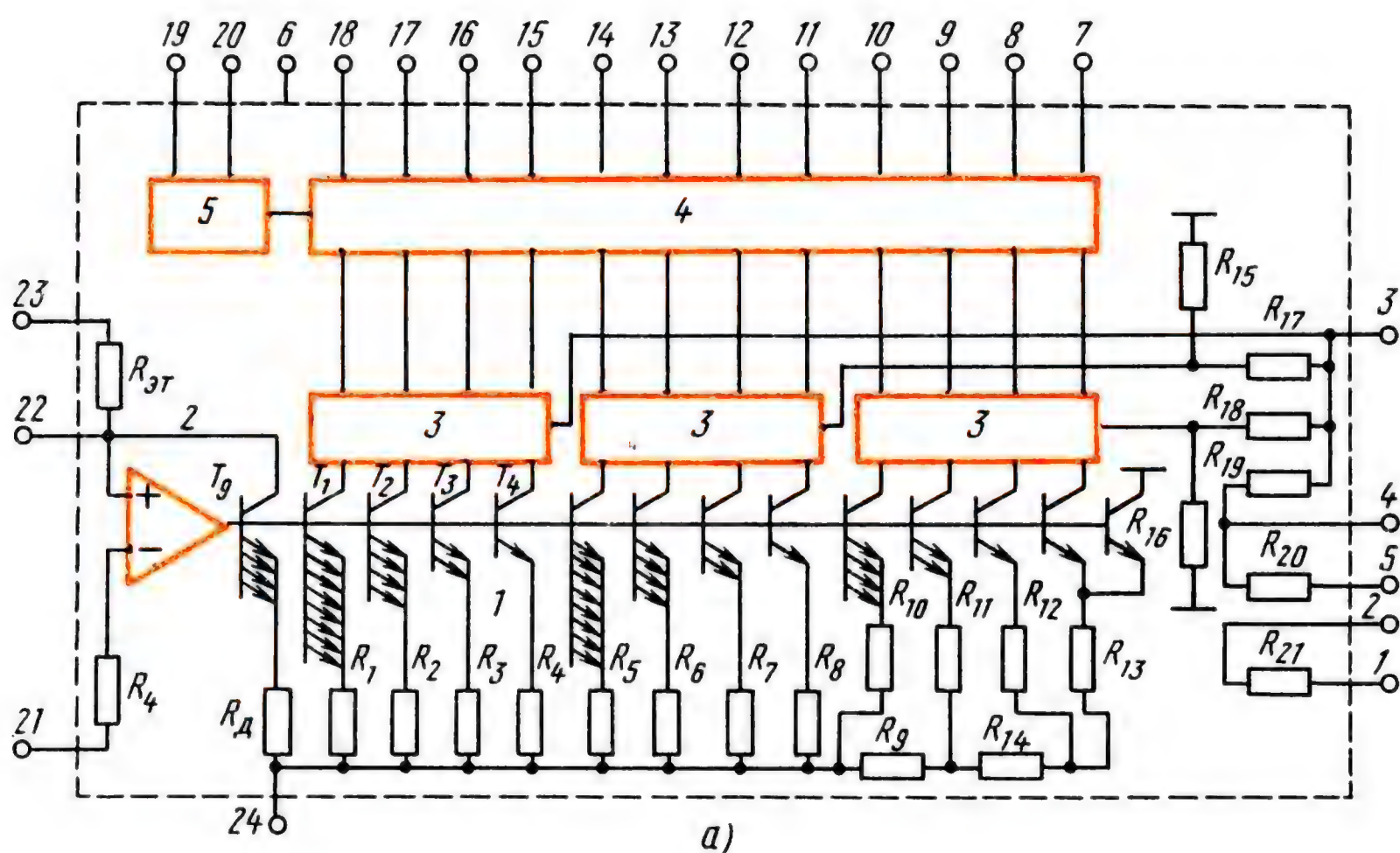
нелинейность $\delta_{\text{л}}$, определяемая как наибольшее отклонение выходного сигнала от прямой линии абсолютной точности;

дифференциальная нелинейность $\delta_{\text{л. диф}}$, определяемая минимальной разностью погрешности нелинейности двух соседних квантов преобразования;

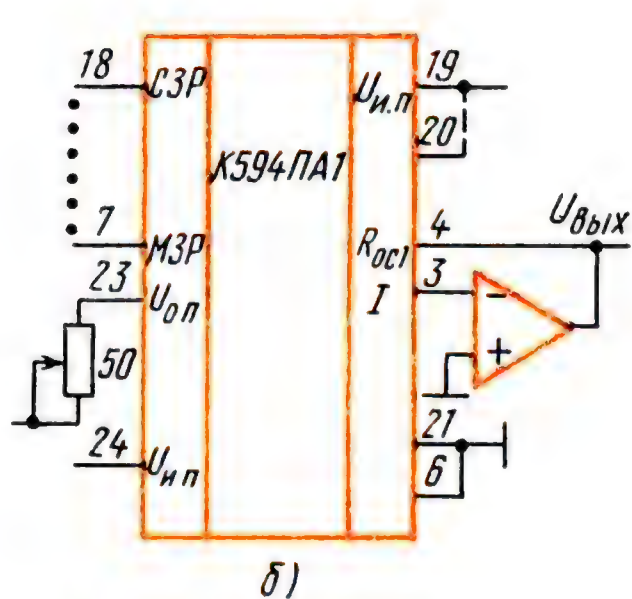
время установления выходного напряжения или тока $t_{\text{уст}}$, определяемое как интервал времени от подачи входного кода до вхождения входного сигнала в пределы наперед заданной зоны ошибки вокруг окончательного требуемого аналогового уровня;

максимальная частота преобразования $f_{\text{прб}}$, при которой параметры ЦАП соответствуют заданным значениям.

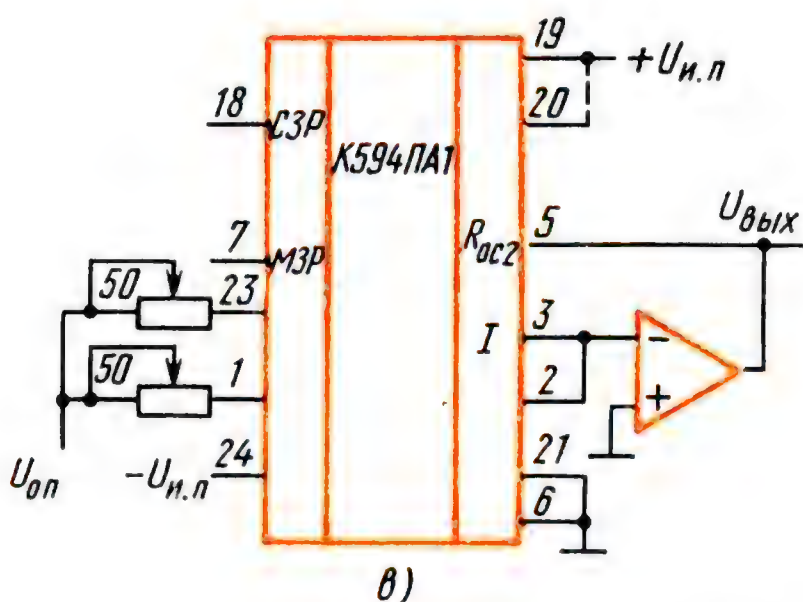
БИС ЦАП разрабатывают и изготавливают по таким технологиям, по которым изготавливаются другие ИМС, предназначенные для совместного применения.



а)



б)



в)

Рис. 7.14. Функциональная схема (а) и схемы включения (б, в) БИС ЦАП К594ПА1

Структурное построение ЦАП рассмотрим на примере БИС К594ПА1, представляющей собой 12-разрядный ЦАП параллельного двоичного кода в выходные уровни тока (рис. 7.14, а). БИС содержит три группы элементов, объединенных между собой на выходе делителями тока. Каждая группа — это четырехразрядный ЦАП с суммированием токов. БИС состоит из источников токов 1, схемы формирования опорного напряжения 2, токовых ключей 3, схемы сдвига (смещения) входных уровней 4; преобразователя напряжения источника питания 5. Для преобразования выходного тока ЦАП в уровни выходного напряжения ($0 - U_{шк}$) используют совместное включение данной БИС с ИМС ОУ. Схема включения БИС ЦАП в режиме получения однополярного сигнала для работы с цифровыми ТТЛ-ИМС приведена на рис. 7.14, б, а в режиме получения однополярного выходного тока — на рис. 7.14, в. Наряду с таким построением разрабатывают БИС ЦАП с входными аналоговыми перемножителями, например К572ПА1, К572ПА2. Основные параметры наиболее распространенных отечественных БИС ЦАП приведены в табл. 7.10.

Т а б л и ц а 7.10

Параметры БИС ЦАП

Тип ИМС	Число разрядов	$t_{уст.}$ мкс	$\delta^*_{л}, \%$	$\delta^*_{пш}, \%$	$U_{и.п.}$ В	$U_{оп.}$ В	$I_{пот.}$ мА	Технология
К572ПА1 (А—Г) К572ПА (А—Г)	10	5	A±0,1 Б±0,2 В±0,4 Г±0,8	+3**	5—17	±17	2	ТТЛ КМОП
КР572ПА2 (А—В)	12	15	A±0,025 Б±0,05 В±0,1	+0,5	5 (15)	±15	2 (2)	ТТЛ КМОП
К594ПА1	12	3,5	±0,024	—	5 (15)	9—11	25 (35)	КМОП, ТТЛ
К1108ПА1 (А—Б)	12	A-0,4 Б-0,7	±0,024	±0,3	5 (—15)	2,2—10,5	15 (46)	ТТЛ
К1118ПА1	8	20 нс	±0,19	—	—5,2	—	130	ЭСЛ

* От полной шкалы.
** В единицах МЗР.

Аналого-цифровые преобразователи. По структуре построения БИС АЦП подразделяют на АЦП с применением ЦАП и без них. Основными характеристиками БИС АЦП являются: разрешающая способность, определяемая разрядностью и максимальным диапазоном входного (аналогового) напряжения (полной шкалой);

точность, определяемая абсолютной погрешностью полной шкалы $\delta_{\text{пш}}$, нелинейностью и дифференциальной нелинейностью (определяется как для ЦАП, но по отношению к входному сигналу);

быстродействие, характеризующееся временем преобразования $t_{\text{прб}}$.

В настоящее время наибольшее распространение получили БИС АЦП с ЦАП развертывающего типа, в которых аналоговый сигнал преобразуется в цифровой последовательно, начиная с самого младшего значения до уровня, пока выходное аналоговое напряжение ЦАП не сравнится с входным аналоговым напряжением АЦП, а также БИС АЦП последовательного приближения со счетчиком.

На рис. 7.15 приведена функциональная схема БИС 10-разрядного быстродействующего АЦП последовательного приближения К1108ПВ1, работающего совместно с цифровыми ТТЛ-ИМС. БИС содержит ЦАП 1, регистр последовательного приближения 2, входной регистр на три состояния 3, тактовый генератор 4, источник опорного напряжения 5, компаратор 6, ОУ 7. Данная БИС предусматривает работу в 10- и 8-разрядных режимах с внутренним и внешним источниками опорного напряжения.

К БИС АЦП без применения ЦАП относятся АЦП двойного интегрирования и параллельного действия, например КР572ПВ2, К1107ПВ1, К1107ПВ2 и др. Параметры наиболее распространенных БИС АЦП отечественного производства приведены в табл. 7.11.

Отметим, что при обработке аналоговых сигналов, изменяющихся с частотой, соизмеримой или большей, чем скорость работы АЦП, из аналогового сигнала необходимо делать выборки, для чего применяют ИМС выборки и хранения аналогового сигнала, например КР1100СК2.

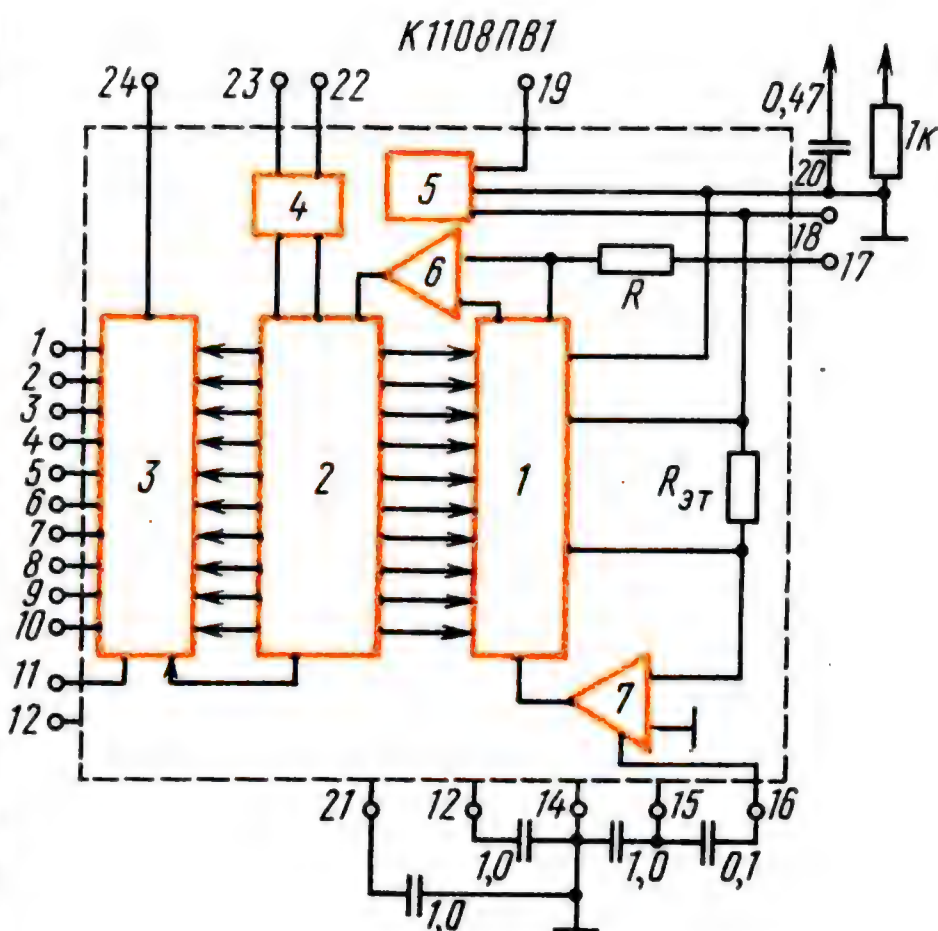


Рис. 7.15. Функциональная схема БИС АЦП типа К1108ПВ1

Параметры БИС АЦП

Тип БИС	Число разрядов	$\delta_{\text{л}}, \%$ (МЗР)	$\delta_{\text{л.диф}}, \%$ (МЗР)	$\delta_{\text{пш}}, \%$ (МЗР)	$t_{\text{прб}},$ мкс	$U_{\text{н.п}}, \text{В}$	$U_{\text{оп}}, \text{В}$	$U_{\text{вх}}, \text{В}$	$U_{\text{вых}}^0, \text{В}$	$U_{\text{вых}}^1, \text{В}$	$I_{\text{пот}}, \text{мА}$
К572ПВ1 А Б В	12	0,00976 0,0976 0,3506	0,0488 0,0976 0,1953	(± 3)	170	$5 \pm 5\%$ $15 \pm 1\%$	± 15				3(1) 5(2)
К572ПВ2 А Б В	8,5			(± 1) (± 3) (± 5)		$5 \pm 5\%$ $15 \pm 1\%$	± 15	max	$I_{\text{вых}} = 5 \text{ мА}$	$I_{\text{вых ст.разр}} = 10 \text{ мА}$	1,8
К1113ПВ1 А Б В	10	(1) (2) (4)	(1) (2) (3/4)			$5 \pm 5\%$ $-15 + 5\%$	± 10				
К1107ПВ1	16	($\pm 1/2$)	(0,781)	$\pm 0,1$	0,1	$5 \pm 5\%$ $-6 \pm 3\%$	$-2,2$ 0,2	$6 - 0,2$	0,4	2,4	30 150
К1107ПВ2	8		($\pm 1/2$)		0,2	$5 \pm 5\%$ $-6 \pm 3\%$	$-2,1$ $-0,1$	$0 - 2$	0,4	2,4	35(1) 450(2) 35(ОП)
К1108ПВ1	10	(0,75)	(1)	(8)	1	$5 \pm 5\%$ $-5,2 \pm$ $\pm 3\%$	4,096	$-0,1$ $+ 4,2$	0,4	2,4	50(1) 90(2)
К1107ПВ3	6	($\pm 1/4$)			20 нс	$+5,0$ $-5,2$	$2,4 - 2,6$ $2,4 - 2,6$		$-2 \div -1,5$	$-1,1 \div -0,6$	60(1) 80(2) 60(ОП1) 60(ОП2)

§ 7.9. ИНТЕГРАЛЬНЫЕ СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ

● Для обеспечения стабильности передаточных характеристик всех звеньев микроселектронной аппаратуры применяют интегральные стабилизаторы питающих напряжений.

Основными параметрами ИМС стабилизаторов напряжения являются: коэффициент нестабильности по напряжению $K_{нU}$, коэффициент нестабильности по току $K_{нI}$, коэффициент сглаживания пульсации $K_{с.г.}$, максимальное выходное напряжение $U_{вых}$, диапазон регулируемых напряжений $\Delta U_{вых}$, потребляемая мощность $P_{рас.}$

Разрабатывают следующие ИМС стабилизаторов напряжения: универсальные, работающие с внешней схемой делителя (К142ЕН1А — К142ЕН5); с фиксированным выходным напряжением (К142ЕН6А — К142ЕН9В); ключевых стабилизаторов (К142ЕП1А, К142ЕП1Б), работающие при повышенных выходных токах.

В качестве примера на рис. 7.16, а приведена электрическая

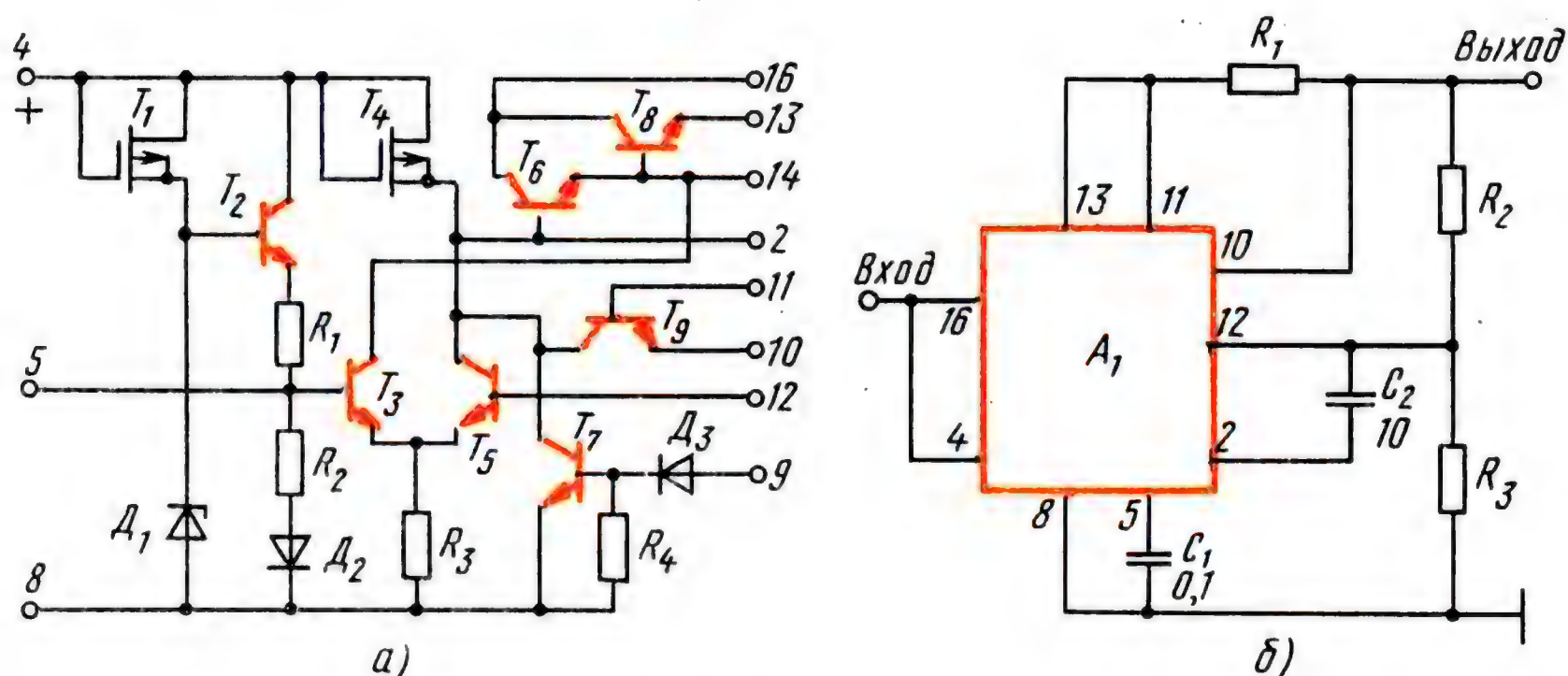


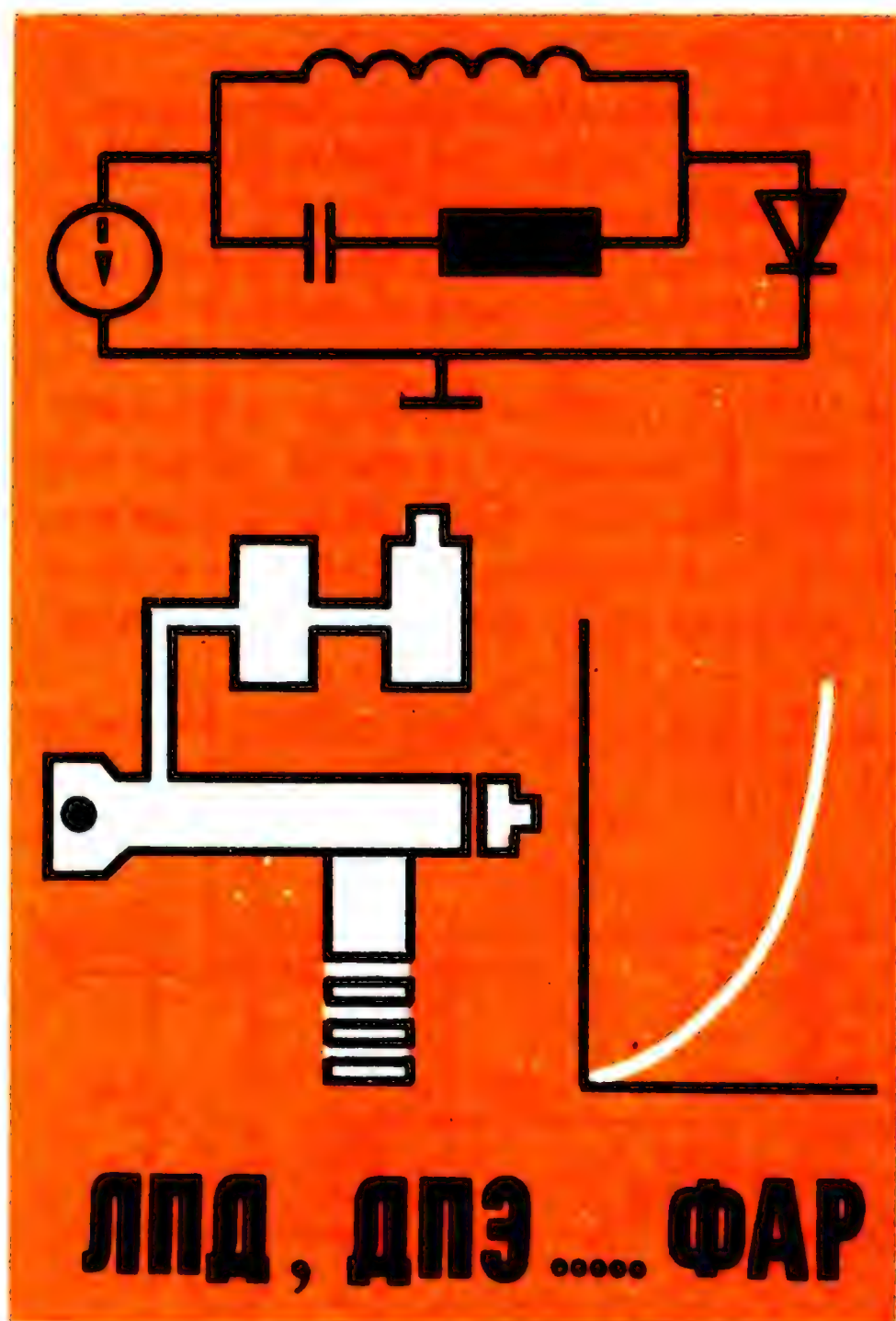
Рис. 7.16. Электрическая схема (а) и схема включения (б) ИМС стабилизатора напряжения К142ЕН1-2А

схема ИМС стабилизатора регулируемого напряжения компенсационного типа, а на рис. 7.16, б — основная схема его включения с внешним делителем для получения напряжения $U_{вых} = 3 \div 12$ В силой тока $I_{н\max} = 150$ мА, с $K_{нU} = 0,3\%/В$ и $K_{нI} = 0,5\%/А$.

Совершенствование ИМС стабилизаторов напряжения идет по пути повышения их стабильности и увеличения тока нагрузки.

8 Глава

Интегральные микросхемы диапазона СВЧ



§ 8.1. ОСНОВНЫЕ ОПРЕДЕЛЕНИЯ И МЕТОДЫ ИНТЕГРАЦИИ

Интегральные микросхемы СВЧ представляют класс ИМС, выполняющих функции генерирования, усиления и преобразования электромагнитных колебаний в диапазоне СВЧ — условно от 300 МГц (длина волны в свободном пространстве равна 1 м) до 3000 ГГц ($\lambda = 10^{-4}$ м).

В зависимости от соотношения между линейными размерами элементов СВЧ-ИМС и рабочей длиной волны λ различают элементы с сосредоточенными и распределенными параметрами. Первые имеют размеры, пренебрежимо малые по сравнению с λ (менее $0,1\lambda$); к ним относятся полупроводниковые диоды, транзисторы, а в области сравнительно больших длин волн — катушки индуктивности, конденсаторы и резисторы невысоких номиналов. Чаще всего такие элементы изготавливают на подложке СВЧ-ИМС по пленочной технологии.

● Наиболее характерным признаком СВЧ-ИМС является использование цепей с распределенными параметрами, которые служат в качестве линий передачи электромагнитных колебаний, либо поступающих на вход СВЧ-ИМС, либо вырабатываемых ею.

Широкое применение в СВЧ-ИМС получили микрополосковые линии передачи. К достоинствам СВЧ-ИМС на основе этих линий относятся: возможность автоматизации процесса производства с применением техники печатных схем и изготовления сложных функциональных устройств; небольшие габариты и масса; широкополосность; относительная простота изготовления.

Перспективными для применения в СВЧ-ИМС являются также щелевые линии и компланарные волноводы, их использование в ряде случаев облегчает задачу включения в СВЧ-ИМС активных и пассивных элементов.

СВЧ-ИМС подобно низкочастотным интегральным микросхемам могут быть полупроводниковыми или гибридными. Для полупроводниковых ИМС активные элементы выращивают на поверхности полупроводниковой подложки или в ее объеме, а пассивные элементы и контакты к активным элементам изготавливают нанесением металлической пленки в областях, где удален эпитаксиальный слой. Полупроводниковые СВЧ-ИМС из-за низкого процента выхода годных схем, технологических трудностей и больших потерь имеют ограниченное применение. Однако такие важные преимущества полупроводниковых СВЧ-ИМС, как малые величины паразитных связей и возможность их контроля, дают основание полагать, что в будущем они получат более широкое распространение, особенно в миллиметровом диапазоне.

Сложность технологии производства приборов СВЧ не позволяет сразу перейти к высоким степеням интеграции на основе технологии пленочных или полупроводниковых микросхем. Практическое использование пока находят преимущественно гибридные СВЧ-ИМС ограниченного функционального назначения с небольшим числом активных элементов.

В гибридных СВЧ-ИМС активные элементы включают как дискретные, заранее изготовленные одним из методов полупроводниковой технологии. В основном применяют *планарные приборы*, которые можно монтировать с линией двояко: последовательно — в разрыв микрополоскового проводника, либо параллельно — между ними и металлизированной (заземленной) нижней поверхностью подложки. Активные приборы располагают как на поверхности подложки, так и в ее объеме (в углублениях или отверстиях).

Наибольшее распространение получили гибридные СВЧ-ИМС в диапазоне частот от 1 до 15 ГГц, изготавливаемые на *диэлектрических* или *ферритовых подложках*. Пассивные элементы образуют осаждением тонких или толстых пленок, а активные (в корпусном или бескорпусном исполнении) крепят к подложке и присоединяют к пассивной части схемы.

СВЧ-ИМС имеют ряд преимуществ перед обычными СВЧ-схемами. К ним прежде всего относится существенное уменьшение габаритов и массы. Плоская конструкция СВЧ-ИМС очень удобна при размещении в аппаратуре и дешевле по сравнению с обычными схемами — волноводными и коаксиальными.

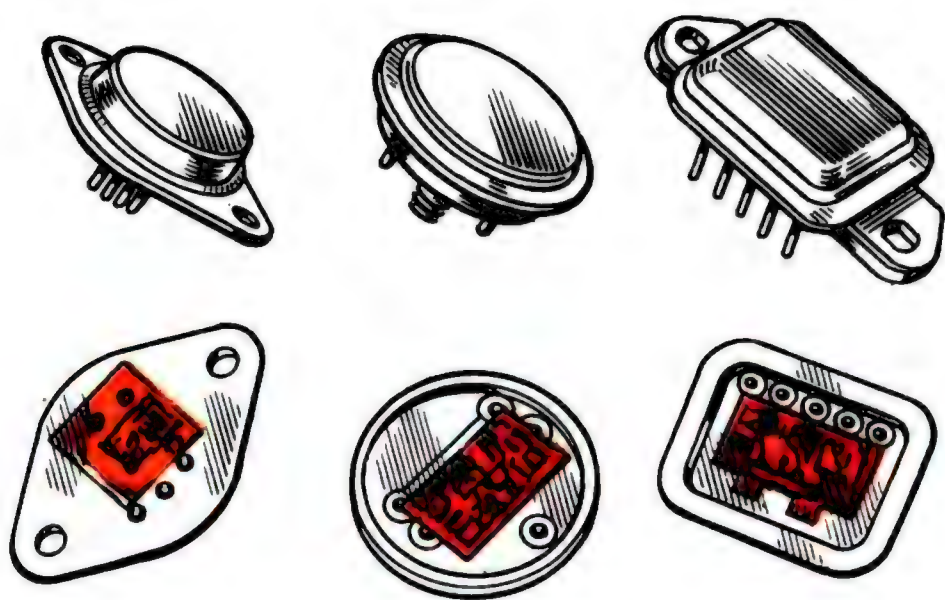


Рис. 8.1. Общий вид некоторых гибридных СВЧ-ИМС

Благодаря прочному соединению отдельных элементов друг с другом и подложкой надежность интегральных СВЧ-ИМС выше по сравнению с обычными схемами. Общий вид некоторых типов гибридных СВЧ-ИМС показан на рис. 8.1.

§ 8.2. ЭЛЕМЕНТЫ СВЧ-ИМС

Устройства СВЧ используются в аппаратуре радиолокации, связи, телеуправления и др., где они связаны с передачей мощности СВЧ на большие расстояния или приемом сигналов от удаленных источников. Поэтому габариты устройств СВЧ определяются размерами антенны, которые должны быть значительно больше длины волны, а также размерами источников питания. Оптимальным для приемопередающих устройств является создание фазированных антенных решеток, состоящих из большого числа однотипных модулей. Такие решетки позволяют суммировать в пространстве мощность большого числа источников излучения, электрически изменять диаграмму направленности антенны, осуществлять самонастраивание схем, передающих информацию в нужном направлении, и т. д.

Линейные размеры элементарного модуля должны быть порядка половины длины волны. Это и определяет требования к размерам отдельных элементов СВЧ, составляющих принципиальную электрическую схему модуля. В общем случае один приемопередающий модуль должен включать передатчик, приемник, коммутирующее устройство, преобразователь напряжения и излучатель, к которым часто добавляют систему кодирования и обработки информации. В сумме такой модуль должен содержать до 100 активных элементов в объеме порядка $0,1\lambda^3$. Если учесть, что в этот объем должны входить также необходимые пассивные элементы, то для линейных размеров активных элементов получаются значения $l \approx 0,01 \div 0,1\lambda$. Если $\lambda = 3$ см, то длина l составляет 0,3—3 мм. Эти цифры характеризуют предельную степень миниатюризации, достаточную для большинства применений устройств СВЧ. Практически допустимы еще большие размеры элементов, поскольку принципиально ограничены (рабочей длиной волны) поперечные размеры модуля, а его толщина может значительно превышать половину длины волны.

Таким образом, анализ необходимых линейных размеров элементов СВЧ схем показывает практическую возможность интеграции на основе гибридных микросхем, использующих комбинацию готовых полупроводниковых приборов (активных элементов) и пленочных пассивных элементов.

● Пассивные элементы СВЧ-ИМС (конденсаторы, индуктивности, резонаторы, элементы связи, нагрузки и т. д.) могут быть как с распределенными параметрами (в виде отрезков и комбинаций полосковых линий), так и с сосредоточенными параметрами.

Широко применяются в гибридных СВЧ-ИМС объемные керамические микроконденсаторы, микрорезисторы, изготавливаемые на отдельных керамических или полупроводниковых подложках, и даже объемные элементы типа электрически перестраиваемых резонаторов из железоиттриевого граната. Применение элементов с сосредоточенными параметрами наиболее целесообразно в длинноволновой части сантиметрового и дециметрового диапазонов, где размеры полосковых линий уже велики, а размеры элементов с сосредоточенными параметрами еще не слишком малы и их можно реализовать без больших затруднений.

В качестве активных элементов СВЧ-ИМС могут служить полупроводниковые приборы СВЧ, выполняющие при низких уровнях мощности все основные радиотехнические функции. Эти приборы в бескорпусном исполнении малы (объем не превышает долей кубического миллиметра) и хорошо вписываются в гибридные микросхемы. В гибридных СВЧ-ИМС уже применяются СВЧ-усилители на транзисторах, генераторы на транзисторных цепочках, лавинно-пролетных диодах и диодах Ганна, переключатели и фазовращатели на диодах *p-i-n*- и *p-n*-типов, смесители на диодах с барьером Шотки и т. д.

Рассмотрим более подробно отдельные элементы СВЧ-ИМС.

§ 8.3. ПОДЛОЖКИ СВЧ-ИМС

Подложка является одним из основных элементов СВЧ-ИМС и в значительной степени определяет их параметры. К подложкам предъявляется ряд требований, главными из которых являются: высокая диэлектрическая проницаемость ($\epsilon \geq 10$), малые диэлектрические потери ($\operatorname{tg} \delta < 1 \cdot 10^{-4}$); стабильность диэлектрической проницаемости в широком диапазоне частот (10^8 — 10^{10} Гц) и температур ($-80 \div +200^\circ\text{C}$); минимальная пористость (0,5—1,0%); высокая чистота поверхности (до 12—13-го класса чистоты); хорошее сцепление с проводниками схемы; высокая диэлектрическая прочность; хорошая теплопроводность. Характеристики материалов подложек СВЧ-ИМС приведены в табл. 8.1.

● Для обеспечения стабильности параметров микросхемы диэлектрическая проницаемость материала подложки не должна зависеть от частоты и температуры; толщина подложки должна быть постоянной по всей площади.

Для уменьшения размеров СВЧ-ИМС необходимо выбирать материал подложки с более высокой диэлектрической проницаемостью. Размеры проводников линии (длина и ширина) находятся в обратно пропорциональной зависимости от корня квадратного

Характеристики материалов подложек СВЧ-ИМС

Материал	Марка диэлектрика	Диэлектрическая проницаемость	$\operatorname{tg} \delta \times 10^4$	Теплопроводность, Вт/(м $\times$ град)	КТЛР $\times 10^7$, град $^{-1}$	ТК $\epsilon \cdot 10^6$, °С
Оксид алюминия:						
99,7%	Поликор	$9,6 \pm 0,2$	1	31,5	80 ± 5	76,5
98%	Сапфирит	$9,5 \pm 0,2$	1	21	62 ± 5	134
99,6	ГМ	$9,5 \pm 0,2$	1	7—21	62—66	175
99,8%	A-995	9,7	1	21	60 ± 5	155
94,4%	22ХС	$9,3 \pm 0,3$	15	13,8	60 ± 5	81,5
95,3%	ВГ-1	9,3	10	10,1	—	—
100%	Сапфир	11,7	1	25—40	50—60	—
Оксид бериллия						
97%	Брокерит-9	6,6	4	160—210	75—93	79,5
Ситалл	СТ32-1	10,0	4	1,0	32	—
	СТ38-1	$7,25 \pm 0,15$	4	1,3	38	86,2
Плавленый кварц		$3,82 \pm 0,1$	1	1	6—9	5,5
Феррит	С5-1					
	10СЧ	14,8	70	2,59	490—610	—
	30СЧ-3	15,5	30	—	866	—
	60СЧ	12,6	40	—	670	—
Рутил		89 (⊥ оси)	20	—	71—92	—800
		173 (оси)	20	1,0	32	—
Кремний высокоомный	—	11,7	150	90—150	42	—
Арсенид галлия	—	13,3	16	41	57	—
Титанат магния	ТМ-25	$25 \pm 1,5$	5	—	120	47

и диэлектрической проницаемости. Однако следует помнить, что длина согласованной линии и частота обратно пропорциональны, причем на более высоких частотах ($f > 30$ ГГц) размеры линии на подложке, имеющей диэлектрическую проницаемость порядка 10, настолько малы, что их дальнейшее уменьшение за счет использования материала с очень высокой диэлектрической проницаемостью затрудняет изготовление СВЧ-ИМС.

Из табл. 8.1 видно, что наибольшей теплопроводностью обладает оксид бериллия. Поэтому подложки из этого материала применяют в микросхемах, рассеивающих большое количество теплоты. Однако такую керамику трудно отшлифовать до высокой степени чистоты, в связи с чем подложки покрывают тонким слоем стекланной глазури, которая хорошо шлифуется. Ферриты в качестве подложек используют для элементов, обеспечивающих однонаправленное распространение электромагнитной волны (в циркуляторах, гираторах, фазовращателях и других вентильных устройствах). Основной недостаток ферритов — меньшая механическая прочность по сравнению с керамикой.

Наибольшее распространение для подложек СВЧ-ИМС получила алюмооксидная керамика. Этот материал имеет сравнитель-

но низкие диэлектрические потери, большую стабильность электрических параметров в диапазоне температур, а также невысокую стоимость. Для обеспечения хорошего согласования и малых диэлектрических потерь рекомендуется применять хорошо шлифующиеся подложки из сапфира. Подложки из титаната магния, имеющего высокую диэлектрическую проницаемость в сантиметровом диапазоне, целесообразно использовать, когда особенно важна стабильность диэлектрической проницаемости.

Важным фактором, определяющим механические и электрические характеристики СВЧ-ИМС, является чистота материала подложки. Например, алюмооксидная керамика при чистоте 99,6% имеет тангенс угла диэлектрических потерь в 10 раз меньший, чем при чистоте 95,3% (см. табл. 8.1). Более чистая керамика имеет значительно лучшие характеристики по прочности на сжатие, на излом при изгибе. Это объясняется тем, что керамика, не отличающаяся высокой степенью чистоты, содержит между отдельными зернами большое количество связующего материала с низкой механической прочностью.

Поверхность подложки должна быть хорошо обработана. Это особенно важно, когда на подложку наносят слои вакуумным напылением с последующей фотолитографией. В этом случае минимально достижимые значения ширины линий являются функцией чистоты поверхности подложки и толщины слоя металлизации, причем эти параметры взаимозависимы: чем выше качество обработки поверхности подложки, тем меньше получаемая ширина линии.

Влияние качества поверхности подложки очень важно учитывать при изготовлении тонкопленочных резисторов и конденсаторов. Сопротивление тонкопленочного резистора является функцией шероховатости подложки, если эта шероховатость, по меньшей мере, равна толщине резистивного слоя. На различных подложках можно получить одинаковые значения поверхностных сопротивлений только при условии, что шероховатость их поверхности одинакова. При изготовлении тонкопленочных конденсаторов во избежание электрического пробоя диэлектрика шероховатость подложки должна быть значительно меньше. В тех случаях, когда требуется особо гладкая поверхность подложки (например, при более высоких частотах), применяют сапфир.

Полупроводниковые материалы, такие, как арсенид галлия и кремний, мало пригодны для подложек на низких частотах (их проводимость сравнительно велика), но могут применяться на частоте выше 20 ГГц, так как на высоких частотах затухание быстро уменьшается. Для изготовления узкополосных электрических фильтров и высокочастотных резонаторов в нижней части диапазона СВЧ (до 2 ГГц) используют подложки из монокристаллического кварца. Кварц хорошо обрабатывается механически (ультразвуковое и алмазное сверление), хорошо металлизируется.

§ 8.4. МИКРОПОЛОСКОВЫЕ ЛИНИИ ПЕРЕДАЧИ СВЧ-ИМС

Микрополосковые линии передачи применяются в основном в СВЧ-ИМС с распределенными параметрами; в ряде случаев одна и та же схема может содержать элементы с сосредоточенными и распределенными параметрами.

Наибольшее распространение получила несимметричная микрополосковая линия передачи (рис. 8.2). Она наиболее проста в изготовлении, обладает малыми габаритами, имеет высокую надежность и сравнительно малые потери. О габаритах линии можно судить из следующего примера: микрополосковая линия с волновым сопротивлением 50 Ом на подложке из алюмооксидной керамики (диэлектрическая проницаемость $\epsilon \approx 10$) имеет ширину проводника $b = 0,6$ мм при толщине подложки $h = 0,635$ мм.

При проектировании СВЧ-ИМС следует учитывать, что рабочая частота микрополосковой микросхемы должна быть ниже критической частоты, определяемой по формуле

$$f_c = \frac{75}{h(\epsilon - 1)^{1/2}} \text{ [ГГц]}, \quad (8.1)$$

где h — толщина подложки, мм.

Например, для микрополосковой линии передачи, показанной на рис. 8.2, критическая частота равна 39,3 ГГц.

Важными параметрами микрополосковых линий передачи являются волновое сопротивление и затухание.

Волновое сопротивление несимметричной микрополосковой линии определяется из соотношения

$$Z_c = \frac{377}{\sqrt{\epsilon} \, b/h [1 + 1,735\epsilon^{-0,0724}(b/h)^{-0,836}]} \text{ [Ом]}. \quad (8.2)$$

На рис. 8.3 показана зависимость волнового сопротивления несимметричной микрополосковой линии передачи от ее геометрических размеров. Из рисунка видно, что с увеличением отношения ширины проводника к толщине подложки волновое сопротивление уменьшается. С увеличением диэлектрической проницаемости при постоянном отношении b/h волновое сопротивление также падает.

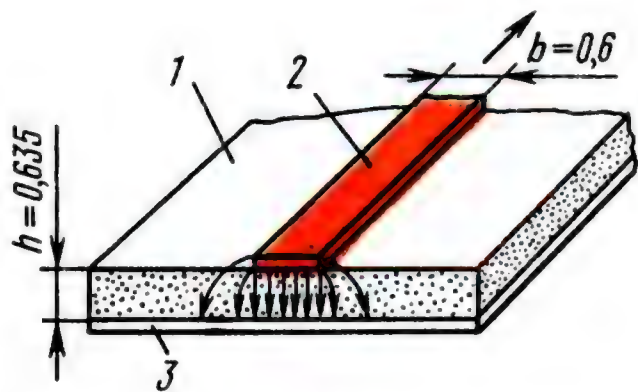


Рис. 8.2. Несимметричная микрополосковая линия передачи:

1 — подложка; 2 — тонкопленочный проводник; 3 — проводящий слой заземления

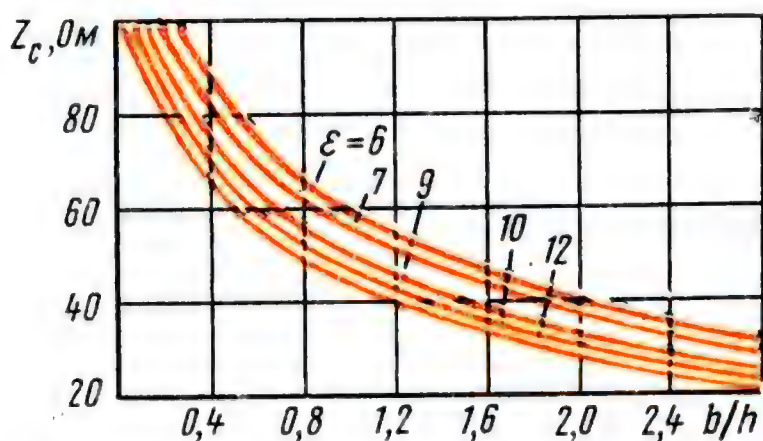


Рис. 8.3. Зависимость волнового сопротивления несимметричной микрополосковой линии от отношения b/h при различных значениях диэлектрической проницаемости

В микрополосковых линиях передачи затухание складывается из трех частей: затухание, определяемое потерями в проводнике (α_c); затухание, обусловленное потерями в диэлектрике (α_d); затухание вследствие излучения ($\alpha_{из}$). В микрополосковых линиях передачи СВЧ-ИМС затуханием вследствие излучения ввиду его малости можно пренебречь. При использовании подложки с высокой диэлектрической проницаемостью (например, из керамики) потери в диэлектрике можно также не учитывать. Поэтому затухание в микрополосковой линии передачи будет определяться лишь потерями в проводнике.

Затухание, обусловленное потерями в проводнике (омические потери), для несимметричной микрополосковой линии передачи определяют (в децибелах) по следующим формулам:

$$\alpha_c = \frac{8,68R_s}{2\pi Z_c h} \left[1 - \left(\frac{b_1}{4h} \right)^2 \right] \times \\ \times \left[1 + \frac{h}{b_1} + \frac{h}{\pi b_1} \left(\ln \frac{4\pi b}{t} + \frac{t}{b} \right) \right] \quad (8.3)$$

при $b/h \leq 1/2\pi$,

$$\alpha_c = \frac{8,68R_s}{2\pi Z_c h} \left[1 - \left(\frac{b_2}{4h} \right)^2 \right] \times \\ \times \left[1 + \frac{h}{b_2} + \frac{h}{\pi b_2} \left(\ln \frac{2h}{t} - \frac{t}{h} \right) \right] \quad (8.4)$$

при $1/2\pi < b/h \leq 2$,

где R_s — сопротивление поверхностного слоя на СВЧ, Ом/м²; t — толщина проводника; Z_c — волновое сопротивление, Ом.

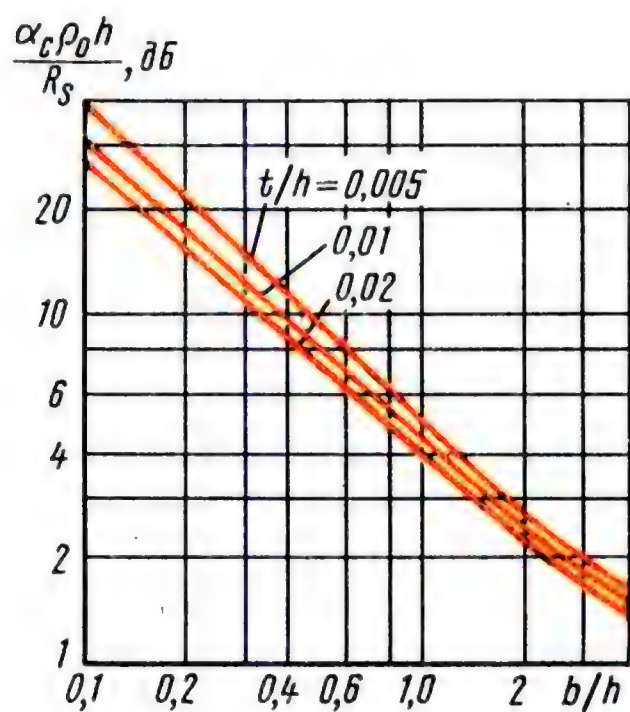


Рис. 8.4. Зависимость потерь несимметричной микрополосковой линии передачи от отношения b/h

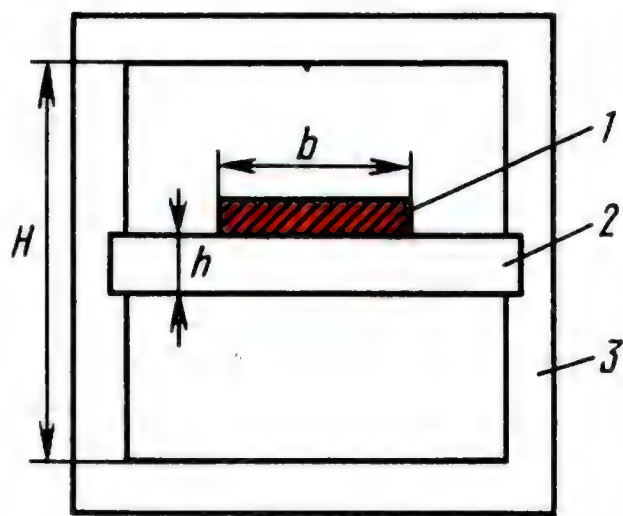


Рис. 8.5. Симметричная микрополосковая линия передачи с «подвешенной подложкой»:

1 — тонкопленочный проводник; 2 — диэлектрическая подложка; 3 — металлический или металлизированный корпус

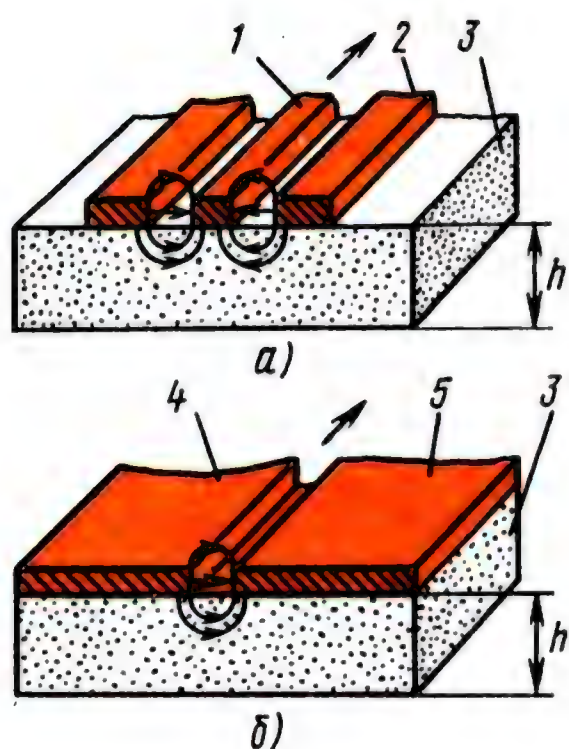


Рис. 8.6. Компланарная (а) и щелевая (б) микрополосковые линии передачи

1 — центральный полосковый проводник; 2 — заземленный проводник; 3 — диэлектрическая подложка; 4 — щель; 5 — проводящая поверхность

Значения b_1 и b_2 находят по формулам

$$b_1 = \frac{t}{\pi} \ln \left(\frac{4\pi b}{t} + 1 \right), \quad (8.5)$$

$$b_2 = \frac{t}{\pi} \ln \left(\frac{2h}{t} + 1 \right). \quad (8.6)$$

На рис. 8.4 приведена зависимость потерь несимметричной микрополосковой линии передачи от отношения b/h .

В несимметричной микрополосковой линии передачи часть электромагнитной энергии находится в пространстве над проводником (см. рис. 8.2). Этот воздушный зазор определяет ограничения по частоте и мощности, так как возникают трудности согласования сопротивлений открытого пространства и микрополосковой линии передачи.

Эти ограничения в значительной степени можно преодолеть, применив симметричную микрополосковую линию передачи (рис. 8.5). Здесь полосковый проводник, расположенный на диэлектрической подложке, подвешивается между двумя экранными плоскостями при одинаковом воздушном зазоре с каждой стороны подложки. Иногда эту линию называют линией с «подвешенной подложкой». Так как структура симметрична и слой воздуха-диэлектрика частично нагружен подложкой, на частотах до 20 ГГц могут быть получены уровни мощности СВЧ до 100 Вт.

В линии с «подвешенной подложкой» большую часть диэлект-

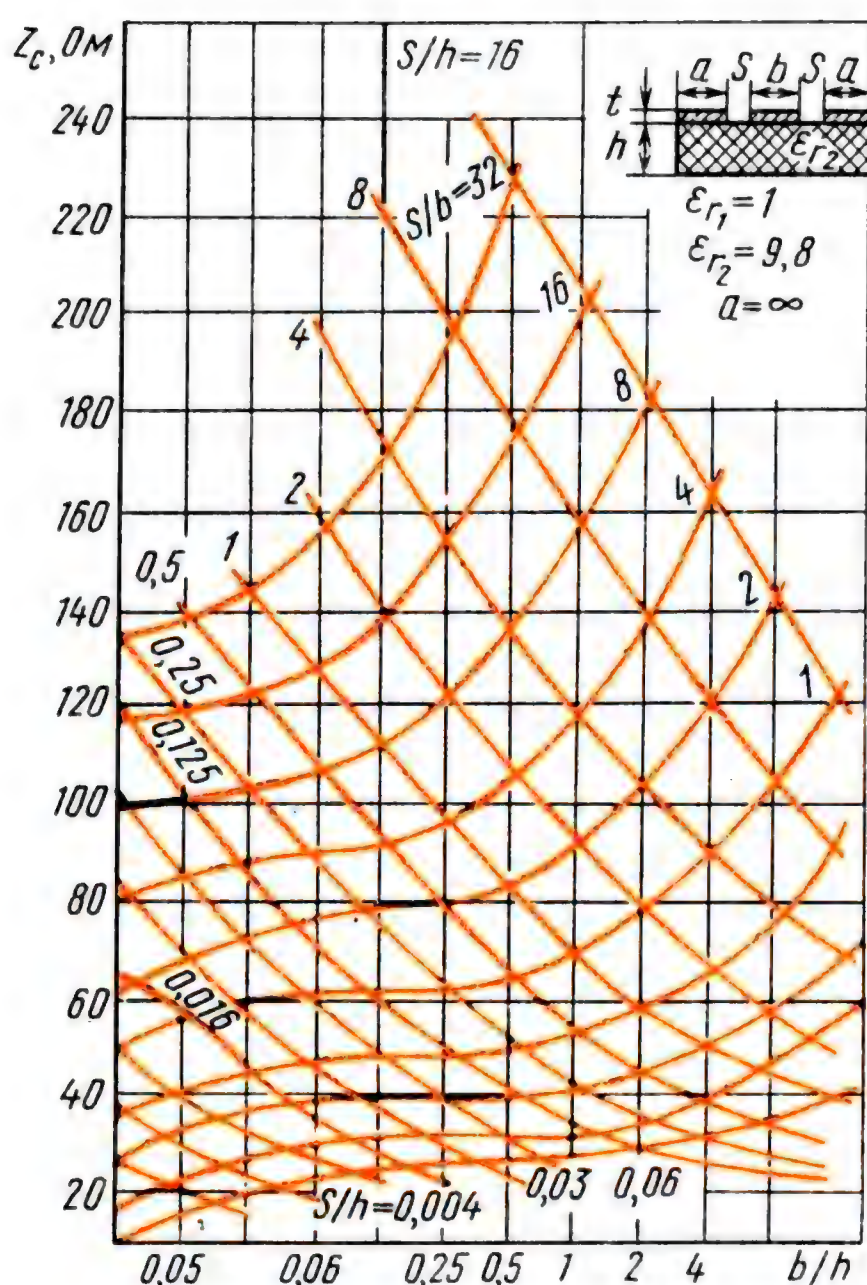


Рис. 8.7. Зависимость волнового сопротивления компланарной полосковой линии передачи от ее конструктивных размеров при $t/h = 0,005$

рика составляет воздух, поэтому в ней можно получать более высокое волновое сопротивление, что очень важно для фильтров. Если волновое сопротивление микрополосковой линии с шириной проводника 60 мкм (при толщине подложки 0,6 мм) равно примерно 100 Ом, то в линии с «подвешенной подложкой» при соответствующих значениях b и h и расстоянии $H = 3$ мм оно составляет 160 Ом. Благодаря большой ширине проводника затухание в линии с «подвешенной подложкой» при одинаковом волновом сопротивлении меньше, чем в несимметричной микрополосковой линии. Эту линию целесообразно применять в СВЧ-ИМС, где важны высокая добротность и малый разброс параметров.

Используют и другие типы микрополосковых линий передачи: компланарную (рис. 8.6, а) и щелевую (рис. 8.6, б).

В несимметричных микрополосковых линиях передачи и линиях с «подвешенной подложкой» распространяются электромагнитные волны, близкие к волнам типа ТЕМ. Поэтому практический расчет таких линий производят по законам распространения волн основного типа — ТЕМ. В компланарных же линиях волны сильно отличаются от волн типа ТЕМ, а в щелевых линиях распространяются волны иного типа с большим значением продольной составляющей напряженности магнитного поля. Наличие этой составляющей позволяет с помощью таких линий конструировать гироманнитные элементы, например вентили. С помощью щелевой линии можно легко получить высокое волновое сопротивление за счет расширения щели. На рис. 8.7 приведена зависимость волнового сопротивления компланарной полосковой линии от ее конструктивных размеров при $t/h = 0,005$, а на рис. 8.8 — зависимость волнового сопротивления и затухания от соотношения h/λ для щелевой полосковой линии передачи.

Другой разновидностью симметричной микрополосковой линии передачи является линия с двухслойным диэлектриком (типа «сэндвич»). Она имеет две диэлектрические пластины, между которыми расположен тонкопленочный проводник. Наружные поверхности этих пластин металлизированы и заземлены. В линии типа «сэндвич» распространяется «чистая» электромагнитная волна ТЕМ, поэтому в ней отсутствует дисперсия. Эффективная диэлектрическая проницаемость в этой линии равна диэлектрической проницаемости подложки, что позволяет получить малые габариты линии. Исследования показали, что при расстоянии между заземленными пластинами 2 мм для обеспечения необходимой симметрии воздушные зазоры между диэлектрическими пластинами не должны превышать 25 мкм. Линии типа «сэндвич» целесообразно использовать в пассивных схемах — фильтрах и направленных ответвителях.

Пониженный уровень потерь в линии типа «сэндвич» подтверждается также зависимостью собственной добротности от частоты линии передачи (рис. 8.9). В этом случае линия типа «сэндвич» (кривая 1) имеет волновое сопротивление 30 Ом, расстояние между заземленными пластинами 2,54 мм, подложку из

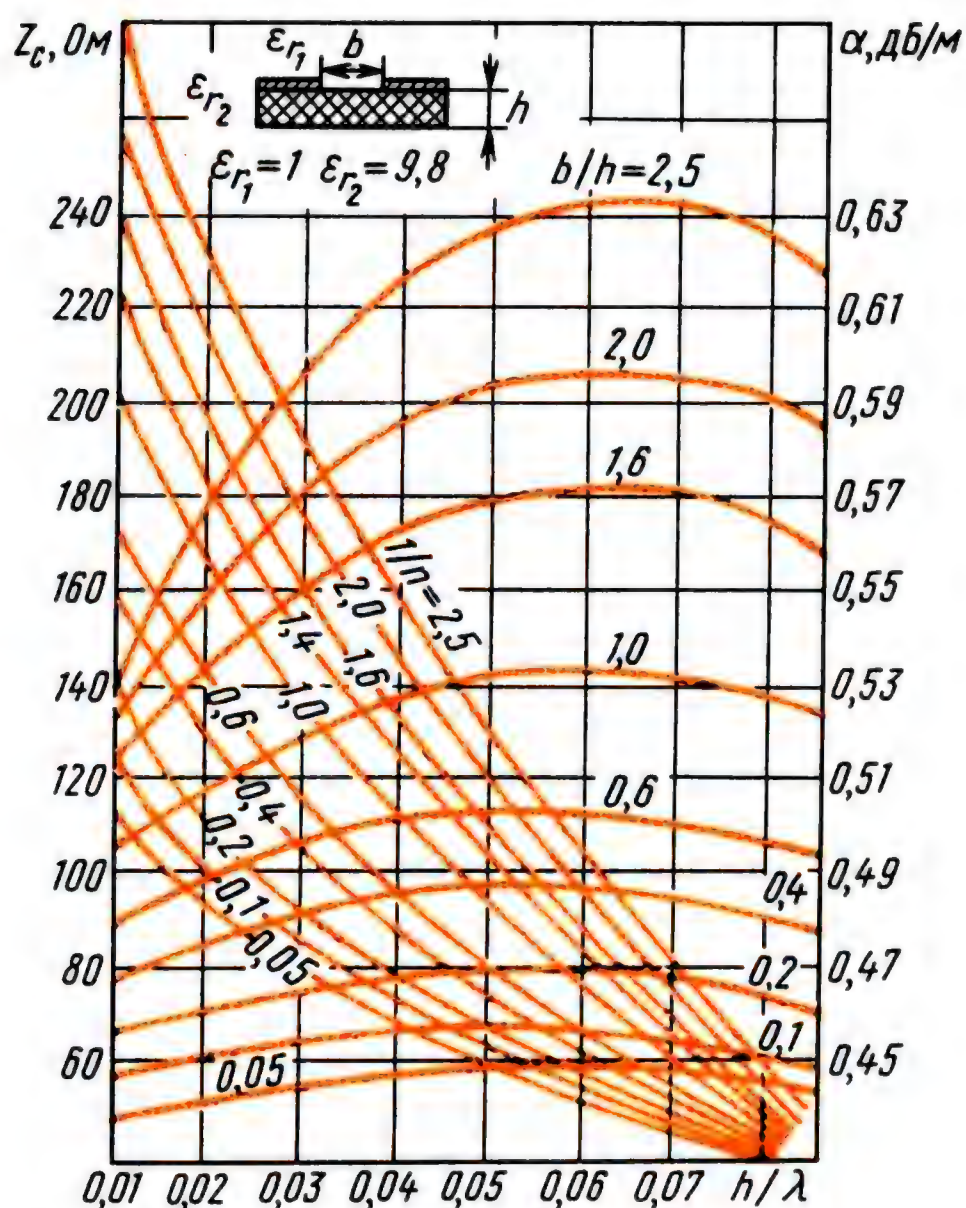


Рис. 8.8. Зависимость волнового сопротивления и затухания от отношения h/λ для щелевой полосковой линии передачи

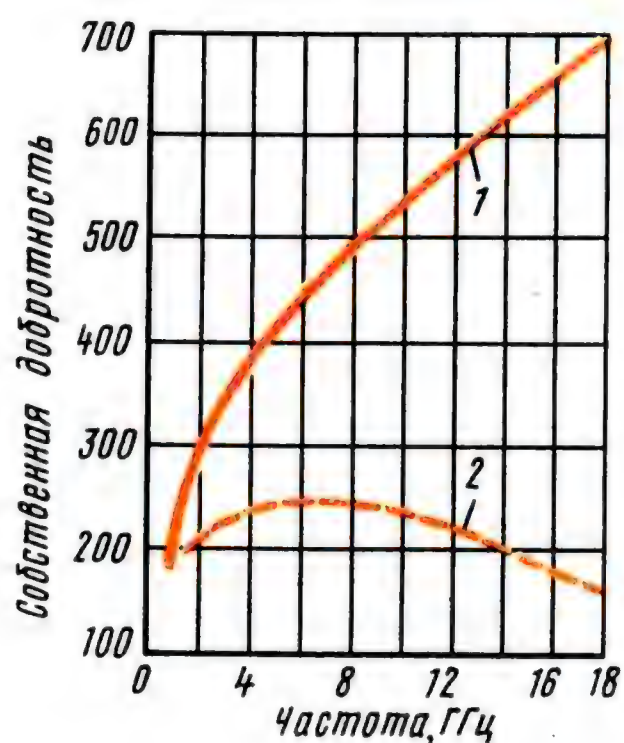


Рис. 8.9. Зависимость собственной добротности от частоты линии передачи:

1 — линия типа «сэндвич»; 2 — несимметричная микрополосковая линия

новое сопротивление 30 Ом и подложку из окиси алюминия толщиной 0,64 мм. Значения собственной добротности получены на полуволновых резонаторах в режиме холостого хода. Площади поперечного сечения резонаторов близки по значению. В линии типа «сэндвич» собственная добротность значительно выше. Кроме того, добротность несимметричной микрополосковой линии снижается в диапазоне частот 7—18 ГГц из-за потерь на излучение через открытые резонаторы; такие же резонаторы, выполненные из линии типа «сэндвич», не излучают. Щелевые линии являются линиями открытого типа, т. е. в них велики потери на излучение; кроме того, этим линиям свойствен ряд других недостатков. Поэтому иногда, особенно в активных цепях, предпочтительнее использовать компланарную микрополосковую линию передачи, являющуюся линией квазиоткрытого типа и обеспечивающую возможность простого включения как последовательно, так и параллельно активных приборов.

При выборе материала проводников СВЧ-ИМС в первую очередь принимают во внимание их сопротивление на высокой частоте, адгезию к подложке и коэффициент термического расширения.

В табл. 8.2 приведены характеристики материалов проводников, наиболее широко применяемых при изготовлении СВЧ-ИМС.

Из табл. 8.2 видно, что металлы для проводников СВЧ-ИМС подразделяются на две группы: с хорошей электропроводностью,

Характеристики материалов проводников СВЧ-ИМС

Материал	Удельное сопротивление (относительно меди)	Коэффициент расширения, град ⁻¹ × 10 ⁶	Глубина проникновения тока на частоте 2 ГГц, мкм	Адгезия к подложке
Медь	1,0	16,6	1,48	Очень плохая
Серебро	0,941	18,6	1,44	Плохая
Золото	1,41	14,0	1,75	Очень плохая
Алюминий	1,52	21,0	1,85	Хорошая
Хром	7,6	6,2	4,1	»
Тантал	7,21	6,6	4,5	Очень хорошая
Титан	27,79	8,1	7,8	То же
Олово	6,62	23,0	3,95	Плохая

но плохой адгезией к подложке и с плохой электропроводностью, но с хорошей адгезией. Только алюминий обладает сравнительно хорошими электропроводностью и адгезией. В настоящее время наиболее часто используемый проводник представляет собой слой хрома толщиной около 10 нм, на который нанесен слой золота, равный примерно утроенному значению глубины проникновения тока на верхней частоте диапазона, но не менее 25 мкм. В ряде случаев на подложку предварительно наносят тонкий слой хрома, обеспечивающий хорошую адгезию и мало влияющий на высокочастотные потери в микрополосковых линиях. Однако слой хрома толщиной более 50 нм в сочетании со слоем золота тоньше 2,5 мкм имеет плохую температурную характеристику, а его сопротивление может возрасти вследствие диффузии хрома в золото.

Сочетание хрома с медью не дает подобного возрастания сопротивления. В то же время недостатком этого сочетания является образование оксида меди, приводящее к росту потерь. Слой титана или тантала для улучшения адгезии используют довольно часто, хотя их надо отделять от проводящего слоя дополнительным барьерным слоем во избежание миграции.

Проводящие слои для СВЧ-ИМС можно также создавать на основе толсто пленочной технологии, включающей в себя нанесение через сеточный трафарет. Золото или серебро в смеси со стеклянной фриттой наносят через сеточный трафарет на подложку и вжигают при температуре не менее 750°С. Получающаяся в результате металлизация, имеющая толщину около 12 мкм, не является чистой. Она смешана со стеклянной фриттой, в результате чего увеличивается удельное сопротивление и возрастают потери на высоких частотах. Кроме того, при этом методе трудно получать точно заданные геометрические размеры. Поэтому толсто пленочную технологию применяют только для создания СВЧ-ИМС, работающих на частотах до 2 ГГц.

§ 8.5. ПАССИВНЫЕ ЭЛЕМЕНТЫ С СОСРЕДОТОЧЕННЫМИ ПАРАМЕТРАМИ ДЛЯ СВЧ-ИМС

В § 8.4 были рассмотрены микрополосковые линии СВЧ-ИМС. При использовании этих линий достигаемая степень миниатюризации составляет от единиц миллиметров до единиц сантиметров, что вполне достаточно для микросхем сантиметрового диапазона. Ширина полоски равна примерно 0,3—1,5 мм, а длина не превышает двух-трех длин волн в диэлектрике.

В тех случаях, когда требуется более высокая степень миниатюризации, применяют элементы с сосредоточенными параметрами. Индуктивности, конденсаторы и резисторы в СВЧ-ИМС изготавливают обычно методами пленочной технологии. Это объясняется тем, что значения индуктивностей, емкостей и сопротивлений, необходимые для СВЧ-ИМС, как правило, невелики.

Индуктивности изготавливают в форме *плоской, круглой* (рис. 8.10) или *прямоугольной спирали*. Значение индуктивности таких спиралей в зависимости от числа витков изменяется в пределах от нескольких наногенри до 50 нГн при добротности порядка 100. Резонансные частоты спирали с тремя витками порядка 5 ГГц, а спирали с пятью витками — порядка 2 ГГц. На рис. 7.10 показана индуктивность, включенная последовательно в микрополосковую линию передачи с волновым сопротивлением 50 Ом. Ее центр соединен с внешним выводом тонкой проволокой. При ширине проводника 50 мкм диаметр спирали равен 1,5 мм, индуктивность 20 нГн, а собственная резонансная частота 2,7 ГГц. Индуктивности менее 1 нГн реализуются в виде коротких отрезков проводника (например, длиной 1 мм при ширине 10 мкм) или однопетлевых. Простейшая из них — «петлевая» конструкция, значение индуктивности которой при $2\pi r < 0,1\lambda_{эф}$ и $2r \geq 5b$ определяется в наногенри по формуле

$$\bullet \quad L = 1,257r [\ln(8\pi r/b) - 2] + 0,4 [\ln(2l/b) + 0,5], \quad (8.7)$$

где первое слагаемое — собственная индуктивность петли, второе — поправка на включение ее между отрезками микрополосковой линии (r и b — в миллиметрах).

В микросхемах используют пленочные плоские конденсаторы емкостью от 1 нФ до нескольких нанофарад, образованные двумя перекрывающимися участками проводника с диэлектрической прослойкой между ними (рис. 8.11, а). При толщине

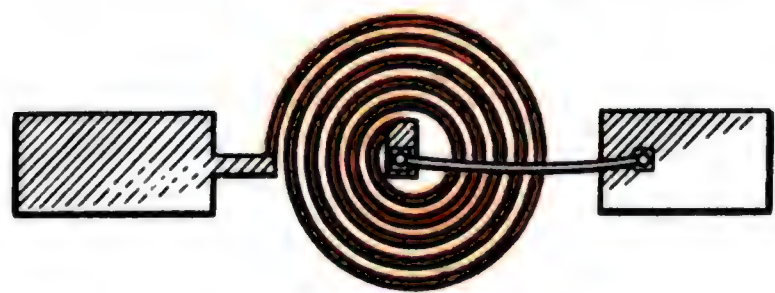


Рис. 8.10. Индуктивность для СВЧ-ИМС

диэлектрического слоя из окиси кремния 1 мкм конденсатор площадью 1 мм² имеет емкость около 40 пФ. Добротность таких конденсаторов определяется потерями как в металлизации, так и в диэлектрике. В случае малых диэлектрических потерь расчетное значение

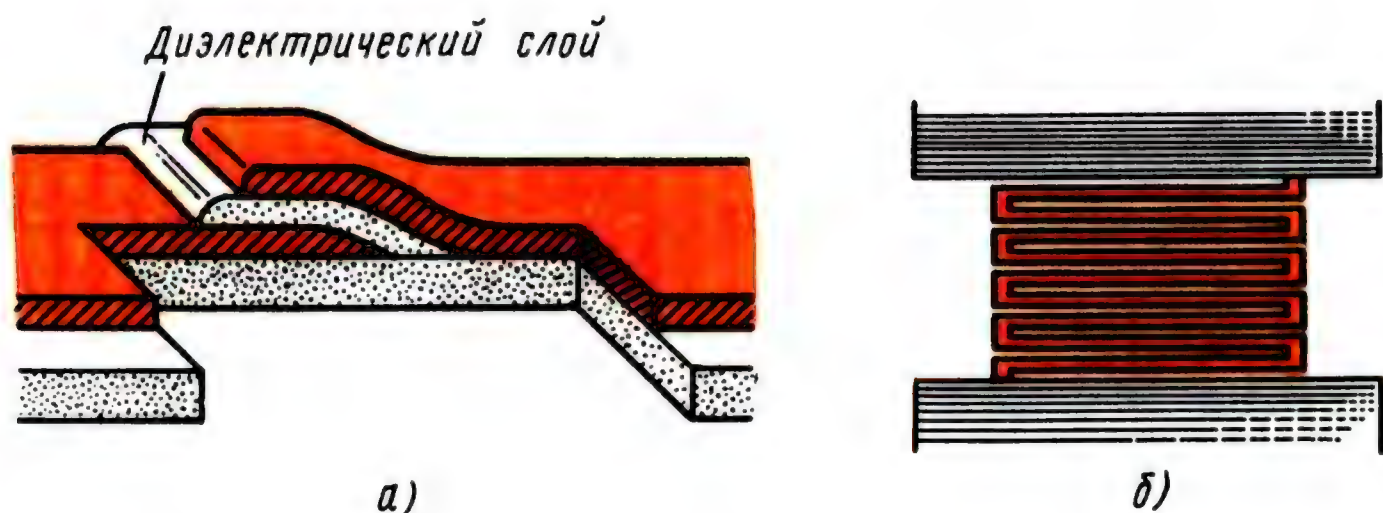


Рис. 8.11. Плоский (а) и гребенчатый (б) конденсаторы для СВЧ-ИМС

добротности для такого конденсатора на частоте 10 ГГц достигает 70, а для конденсатора с $C = 1$ пФ — 800. Для емкостей менее 1 пФ применяют гребенчатую структуру (рис. 8.11, б). На рис. 8.11, б показан конденсатор емкостью 0,35 пФ (длина гребенки 0,6 см, ширина 0,8 мм), включенный в микрополосковую линию передачи с волновым сопротивлением 50 Ом.

Резисторы в зависимости от назначения изготавливают различными способами. Резисторы в цепях постоянного тока (используемые для установления рабочей точки) охватывают диапазон сопротивлений от нескольких ом до нескольких мегаом. Пленочные резисторы, применяемые в качестве оконечной нагрузки, имеют в большинстве случаев сопротивление, равное 50 Ом (рис. 8.12, а). При поверхностном сопротивлении резистивного слоя порядка 50 Ом оконечный резистор имеет квадратную форму; присоединение к заземленному электроду осуществляют через отверстие в керамике. На рис. 8.12, б показана высокочастотная оконечная поглощающая нагрузка, выполненная в виде линии без потерь протяженностью в несколько

Рис. 8.12. Резистивные нагрузки для микрополосковых линий передачи:

а — оконечная нагрузка с сосредоточенными параметрами;
б — оконечная поглощающая нагрузка

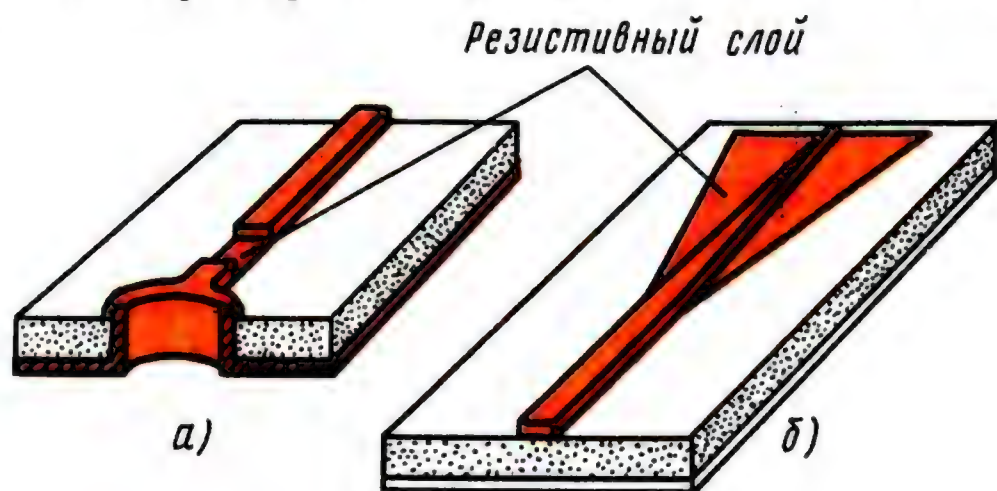
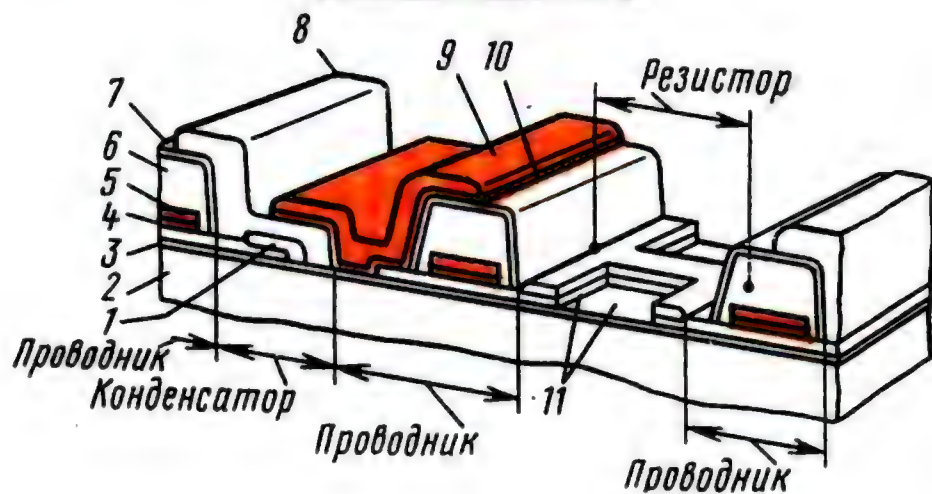


Рис. 8.13. Поперечное сечение микросхемы, где резистор, конденсатор и проводники получены методом тонкопленочной технологии:

1, 11 — пятиокись тантала; 2 — глазурь; 3 — нитрид тантала; 4, 10 — хром; 5, 9 — золото; 6 — медное покрытие; 7 — золотое покрытие; 8 — окись кремния



длин волн, которая переходит в короткозамкнутую на конце линию с большими потерями. Пленочный оконечный резистор оптимально работает на длинноволновом участке СВЧ-диапазона из-за пренебрежимо малых реактивных составляющих; на более высоких частотах лучше использовать оконечную поглощающую нагрузку.

В СВЧ-ИМС относительно крупные пассивные элементы создают непосредственно на керамике методами тонкопленочной и толстопленочной технологии, которая позволяет получить характеристики, достаточно точно удовлетворяющие поставленным требованиям. На рис. 8.13 показано поперечное сечение резистора, конденсатора и проводников, полученных методом тонкопленочной технологии. Для уменьшения потерь толщина проводника должна быть не менее 10 мкм, что соответствует превышению в несколько раз глубины проникновения тока для самых низких частот СВЧ-диапазона.

§ 8.6. АКТИВНЫЕ ЭЛЕМЕНТЫ ДЛЯ СВЧ-ИМС

В качестве основных источников СВЧ-мощности в микросхемах дециметрового и сантиметрового диапазона СВЧ в настоящее время применяют полевые и биполярные транзисторы. Если биполярные транзисторы позволяют сейчас получать мощность более 10 Вт на частотах около 10 ГГц при к.п.д. 25—50%, то полевые транзисторы отдают мощность порядка единиц ватт на частотах свыше 20 ГГц и к тому же имеют более высокую температурную стабильность.

Широкое применение в интегральных микросхемах генераторов и усилителей СВЧ-мощности на сантиметровых и миллиметровых волнах нашли генераторные диоды: диоды на эффекте Ганна, лавинно-пролетные диоды, диоды с барьером Шотки и др.

Для перехода к более высоким частотам в диапазоне СВЧ применяют умножители частоты на варакторных диодах и диодах с накоплением заряда. Коэффициент преобразования в варакторных умножителях частоты достигает 40% при выходных частотах миллиметрового диапазона и рассеиваемой мощности в сотни милливатт.

Дискретные активные элементы используют в основном в гибридных СВЧ-ИМС. При этом применяют главным образом полупроводниковые СВЧ-приборы, которые конструктивно должны выполняться таким образом, чтобы их было удобно монтировать. Имеются несколько видов конструкции полупроводниковых приборов, применяемых в СВЧ-ИМС: бескорпусная для монтажа методом перевернутого кристалла (рис. 8.14, а), с балочными выводами (рис. 8.14, б), в керамическом держателе (рис. 8.14, в), дискретные диоды (рис. 8.14, г, д). На рисунке примерные размеры даны в миллиметрах. Транзисторы и диоды, работающие на частотах ниже 2 ГГц, обычно присоединяют к пассивной части с помощью проволочных выводов. На более высоких ча-

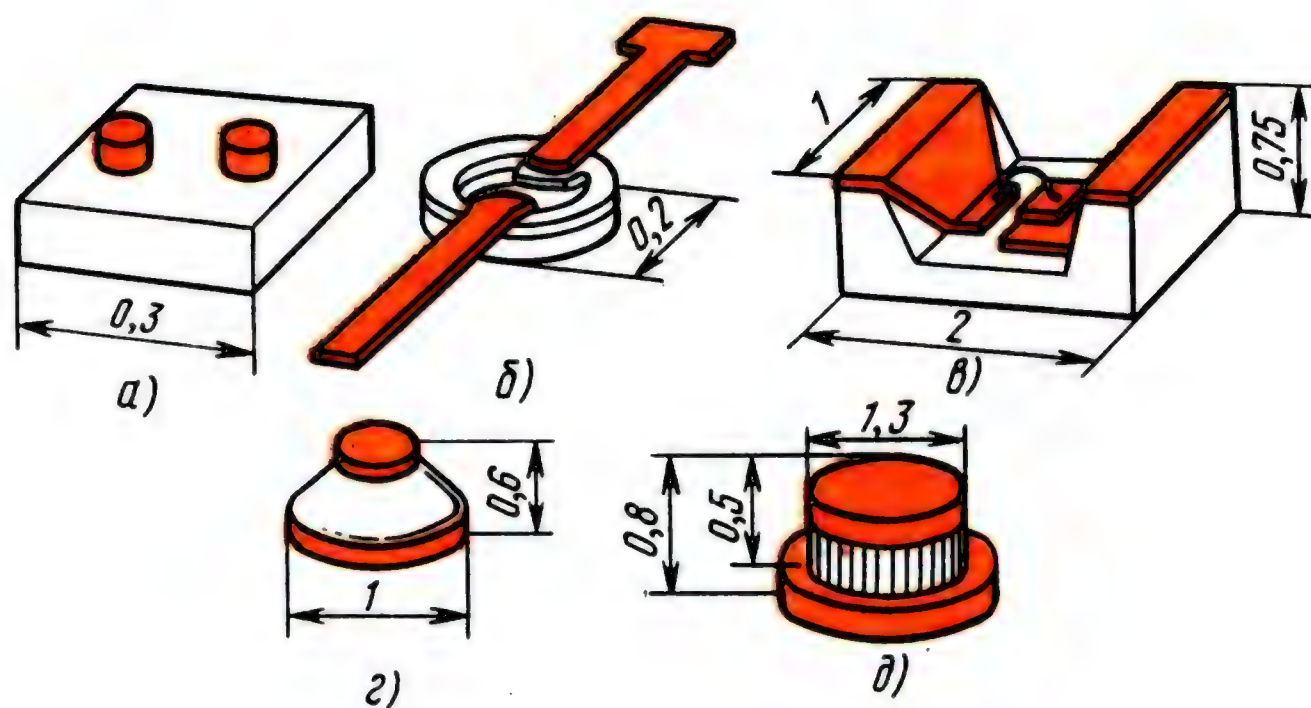


Рис. 8.14. Конструкции полупроводниковых приборов, применяемых в СВЧ-ИМС:

а — для монтажа методом перевернутого кристалла; *б* — балочными выводами; *в* — в керамическом держателе; *г*, *д* — дискретные диоды

стотах используют полупроводниковые приборы с выводами в виде шариков или столбиков, изготовленных из пластичных металлов (золото, серебро, алюминий, медь).

Существует два способа монтажа активных приборов в СВЧ-ИМС: последовательный и параллельный. При последовательном монтаже прибор устанавливают в разрыве верхнего проводника микрополосковой линии, при параллельном — между верхним проводником и заземленным основанием. Выбор монтажа в значительной степени зависит от применяемого в микросхеме типа линии передачи и рассеиваемой мощности прибора. Последовательный монтаж целесообразен, если прибор требуется включить в высокоомную цепь, параллельный — если необходимо обеспечить хороший теплоотвод при передаче большой мощности. Однако при этом следует избегать сверления отверстий в твердых подложках. Некоторые приборы, например диоды Ганна, даже со средней мощностью из-за проблемы теплоотвода устанавливают только способом параллельного монтажа (рис. 8.15). При мощности рассеяния выше 0,5 Вт для лучшего теплоотвода полупроводниковые приборы целесообразно монтировать непосредственно на металлическом основании корпуса схемы. Контакт со схемой, расположенной на подложке, осуществляют с помощью коротких отрезков проволоки и микрополоскового проводника.

Балочные выводы получили наибольшее распространение для присоединения *p-i-n*-диодов и диодов Шотки в СВЧ-ИМС (рис. 8.16). Этот способ монтажа позволяет значительно уменьшить паразитную последовательную индуктивность, обеспечить надежность соединения и повторяемость параметров приборов. Емкость балочных выводов составляет $\pm 0,05 \div 0,02$ пФ. В генераторных схемах диоды с балочными выводами применяют ред-

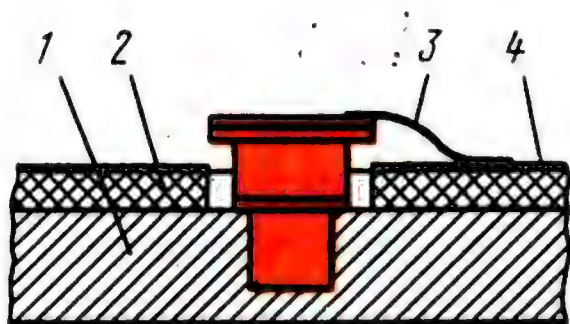


Рис. 8.15. Параллельный монтаж диода Ганна в СВЧ-ИМС:

1 — металлический теплоотвод; 2 — подложка; 3 — низкоиндуктивный контактный лепесток; 4 — микрополосковый проводник

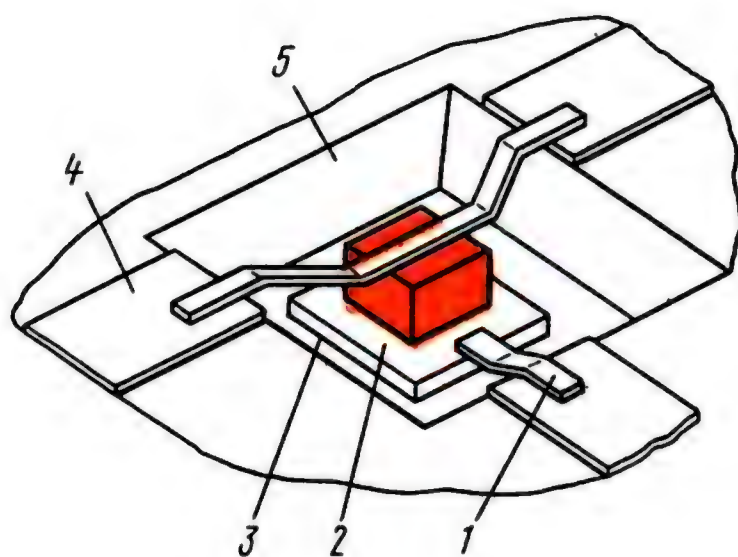


Рис. 8.16. Схема монтажа *p-i-n*-диода в микрополосковой линии передачи:

1 — смещение; 2 — металлизированная поверхность; 3 — диэлектрик с большим значением диэлектрической проницаемости; 4 — микрополосковая линия; 5 — подложка

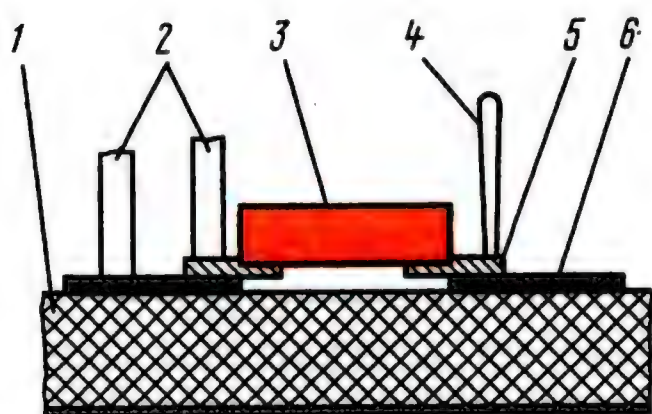


Рис. 8.17. Монтаж полупроводниковых приборов с балочными выводами способом термокомпрессионной сварки;

1 — подложка; 2 — сдвоенные электроды с параллельным зазором; 3 — полупроводниковые приборы; 4 — зонд; 5 — вывод; 6 — пассивная часть схемы

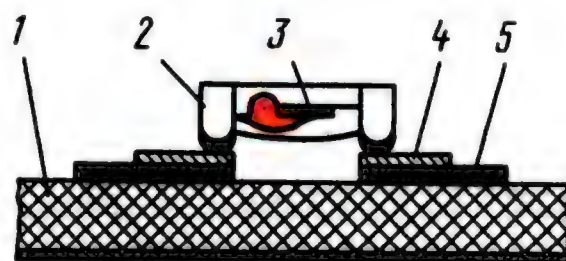


Рис. 8.18. Монтаж активных элементов СВЧ-ИМС в керамических держателях:

1 — подложка; 2 — керамический держатель; 3 — полупроводниковый прибор; 4 — припой; 5 — пассивная часть схемы

ко из-за отсутствия непосредственного теплового контакта прибора с подложкой. Теплоотвод осуществляется только через выводы, поэтому в каждом конкретном случае необходим тщательный анализ теплового режима схемы. В генераторах на лавинно-пролетных диодах активные приборы с балочными выводами успешно работают в импульсном режиме при малой скважности и небольшой длительности импульсов. Приборы с балочными выводами присоединяют к пассивной части схемы в большинстве случаев с помощью термокомпрессионной сварки (рис. 8.17).

Монтаж активных элементов в керамических держателях с шариковыми выводами (рис. 8.18) наиболее целесообразен в массовом производстве СВЧ-ИМС, так как дает возможность сравнительно легко автоматизировать технологический процесс

сборки. При этом способе монтажа к СВЧ-ИМС не предъявляются жесткие требования в отношении объема и габаритов.

Из методов соединения выводов активных приборов наибольшее распространение получила ультразвуковая и термокомпрессионная сварка.

§ 8.7. НЕКОТОРЫЕ ВОПРОСЫ КОНСТРУИРОВАНИЯ СВЧ-ИМС

Наиболее распространенным является модульное конструирование СВЧ-ИМС, обеспечивающее электромагнитное экранирование, механическую прочность и защиту от воздействий окружающей среды. Большинство СВЧ-модулей герметизируют, что обеспечивает стабильность их характеристик. Кроме того, конструкция модуля должна обеспечивать проведение испытаний и оптимизацию отдельных узлов до их объединения в блок, герметизацию для защиты открытых полупроводниковых переходов, охлаждение модуля, а также его малые размеры и массу.

Применяют два способа сборки сложных СВЧ-ИМС из отдельных узлов. Один из них — непосредственное соединение отдельных ИМС, представляющих элементы СВЧ-тракта, на плоском основании. Для более плотного монтажа подбирают такую конфигурацию проводника на составляющих микросхемах, которая обеспечивала бы ее непосредственную стыковку с соседней схемой. При подобном соединении составляющих микросхем коэффициент связи между ними может достигать 55 дБ. При повышенных требованиях к защите от радиопомех и межсхемной изоляции модули собирают из отдельных полностью экранированных отсеков, развязка между которыми достигает более 100 дБ. Этот способ уменьшает время сборки и настройки модуля, обеспечивает минимальный объем, дополнительную механическую защиту, возможность быстрой замены отдельных элементов модуля.

Для герметизации СВЧ-модуля широко используют цельнометаллические корпуса из латуни или алюминия с углублениями, выфрезерованными для размещения модуля. Наиболее экономичны корпуса, изготовленные методом литья под давлением или методом штамповки. Ведутся разработки корпусов на основе керамики и других материалов.

Корпус СВЧ-ИМС обеспечивает: жесткое закрепление подложки интегральной микросхемы и соединение ее выводов с переходами, предназначенными для связи с внешними цепями; защиту схемы от внешних воздействий; подавление излучений во внешнюю среду; теплоотвод от участков схемы, в которых рассеивается электромагнитная энергия.

Металлические корпуса обеспечивают экранирование СВЧ-модулей от внешних электромагнитных полей. Однако при этом часто наблюдается нарушение формы частотных характеристик, проявляющееся в виде пиков или фазовых искажений. Эти искажения объясняются возникновением колебаний высших ти-

пов в местах переходов и неоднородностей, в местах подключений шлейфов и микрополосковых резонаторов и др. Кроме того, при больших коэффициентах стоячих волн по напряжению (КСВН) и при преобразовании одного типа волны в другой может возникать паразитное излучение неэкранируемых микрополосковых линий передач. В некоторых случаях нежелательные резонансы могут быть устранены за счет применения поглощающего материала. Ряд резонансов можно свести к минимуму за счет уменьшения расстояния между подложкой и экраном; при этом экран нельзя располагать так близко, чтобы он влиял на распределение поля в схеме. Предотвращение паразитных резонансов в конкретном частотном диапазоне обеспечивается соответствующим выбором размеров корпуса и расчетом.

Соединение СВЧ-ИМС в аппаратуре и подключение для проведения измерений их параметров производят с помощью коаксиально- или волноводно-микрополосковых переходов. К этим переходам предъявляются следующие требования: широкополосность; низкий КСВН; минимальные значения неоднородностей; высокая воспроизводимость характеристик; малые потери; легкость соединения; устойчивость к механическим воздействиям; малые габариты; простота изготовления и низкая стоимость.

● Из коаксиально-микрополосковых переходов наибольшее распространение получили так называемые параллельные (соосные) переходы, в которых оси соединяемых линий параллельны.

В переходе, показанном на рис. 8.19, микрополосковая линия шириной 500 мкм соединяется методом сварки с внутренним проводником коаксиального разъема тонкой золотой лентой шириной порядка 500 мкм. Чем тоньше лента, тем меньше неоднородность, а значит, и КСВН. При использовании для соединения пайки необходимо следить, чтобы толщина и ширина

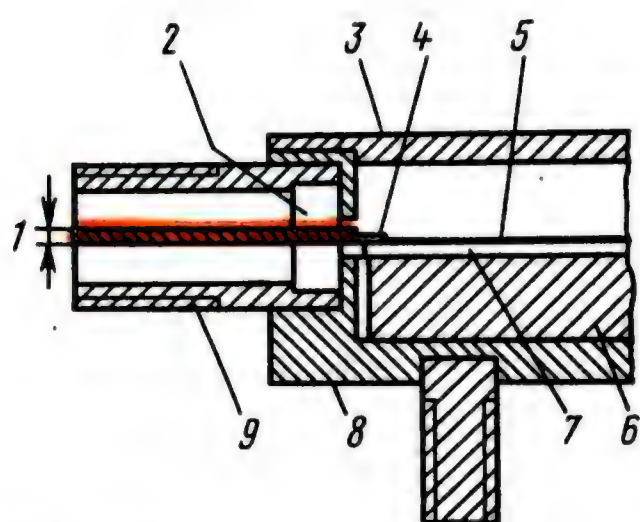


Рис. 8.19. Коаксиально-микрополосковый переход:

1 — диэлектрик; 2 — стеклянная шайба; 3 — крышка; 4 — золотая лента; 5 — микрополосковый проводник; 6 — медное основание; 7 — подложка; 8 — корпус; 9 — коаксиальный разъем

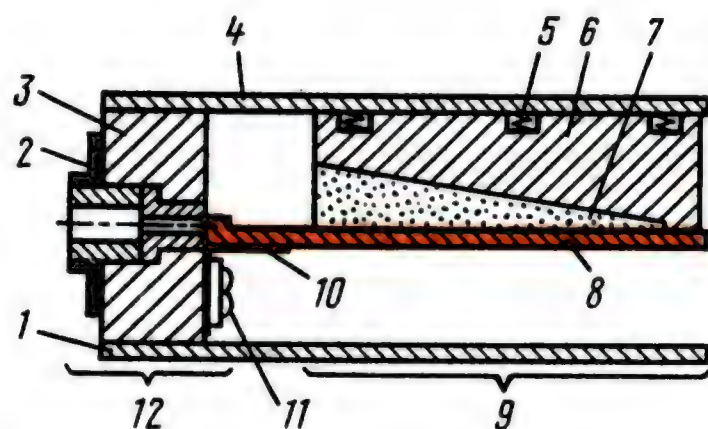


Рис. 8.20. Коаксиально-микрополосковый переход со скользящей нагрузкой:

1 — нижняя крышка; 2 — разъем; 3 — боковая стенка; 4 — верхняя крышка; 5 — пружина; 6 — клин; 7 — магнитный поглощающий материал; 8 — подложка; 9 — скользящая нагрузка; 10 — золотая лента; 11 — прижим; 12 — переход

проводника были минимальными. Другая конструкция коаксиально-микрополоскового перехода приведена на рис. 8.20. Здесь коаксиальный разъем модифицирован с целью создания ступенчатого перехода от стандартного к меньшему разъему, размеры которого выбирают в соответствии с толщиной микрополосковой линии передачи. Размер перехода выбирают таким образом, чтобы обеспечить согласование между обеими 50-омными коаксиальными секциями.

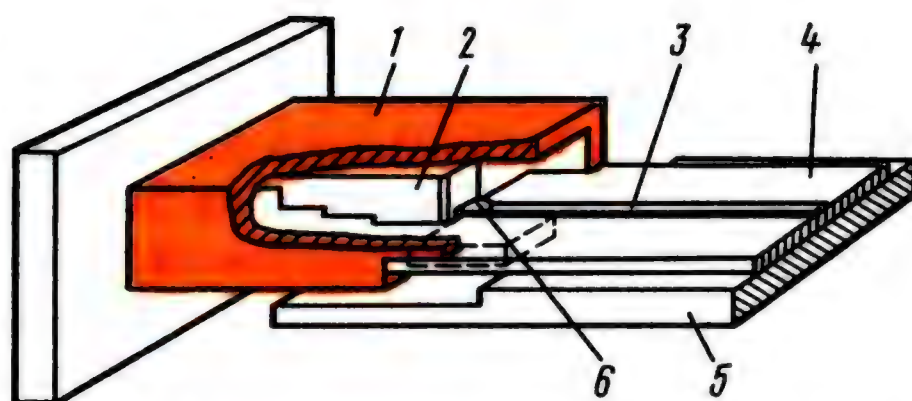


Рис. 8.21. Волноводно-микрополосковый переход:

1 — волновод; 2 — ступенчатый трансформатор; 3 — микрополосковый проводник; 4 — подложка; 5 — основание; 6 — контактный лепесток

Один из видов волноводно-микрополоскового перехода показан на рис. 8.21. Здесь соединение волновода с микрополосковой линией осуществляется широкополосным ступенчатым трансформатором гребенчатого типа, состоящим из четвертьволновых секций и механически связанным с микрополосковой схемой посредством специального контакта прижимного винта. Волновые сопротивления и геометрические размеры каждой ступени трансформатора рассчитывают для заданной полосы частот. Высоту последней ступени трансформатора выбирают таким образом, чтобы подложка соприкасалась с гребенчатой линией в ее центре. При этом переходы обладают хорошо воспроизводимыми параметрами. Обычно применяемые в переходах гребенчатые линии имеют ширину 2,44 мм. Для большей механической прочности волновод и подложку закрепляют на общем основании. Изолированный прижимной винт соединяет контактный элемент с микрополосковой линией. Край гребенчатой линии используют в качестве стопорного устройства для установки подложки.

При переходе с волновода на микрополосковую линию происходит преобразование одного типа волн в другой, как правило, волны H_{10} волновода в волну ТЕМ микрополосковой линии. В коаксиально-микрополосковых переходах отсутствует преобразование волн, так как основной для коаксиальной и микрополосковой линий является волна типа ТЕМ.

§ 8.8. ХАРАКТЕРИСТИКИ НЕКОТОРЫХ ТИПОВ СВЧ-ИМС

Разработаны целые комплексы СВЧ-модулей для радиорелейной аппаратуры, самолетных радиолокаторов, аппаратуры связи измерительных приборов и других видов аппаратуры.

Приведем характеристики некоторых типов СВЧ-ИМС.

Антенный переключатель «прием — передача» на планарных диодах. Диапазон частот 16,5—18 ГГц, прямые потери 1,5—2 дБ, развязка между двумя каналами 40 дБ, мощность СВЧ-сигна-

ла 2 Вт в непрерывном режиме. Микросхема выполнена на подложке из высокоомного кремния размером $2,0 \times 2,5 \times 0,25$ мм.

Балансный смеситель на диодах с барьером Шотки. Частота сигнала 9 ГГц, частота гетеродина 8,97 ГГц, коэффициент шума 7 дБ при мощности гетеродина 1 мВт и 8 дБ при мощности 5 мВт. Гибридный вариант микросхемы выполнен на керамической подложке размером 4×8 мм.

Умножитель частоты ($\times 4$) на планарных варакторах. Входная частота 2,25 или 2,125 ГГц, выходная частота 9 или 8,5 ГГц. Входная мощность 2 Вт или 10 мВт, выходная мощность соответственно 1 Вт или 2 мВт. Гибридная микросхема изготовлена на подложке размером $9,6 \times 22$ мм.

Фазовращатель широкополосный малой мощности на планарных диодах *p-i-n*-типа (аналогичных применяемым в переключателе). Рабочая частота 10 ГГц. Степень фазового сдвига 22,5 или 45°. Полоса рабочих частот 10—30% при входном КСВН $< 1,5$. Гибридная микросхема изготовлена на керамической подложке размером 24×30 мм.

Маломощный транзисторный СВЧ-усилитель. Частота сигнала 15 ГГц. Коэффициент шума 2,5 дБ. Коэффициент усиления по мощности более 30 дБ. Выходная мощность 2 мВт. Усилитель изготовлен на сапфировой подложке размером 24×30 мм.

Четырехкаскадный 800-милливаттный транзисторный усилитель с элементами настройки и двумя вспомогательными трансформаторами импеданса. Полоса рабочих частот 9,2—10,5 ГГц, типовой коэффициент усиления 27 дБ, неравномерность АЧХ менее 0,8 дБ. Размеры схемы $5,75 \times 1,63 \times 0,15$ мм с коаксиальными разъемами.

Генератор транзисторный на диапазон частот от 0,39 до 1,55 ГГц, в котором использована микрополосковая структура на подложке из окиси алюминия размером $17,8 \times 15,2 \times 1,25$ мм. Генератор содержит транзистор на 2 Вт, 2 ГГц и отдает мощность 250 мВт на частоте 1,7 ГГц. Развязка 6 дБ на выходе обеспечивает стабильность частоты $\pm 0,5$ МГц.

Переключатель однополосный на диапазон частот от 0,8 до 1,4 ГГц с развязкой не хуже 25 дБ и временем переключения менее 600 мс. Вносимые потери меньше 0,5 дБ, максимальная входная мощность на импульсе 1,5 кВт, средняя мощность 15 Вт. В переключателе использованы два кристалла со структурами диодов *p-i-n*-типа, включенные в параллель на расстоянии $1/4$ длины волны от узлового соединения, а также шесть кристаллов со структурами микроконденсаторов для блокирования постоянных токов и замыкания цепей по высокой частоте. Размер корпуса переключателя $31,8 \times 31,8 \times 9,4$ мм. Эквивалентный переключатель на полосковых схемах имел бы размер $82,5 \times 82,5 \times 12,7$ мм.

Уникальное сочетание элементов с полусосредоточенными параметрами с микрополосковой техникой использовано в фильтре нижних частот и направленном ответвителе. Фильтр построен

с линией низкого входного сопротивления для параллельного включения емкостных элементов и линией высокого входного сопротивления для последовательно включенных индуктивных элементов. Малый зазор между параллельно включенными конденсаторами позволяет создать последовательно включенный индуктивный элемент. Конфигурация фильтра с сосредоточенными параметрами дает возможность уменьшить вдвое размеры схемы по сравнению с микрополосковым вариантом, в котором используются распределенные емкости и индуктивности. Кроме того, при этом увеличивается избирательность. При граничной частоте 1,2 ГГц подавление на частоте 1,5 ГГц составляет 30 дБ, а на частоте 1,9 ГГц — 60 дБ. Потери в тракте в диапазоне частот 1,02—1,1 ГГц не превышают 0,8 дБ.

Разработаны и применяются также другие, в основном гибридные, СВЧ-ИМС различного назначения. Однако в последние годы стала развиваться технология аналоговых монолитных СВЧ-ИМС, базирующаяся на арсениде галлия. Данные схемы имеют меньшие массу и размер по сравнению с аналогичными гибридными СВЧ-ИМС и отличаются повышенной надежностью; исключены такие технологические операции, как приварка проволочных выводов и самих кристаллов. В дециметровом и значительной части сантиметрового диапазона волн преимущественное применение получают транзисторные СВЧ-ИМС на основе планарной технологии. Это связано с большими успехами в разработке полевых транзисторов на основе эпитаксиального арсенида галлия. Уже сейчас созданы транзисторы с граничной частотой свыше 30 ГГц и усилением 9 дБ на частоте 12 ГГц и 6 дБ на частоте 18 ГГц с коэффициентом шума 3 дБ на частоте 10 ГГц. Такие полевые транзисторы имеют малые емкости затвора и низкое сопротивление истока, что достигается уменьшением длины затвора до 0,5 мкм и менее.

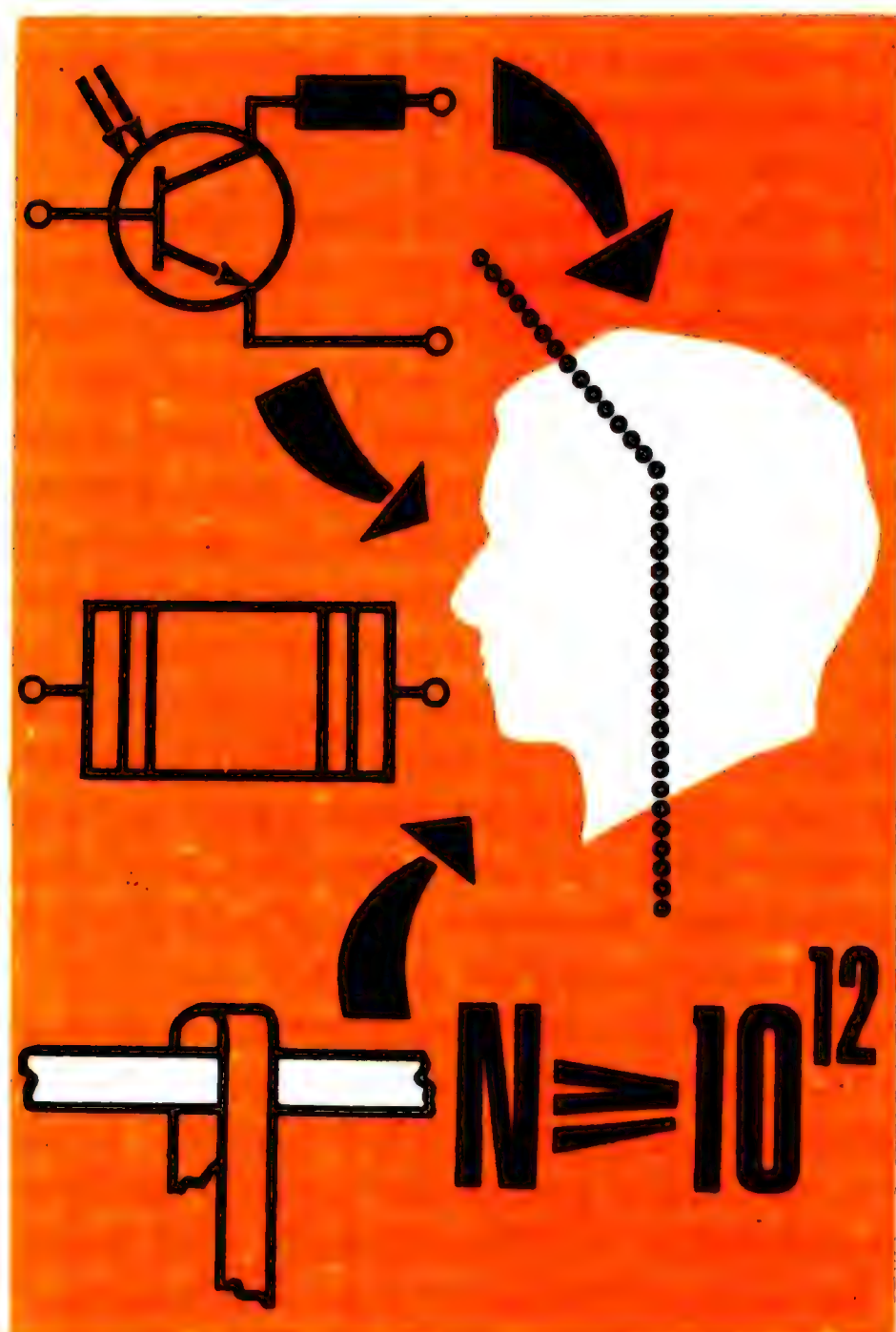
Широкое развитие получают СВЧ-ИМС с использованием в качестве активных элементов лавинно-пролетных диодов (ЛПД). Эти микросхемы могут быть применены в широкополосных волноводных линиях связи миллиметрового диапазона волн. Использование волноводов из высокоомного кремния открывает путь к созданию объемных полупроводниковых СВЧ-ИМС.

Весьма перспективны элементы на эффекте Ганна при разработке интегральных модулей маломощных передатчиков и приемников. Дальнейшее развитие получают интегральные усилители с междолинным переносом электронов, способные в сочетании с маломощными полевыми транзисторами заменить лампы бегущей волны (ЛБВ) при уровнях выходной мощности в несколько ватт на частотах трехсантиметрового диапазона и выше.

Перспективным является использование в качестве нелинейной среды сегнетоэлектриков в параэлектрической фазе, в применении которых в технике СВЧ достигнуты значительные успехи. На основе нелинейных свойств сегнетоэлектриков воз-

можно создание параметрических усилителей, фазовращателей, генераторов гармоник, выполненных в виде щелевых линий и работающих в миллиметровом диапазоне волн.

Предполагается, что в диапазоне 1 ГГц — 1 ТГц могут быть перспективны активные элементы на эффекте Джозефсона — сверхпроводящие диоды полосковой конструкции, представляющие собой распределенный туннельный переход между двумя сверхпроводниками, изолированными тонким слоем диэлектрика.



9 Глава

Функциональная микро-электроника

§ 9.1. ОСНОВНЫЕ НАПРАВЛЕНИЯ ФУНКЦИОНАЛЬНОЙ МИКРОЭЛЕКТРОНИКИ

Современная микроэлектроника базируется на интеграции дискретных элементов электронной техники, при которой каждый элемент схемы формируется отдельно в полупроводниковом кристалле. При этом в основе создания ИМС лежит принцип элементной (технологической) интеграции, сопровождающейся микроминиатюризацией элементов (активных и пассивных) микросхемы. В ИМС можно выделить области, представляющие собой активные (диоды, транзисторы) и пассивные (резисторы, конденсаторы, катушки индуктивности) элементы. В интегральной микроэлектронике сохраняется главный принцип дискретной электроники, основанной на разработке электрической схемы по законам теории цепей. Этот принцип неизбежно связан с ростом числа элементов микросхемы и межэлементных соединений по мере усложнения выполняемых ею функций.

● Повышение степени интеграции микросхем и связанное с этим уменьшение размеров элементов имеет определенные пределы. Интеграция свыше нескольких сотен тысяч элементов (в отдельных случаях и миллионов) на одном

кристалле оказывается экономически нецелесообразной и технологически трудно выполнимой.

Сложными становятся проблемы топологии и теплоотвода. Поэтому в отдаленной перспективе интегральная микроэлектроника уже не будет полностью удовлетворять разработчиков сложной радиоэлектронной аппаратуры.

Функциональная микроэлектроника предполагает принципиально новый подход, позволяющий реализовать определенную функцию аппаратуры без применения стандартных базовых элементов, основываясь непосредственно на физических явлениях в твердом теле. В этом случае локальному объему твердого тела придаются такие свойства, которые требуются для выполнения данной функции, и промежуточный этап представления желаемой функции в виде эквивалентной электрической схемы не требуется. Функциональные микросхемы могут выполняться не только на основе полупроводников, но и на основе таких материалов, как сверхпроводники, сегнетоэлектрики, материалы с фотопроводящими свойствами и др. Для переработки информации можно использовать явления, не связанные с электропроводностью (например, оптические и магнитные явления в диэлектриках, закономерности распространения ультразвука и т. д.).

Таким образом, функциональная микроэлектроника охватывает вопросы получения специальных сред с наперед заданными свойствами и создания различных электронных устройств методом *физической интеграции*, т. е. использования таких физических принципов и явлений, реализация которых позволяет получить приборы со сложным схемотехническим или системотехническим функциональным назначением.

В функциональной микроэлектронике начинают использовать (рис. 9.1):

1. *Оптические явления* (когерентная и некогерентная оптика, нелинейная оптика, электрооптика, магнетооптика). Их свойства, связанные со свойствами светового потока, следующие:

зарядовая нейтральность, однонаправленность, отсутствие гальванических связей и электрических контактов;

двухмерность светового потока, а следовательно, возможность многоканальной обработки информации;

высокая несущая частота и, следовательно, большая полоса пропускания каналов обработки информации.

Эти особенности стали основой интенсивно развивающегося направления функциональной микроэлектроники — оптоэлектроники.

2. *Физические явления, связанные с взаимодействием потока электронов с акустическими волнами в твердом теле*. Такие явления, как генерация и усиление акустических волн потоком электронов, движущихся со сверхзвуковыми скоростями, обусловили появление нового направления функциональной микроэлектроники — акустоэлектроники. Особенность этих явлений заключается в малой скорости распространения акустических волн ($1 \cdot 10^5$ см/с)

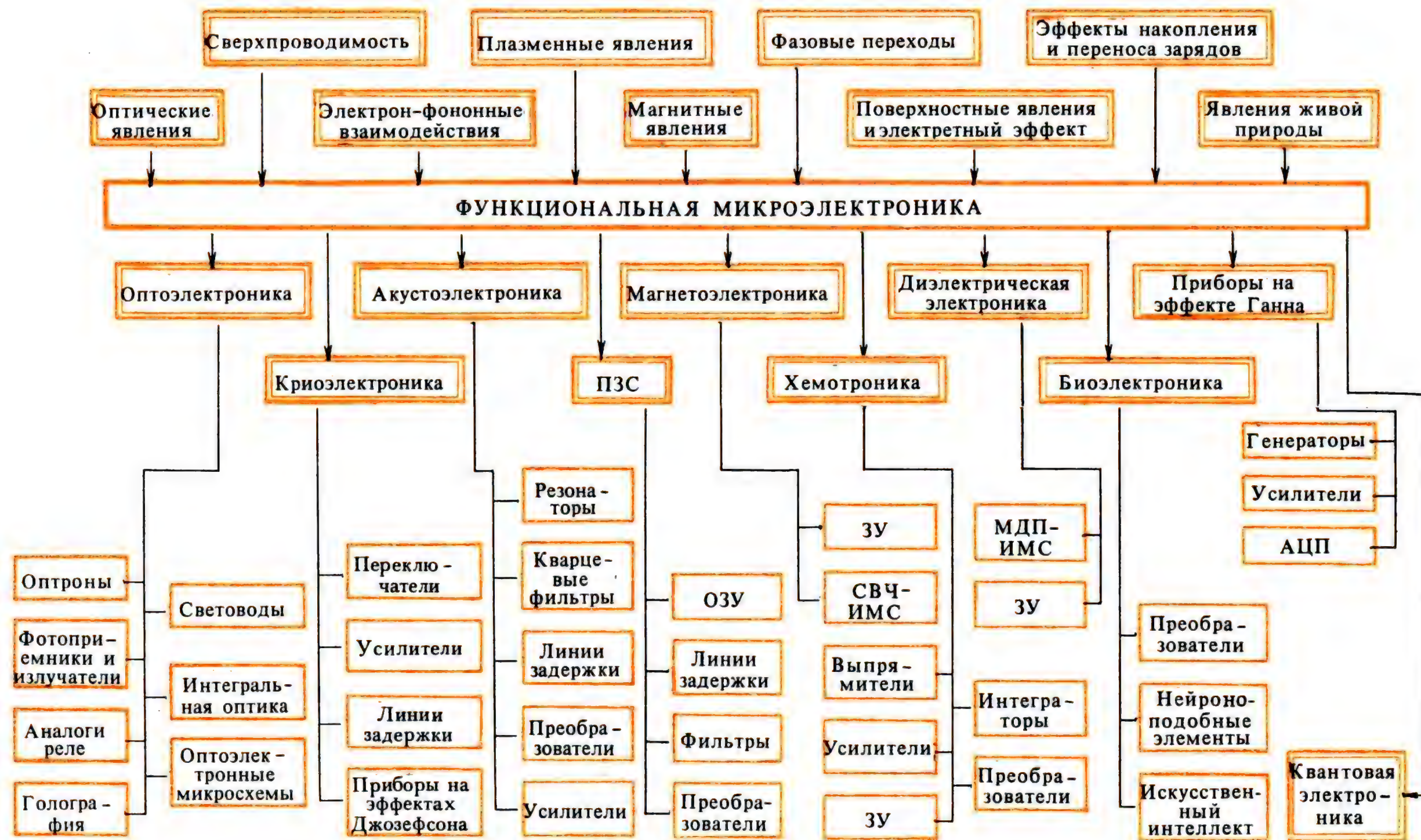


Рис. 9.1. Основные направления функциональной микроэлектроники

в отличие от электромагнитных волн ($3 \cdot 10^{10}$ см/с), что позволяет реализовать миниатюрные линии задержки, фильтры с заданными частотными свойствами, усилители СВЧ и др.

Преимущество этого направления состоит в том, что реализация заданной функции обеспечивается лишь выбором конфигурации устройства.

3. *Новые магнитные материалы* (слабые ферромагнетики и магнитные полупроводники), появление которых привело к созданию нового направления — магнетоэлектроники. Отличительной особенностью слабых ферромагнетиков является малая по сравнению с классическими магнитными материалами намагниченность насыщения. Это дает возможность управлять движением магнитных доменов, называемых пузырями, в двух и трех измерениях слабыми магнитными полями и осуществлять тем самым функции хранения, перемещения и обработки больших объемов информации.

Характерные размеры «пузырей», составляющих примерно 1 мкм, позволяют достичь высокой плотности записи информации ($1 \cdot 10^8$ бит/см²). Большое преимущество таких систем состоит в том, что хранение информации осуществляется без питания, а перемещение «пузырей» — малым рассеянием мощности. Ряд новых материалов — магнитных полупроводников, обладающих свойствами магнетиков и полупроводников, — позволяет создавать приборы с большой функциональной гибкостью.

4. *Покоящиеся и движущиеся электрические неоднородности (домены и шнуры) в однородных полупроводниках.* Их исследование стимулировало создание функциональных интегральных микросхем.

Так как в данном случае используется однородный материал, то реализация заданной функции может быть достигнута выбором соответствующей конфигурации устройства. Высокие скорости движения неоднородностей электрического поля ($1 \cdot 10^7$ см/с) обуславливают высокое быстродействие (меньше $1 \cdot 10^{-9}$ с), а также генерацию и усиление в диапазоне СВЧ.

5. *Явления, связанные с изменением структуры конденсированных тел на молекулярном уровне.* Они привели к возникновению нового направления — квантовой или молекулярной микроэлектроники. К этому направлению относятся фазовые переходы в твердых телах и жидких кристаллах, сопровождающихся резкими изменениями электрических, оптических и магнитных свойств. Обусловленная этим высокая чувствительность к внешним воздействиям позволяет легко осуществлять ряд операций по управлению и преобразованию потоков информации в различных функциональных системах.

Интересными материалами с еще не вполне раскрытыми перспективами использования их в микроэлектронике являются органические полупроводники.

Микроэлектронные устройства с использованием доменов обладают высокими функциональными возможностями.

6. *Элементы на основе эффекта Ганна.* Помимо генераторов и усилителей СВЧ они позволяют создавать такие функциональные устройства, как импульсно-кодовые модуляторы, компараторы, аналого-цифровые преобразователи, нейристорные линии задержки, полный ряд логических элементов, генераторы колебаний сложной формы, регистры сдвига и запоминающие устройства (ЗУ). На основе этих элементов могут быть созданы сверхбыстродействующие микросхемы (теоретически до 10^{-12} с), превосходящие по быстродействию лучшие кремниевые микросхемы, по крайней мере, на порядок при том же уровне рассеиваемой мощности.

Малогабаритные СВЧ-генераторы на диодах Ганна уже миновали стадию лабораторных разработок. Они обладают низким уровнем шумов (сравнимым с клистродами) и мощностью излучения, достаточной для использования в радиолокационных устройствах в диапазоне частот 1—80 ГГц. Такие диоды в пролетном режиме генерации обеспечивают выходную мощность 20—350 мВт — в непрерывном режиме и 1 — 400 Вт — в импульсном режиме. В режиме ограниченного накопления объемного заряда диоды Ганна позволяют получать импульсную мощность 3—6 кВт на частоте 1,5—2 ГГц при к. п. д. 10—20%.

7. *Явления холодной эмиссии,* которые позволили создать электровакуумные приборы в микроэлектронном исполнении с применением пленок. Обладая всеми преимуществами вакуумных приборов (высокие входные сопротивления, малые шумы), они характеризуются очень высокой радиационной стойкостью, весьма малыми размерами, высокими рабочими частотами.

8. *Явления живой природы,* в частности на молекулярном уровне, позволяющие использовать принципы хранения и обработки информации в живых системах для создания сверхсложных систем обработки информации, приближающихся по своим функциональным возможностям к человеческому мозгу (искусственный интеллект), а также решать проблему эффективной связи «человек — машина». Эти явления открывают новое направление — биоэлектронику. Развитие этого направления может привести к научно-технической революции в электронике, последствия которой трудно предвидеть.

9. *Функциональные микросхемы, в которых используется эффект накопления и переноса зарядов,* что позволяет реализовать плотность размещения элементов $3 \cdot 10^4$ элемент/см². Такие приборы по существу представляют собой МДП-структуры, они весьма технологичны (число технологических операций в два раза меньше по сравнению с обычной МДП-технологией). Приборы с переносом заряда (ППЗ), или приборы с зарядовой связью (ПЗС), могут стать основой построения логических схем, линий задержки, схем памяти и систем для получения изображений. Сравнительная простота технологии изготовления ПЗС по сравнению с системами на обычных МДП-транзисторах и почти десятикратное уменьшение площади схемы ($\sim 0,0016$ мм² на 1 бит

информации) должны привести к существенному снижению стоимости систем на ПЗС. Использование полевых транзисторов с нитридом кремния в качестве диэлектрика затвора позволяет преодолевать один из основных недостатков полупроводниковых ЗУ — потерю информации при отключении питания. Такие ЗУ дают возможность реализовать плотность размещения элементов до 10^8 элемент/см² при времени записи 10^{-6} с.

Другой тип управления электрическими неоднородностями в однородном материале состоит в помещении зарядов в потенциальные ямы в приэлектродной области. И здесь выполнение заданных функций достигается топологией контактов. Очень перспективно объединение методов, сочетающих заряд в потенциальных ямах с захватом и хранением заряда в поверхностном слое (электретный эффект), что позволяет совместить длительное хранение больших объемов информации и ее обработку.

10. Интересные возможности для реализации быстродействующих ЗУ большого объема представляют переключатели на основе *аморфных материалов* (не имеющие кристаллического строения), обладающие симметричной S-образной вольт-амперной характеристикой. Время переключения прибора составляет $1,5 \cdot 10^{-10}$ с. На основе элементов из халькогенидных стекол создано постоянное ЗУ на 256 бит с возможностью электрической перезаписи и высокой плотностью упаковки структуры, сравнимой с достигнутой плотностью в биполярной и МДП-технологии. Емкость ЗУ может возрасти до 10^6 бит. Эти приборы обеспечивают хранение информации без расхода энергии и считывание без разрушения, обладают симметричностью вольт-амперных характеристик и высокой радиационной стойкостью.

Наиболее перспективными из аморфных полупроводников (пленки толщиной не более 1 мкм) является Si, Ge, As, Te, In, Sb, Se или их сплавы, а также диэлектрики на основе окислов этих полупроводников или окислов тугоплавких металлов переходной группы, например Gr, Ti, Ta, Mo, Nb.

Аморфные материалы классифицируют следующим образом: материалы с резко изменяющимся значением удельного сопротивления (рис. 9.2, а);

материалы с отрицательным дифференциальным сопротивлением до 10^6 Ом (рис. 9.2, б);

материалы с двумя управляемыми состояниями электропроводности (рис. 9.2, в); сопротивления этих материалов могут различаться на семь порядков, а время переключения составляет 10^{-9} с;

материалы с двумя устойчивыми состояниями переключения (рис. 9.2, г);

функциональные материалы, объединяющие свойства перечисленных материалов (рис. 9.2, д).

Анализ вольт-амперных характеристик аморфных материалов показывает, что их проводимость в ряде случаев скачком изменяется на несколько порядков и сохраняется в таком состоянии

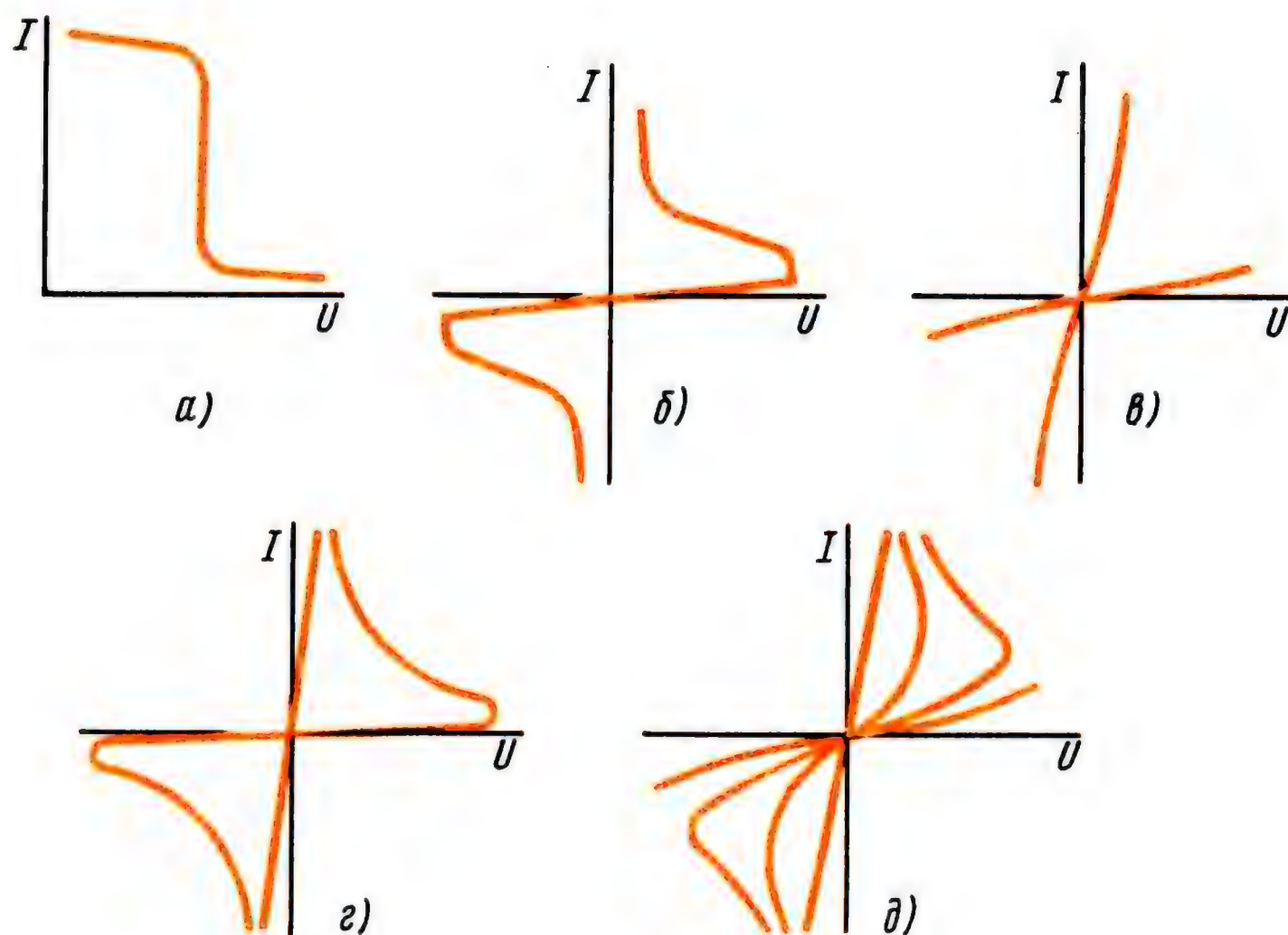


Рис. 9.2. Общий вид вольт-амперных характеристик различных аморфных материалов

неограниченно долго. Эти свойства аморфных материалов уже дали возможность построить пороговые переключатели, ячейки памяти, перестраиваемые ключи памяти с двумя устойчивыми состояниями. Отметим, что интервал рабочих температур аморфных переключателей и ячеек памяти составляет от -180 до $+180^\circ\text{C}$.

Представляют большой интерес функциональные элементы с управляемым отрицательным сопротивлением на основе аморфных материалов. Эти приборы можно подразделить на две категории: 1) приборы, управляемые током и обладающие отрицательным дифференциальным сопротивлением (приборы с S-образной характеристикой); 2) приборы, управляемые напряжением и обладающие эффектом памяти (приборы с N-образной характеристикой). Первый тип приборов реализуется на пленках окислов Ta, Ti, Nb, второй — на пленках диэлектриков, содержащих окислы, сульфиды и флюориды.

На основе аморфных полупроводников развиваются перспективные приборы — туннельные пленочные эмиттеры

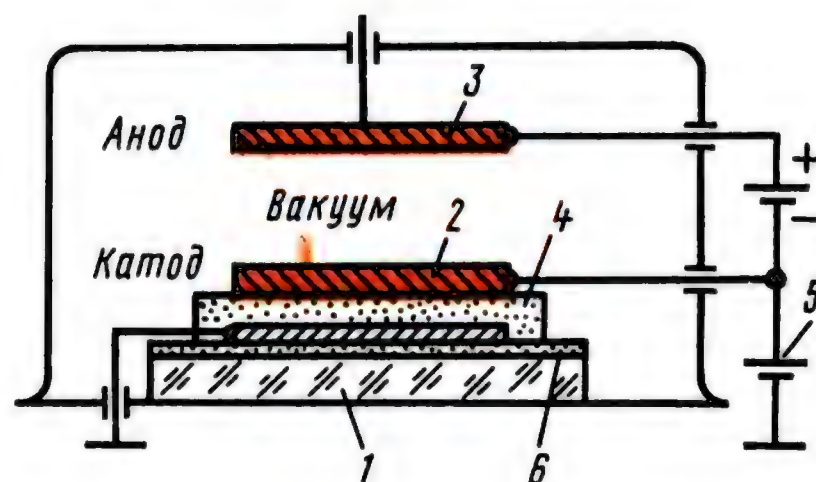


Рис. 9.3. Структура накаливаемого пленочного эмиттера:

1 — подложка; 2 — алюминий, золото или вольфрам; 3 — золото; 4 — SiO_2 или Al_2O_3 ; 5 — алюминий; 6 — грунтующий подслой из SiO_2

(рис. 9.3). По внешнему виду эти приборы почти не отличаются от конденсаторных структур типа «металл — диэлектрик — металл», однако принцип их работы иной. Пленка диэлектрика очень тонкая, способная пропускать токи до 0,01 А, верхний электрод также достаточно тонкий (не более 50 нм). Принцип работы пленочных эмиттеров следующий. Электроны из катода (толщиной порядка 0,5 мкм) попадают в диэлектрик и в зависимости от толщины аморфной пленки диэлектрика разгоняются в нем до больших скоростей либо рассеиваются со значительными потерями энергии. Толщину диэлектрика выбирают минимальной, однако такой, чтобы сохранялась сплошная структура пленки и не было частичных микропробоев диэлектрика. Рабочая толщина диэлектрика обычно не превышает 40 нм. Так называемые горячие электроны просачиваются через потенциальный барьер и мигрируют через наружный электрод в вакуум. Пленочная структура металл — диэлектрик — металл выполняет фактически функцию холодного катода, который в отличие от обычных катодов почти не шумит, обладает повышенной радиационной стойкостью и очень малыми размерами при большом токе эмиссии с единицы поверхности.

11. *Когерентные свойства сигнала* для создания ряда новых твердотельных функциональных приборов: генераторов синусоидальных колебаний, усилителей, умножителей, преобразователей частоты, фазовращателей, трансформаторов, линий задержки, нейристорных линий, логических элементов, ячеек памяти и т. д.

Следует особо выделить специфическое физическое явление, *основанное на квантовых когерентных свойствах носителей заряда* — эффект Джозефсона. Суть его состоит в том, что через достаточно тонкую (порядка 2 нм) диэлектрическую прослойку между сверхпроводящими слоями при низких температурах даже в отсутствие разности потенциалов может протекать своеобразный туннельный ток, легко управляемый сравнительно слабыми внешними сигналами. Значения параметров приборов, основанных на этом эффекте, существенно превышают значения соответствующих параметров приборов интегральной микроэлектроники. Исследования показали, что быстродействие отдельных приборов на эффекте Джозефсона достигает 20—30 пс, а мощность рассеяния равна 100 нВт, т. е. во много раз меньше, чем в обычных интегральных микросхемах. Основная трудность при изготовлении таких приборов — получение стабильного диэлектрика при толщинах порядка 2 нм.

Рассмотрим более подробно некоторые направления функциональной микроэлектроники.

§ 9.2. ОПТОЭЛЕКТРОНИКА

Оптоэлектроника является важной самостоятельной областью функциональной электроники и микроэлектроники. Оптоэлектронный прибор — это устройство, в котором при обработке инфор-

мации происходит преобразование электрических сигналов в оптические и обратно.

● Существенная особенность оптоэлектронных устройств состоит в том, что элементы в них оптически связаны, а электрически изолированы друг от друга.

Благодаря этому легко обеспечивается согласование высоковольтных и низковольтных, а также высокочастотных и низкочастотных цепей. Кроме того, оптоэлектронным устройствам присущи и другие достоинства: возможность пространственной модуляции световых пучков, что в сочетании с изменениями во времени дает три степени свободы (в чисто электронных цепях две); возможность значительного ветвления и пересечения световых пучков в отсутствие гальванической связи между каналами; большая функциональная нагрузка световых пучков ввиду возможности изменения многих их параметров (амплитуды, направления, частоты, фазы, поляризации).

Оптоэлектроника охватывает два основных независимых направления — оптическое и электронно-оптическое. Оптическое направление базируется на эффектах взаимодействия твердого тела с электромагнитным излучением. Оно опирается на голографию, фотохимию, электрооптику и другие явления. Оптическое направление иногда называют лазерным.

Электронно-оптическое направление использует принцип фотоэлектрического преобразования, реализуемого в твердом теле посредством внутреннего фотоэффекта, с одной стороны, и электролюминесценции, с другой. В основе этого направления лежит замена гальванических и магнитных связей в традиционных электронных цепях оптическими. Это позволяет повысить плотность информации в канале связи, его быстродействие, помехозащищенность.

Для микроэлектроники представляет интерес в основном электронно-оптическое направление, которое позволяет решить одну из важных проблем интегральной микроэлектроники — существенное уменьшение паразитных связей между элементами как внутри одной интегральной микросхемы, так и между микросхемами. На оптоэлектронном принципе могут быть созданы безвакуумные аналоги электронных устройств и систем: дискретные и аналоговые преобразователи электрических сигналов (усилители, генераторы, ключевые элементы, элементы памяти, логические схемы, линии задержки и др.); преобразователи оптических сигналов — твердотельные аналоги электронно-оптических преобразователей, видиконов, электронно-лучевых преобразователей (усилители света и изображения, плоские передающие и воспроизводящие экраны); устройства отображения информации (индикаторные экраны, цифровые табло и другие устройства картинной логики).

Основным элементом оптоэлектроники является *оптрон*. Различают оптроны с внутренней (рис. 9.4, а) и внешними (рис. 9.4, б)

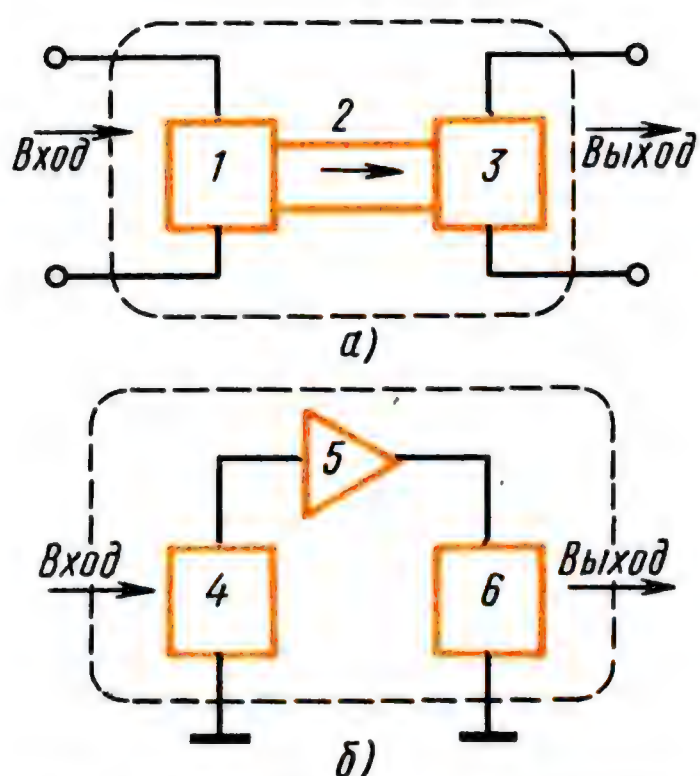


Рис. 9.4. Оптрон с внутренней (а) и внешними (б) фотонными связями:

1, 6 — источники света; 2 — световод; 3, 4 — приемники света; 5 — усилитель

фотонными связями. Простейший оптрон представляет собой четырех-полюсник (рис. 9.4, а), состоящий из трех элементов: фотоизлучателя 1, световода 2 и приемника света 3, заключенных в герметичном светонепроницаемом корпусе. При подаче на вход электрического сигнала в виде импульса или перепада входного тока возбуждается фотоизлучатель. Световой поток по световоду попадает в фотоприемник, на выходе которого образуется электрический импульс или перепад выходного тока. Этот тип оптрона является усилителем электрических сигналов, в нем внутренняя связь фотонная, а внешние — электрические.

Другой тип оптрона — с электрической внутренней связью и фотонными внешними связями (рис. 9.4, б) — является усилителем световых сигналов, а также преобразователем сигналов одной частоты в сигналы другой частоты, например сигналов инфракрасного излучения в сигналы видимого спектра. Приемник света 4 преобразует входной световой сигнал в электрический. Последний усиливается усилителем 5 и возбуждает источник света 6.

В настоящее время разработано большое число оптоэлектронных устройств различного назначения. В микроэлектронике, как правило, используются только те оптоэлектронные функциональные элементы, для которых имеется возможность интеграции, а также совместимость технологии их изготовления с технологией изготовления соответствующих интегральных микросхем.

Фотоизлучатели. К источникам света оптоэлектроникой предъявляются такие требования, как миниатюрность, малая потребляемая мощность, высокие эффективность и надежность, большой срок службы, технологичность. Они должны обладать высоким быстродействием, допускать возможность изготовления в виде интегральных устройств.

Наиболее широкое распространение в качестве электролюминесцентных источников получили *инжекционные светодиоды*, в которых испускание света определяется механизмом межзонной рекомбинации электронов и дырок. Если пропускать достаточно большой ток инжекции через *p-n*-переход (в прямом направлении), то часть электронов из валентной зоны перейдет в зону проводимости (рис. 9.5). В верхней части валентной зоны образуются свободные состояния (дырки), а в нижней части зоны проводимости — заполнение состояния (электроны проводимости). Такая инверсная заселенность не является равновесной

и приводит к хаотическому испусканию фотонов при обратных переходах электронов. Возникающее при этом в p - n -переходе некогерентное свечение и является электролюминесценцией. Фотон, испускаемый при люминесцентном переходе из заполненной части зоны проводимости в свободную часть валентной зоны, вызывает индуцированное излучение идентичного фотона, заставив еще один электрон перейти в валентную зону. Однако фотон такой же энергии (от $\Delta E = E_2 - E_1$ до $\Delta E = 2\delta E$) не может поглотиться, так как нижнее состояние свободно (в нем нет электронов), а верхнее состояние уже заполнено. Это означает, что p - n -переход прозрачен для фотонов такой энергии, т. е. для соответствующей частоты. Наоборот, фотоны с энергией, большей $\Delta E + 2\delta E$, могут поглощаться, переводя электроны из валентной зоны в зону проводимости. В то же время для таких энергий индуцированное испускание фотонов невозможно, так как верхнее исходное состояние не заполнено, а нижнее состояние заполнено. Таким образом, вынужденное излучение возможно в узком диапазоне около частоты, соответствующей энергии запрещенной зоны ΔE с шириной спектра δE .



Рис. 9.5. К объяснению принципа действия инжекционного светодиода

Наилучшими материалами для светодиодов являются арсенид галлия, фосфид галлия, фосфид кремния, карбид кремния и др. Светодиоды имеют высокое быстродействие (порядка 0,5 мкс), но потребляют большой ток (около 30 А/см²). В последнее время разработаны светодиоды на основе арсенида галлия — алюминия, мощности которых составляют от долей до нескольких милливатт при прямом токе в десятки миллиампер. К. п. д. светодиодов не превышает 1—3%.

Перспективными источниками света являются *инжекционные лазеры*, позволяющие концентрировать высокие энергии в узкой спектральной области при высоких к. п. д. и быстродействии (десятки пикосекунд). Эти лазеры можно изготавливать в виде матриц на одном базовом кристалле по той же технологии, что и интегральные микросхемы. Недостатком простых инжекционных лазеров является то, что они имеют приемлемые характеристики лишь при использовании охлаждения до очень низких температур. При нормальной температуре галлий-арсенидовый лазер имеет малую среднюю мощность, низкий к. п. д. (порядка 1%), небольшие стабильность работы и срок службы. Дальнейшее усовершенствование инжекционного лазера путем создания перехода сложной структуры с использованием гетеропереходов (гетеропереход — граница между слоями с одинаковыми типами электропроводности, но с разной шириной запрещенной

зоны) позволило получить малогабаритный источник света, работающий при нормальной температуре с к. п. д. 10—20% и приемлемыми характеристиками.

Фотоприемники. Для преобразования световых сигналов в электрические используют фотодиоды, фототранзисторы, фоторезисторы, фототиристоры и другие приборы.

Фотодиод представляет собой смещенный в обратном направлении p - n -переход, обратный ток насыщения которого определяется количеством носителей заряда, порождаемых в нем действием падающего света (рис. 9.6). Параметры фотодиода выражают через значения тока, протекающего в его цепи. Чувствительность фотодиода, которую принято называть интегральной, определяют как отношение фототока к вызвавшему его световому потоку Φ_v . Порог чувствительности фотодиодов оценивают по известным значениям интегральной (токовой) чувствительности и темнового тока I_d , т. е. тока, протекающего в цепи в отсутствие облученности чувствительного слоя.

Основными материалами для фотодиодов являются германий и кремний. Кремниевые фотодиоды обычно чувствительны в узкой области спектра (от $\lambda = 0,6 \div 0,8$ мкм до $\lambda = 1,1$ мкм) с максимумом при $\lambda = 0,85$ мкм, а германиевые фотодиоды имеют границы чувствительности $\lambda = 0,4 \div 1,8$ мкм с максимумом при $\lambda \approx 1,5$ мкм. В фотодиодном режиме при напряжении питания 20 В темновой ток кремниевых фотодиодов обычно не превышает 3 мкА, в то время как у германиевых фотодиодов при напряжении питания 10 В он достигает 15—20 мкА.

Фототранзисторы представляют собой приемники лучистой энергии с двумя или с большим числом p - n -переходов, обладающие свойством усиления фототока при облучении чувствительного слоя. Фототранзистор соединяет в себе свойства фотодиода и усилительные свойства транзистора (рис. 9.7). Наличие у фототранзистора оптического и электрического входов одновременно

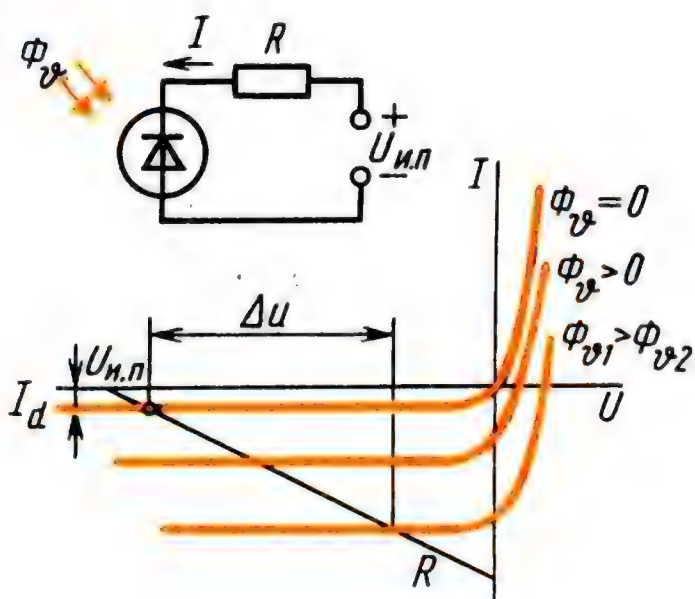


Рис. 9.6. Схема и вольт-амперные характеристики фотодиода

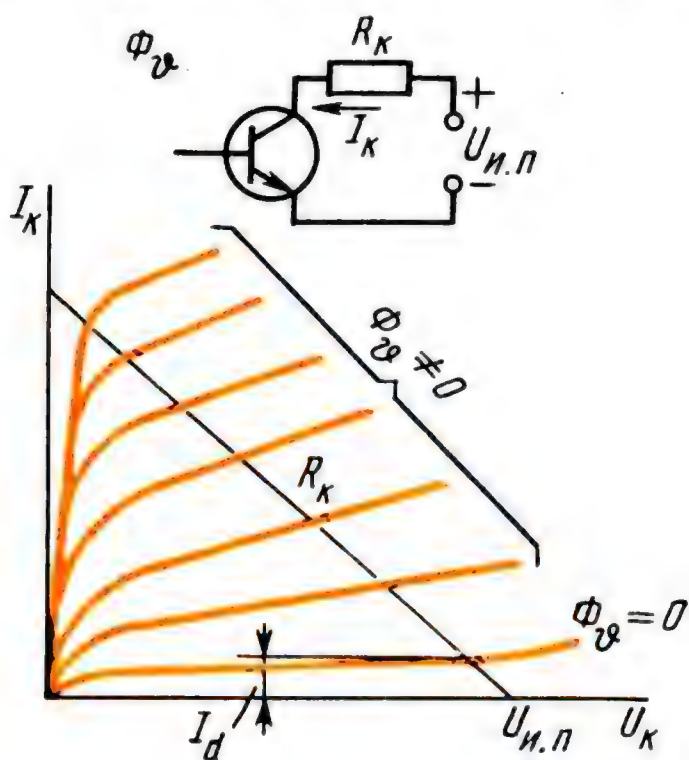


Рис. 9.7. Схема и вольт-амперные характеристики фототранзистора

позволяет создать смещение, необходимое для работы на линейном участке энергетической характеристики, а также компенсировать внешние воздействия. Для обнаружения малых сигналов напряжение, снимаемое с фототранзистора, должно быть усилено. В этом случае следует увеличить сопротивление выхода переменному току при минимальном темновом токе в цепи коллектора, создавая положительное смещение на базе.

Световоды. Между источником и приемником света в оптроне находится световод. Для уменьшения потерь при отражении от границы раздела светодиода и проводящей среды (световода) последняя должна обладать большим коэффициентом преломления. Такие среды называются иммерсионными. Иммерсионный материал должен обладать также хорошей адгезией к материалам источника и приемника, обеспечивать достаточное согласование по коэффициентам расширения, быть прозрачным в рабочей области и т. д. Наиболее перспективными являются свинцовые стекла с показателем преломления 1,8—1,9 и селеновые стекла с показателем преломления 2,4—2,6. На рис. 9.8 показано поперечное сечение твердотельного оптрона с иммерсионным световодом.

В качестве световодов в оптоэлектронике находят применение тонкие нити стекла или прозрачной пластмассы. Это направление получило название волоконной оптики. Волокна покрывают светоизолирующими материалами и соединяют в многожильные световые кабели. Они выполняют те же функции по отношению к свету, что и металлические провода по отношению к току. С помощью волоконной оптики можно: осуществлять поэлементную передачу изображения с разрешающей способностью, определяемой диаметром световолокна (порядка 1 мкм); производить пространственные трансформации изображения благодаря возможности изгибания и скручивания волокон световода; передавать изображения на значительные расстояния и т. д. На рис. 9.9 показан световод в виде кабеля из светопроводящих волокон.

Интегральная оптика. Одним из перспективных направлений функциональной микроэлектроники является интегральная оптика, обеспечивающая создание сверхпроизводительных систем

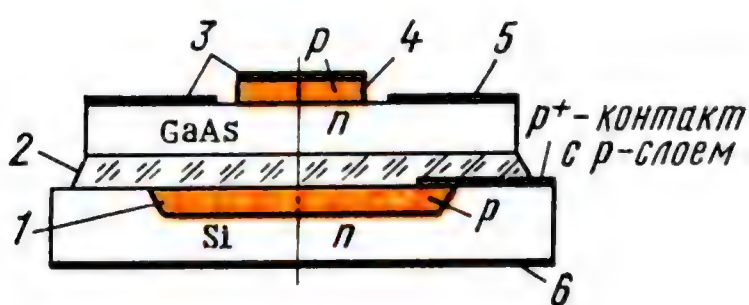


Рис. 9.8. Разрез твердотельного оптрона с иммерсионным световодом:

1 — планарная диффузия; 2 — селеновое стекло; 3 — омические контакты; 4 — диффузионная мезоструктура; 5 — источник света; 6 — приемник света

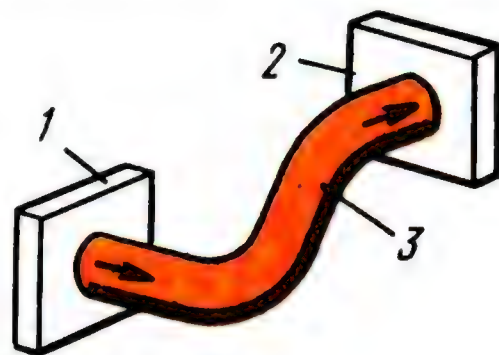


Рис. 9.9. Световод в виде кабеля из светопроводящих волокон:

1 — источник света; 2 — приемник света; 3 — световой кабель

передачи и обработки оптической информации. Область исследований интегральной оптики включает распространение, преобразование и усиление электромагнитного излучения оптического диапазона в диэлектрических тонкопленочных волноводах и волоконных световодах. Основным элементом интегральной оптики является объемный или поверхностный оптический микроволновод. Простейший симметричный объемный оптический микроволновод представляет собой локализованную по одной или двум пространственным измерениям область с показателем преломления, превышающим показатель преломления окружающей оптической среды. Такая оптически более плотная область есть не что иное, как канал или несущий слой диэлектрического волновода.

Примером несимметричного поверхностного диэлектрического волновода может служить тонкая пленка оптически прозрачного диэлектрика или полупроводника с показателем преломления, превышающим показатель преломления оптически прозрачной подложки. Степень локализации электромагнитного поля, а также отношение потоков энергии, переносимых вдоль несущего слоя и подложки, определяются эффективным поперечным размером несущего слоя и разностью показателей преломления несущего слоя и подложки при заданной частоте излучения. Сравнительно простым и наиболее подходящим для твердотельных оптических устройств является оптический полосковый микроволновод, выполненный в виде тонкой диэлектрической пленки (рис. 9.10), нанесенной на подложку методами микроэлектроники (например, вакуумным напылением). С помощью маски на диэлектрическую подложку можно наносить с высокой степенью точности целые оптические схемы. Применение электронно-лучевой литографии обеспечило успехи в создании как одиночных оптических полосковых волноводов, так и оптически связанных на определенной длине, а впоследствии расходящихся волноводов, что существенно для создания направленных ответвителей и частотно-избирательных фильтров в системах интегральной оптики.

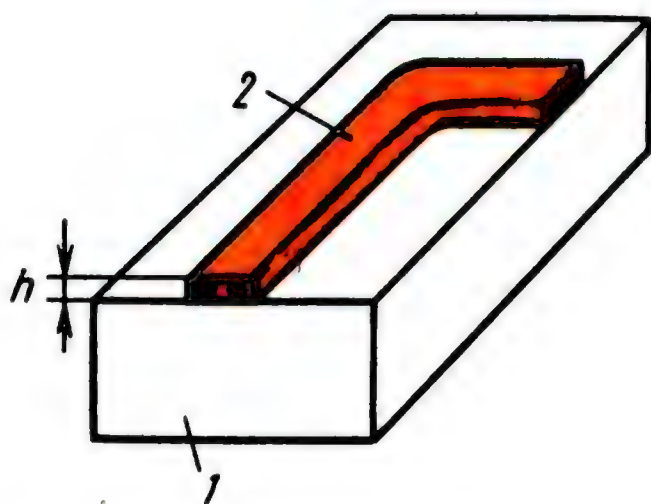


Рис. 9.10. Оптический полосковый микроволновод с прямоугольным поперечным сечением: 1 — подложка; 2 — диэлектрическая пленка

Оптоэлектронные микросхемы.

На основе оптоэлектроники разработано большое число микросхем. Рассмотрим некоторые оптоэлектронные микросхемы, выпускаемые отечественной промышленностью.

В микроэлектронике наиболее широко применяют оптоэлектронные микросхемы гальванической развязки. К ним относят быстродействующие переключатели, коммутаторы аналоговых сигналов, ключи и аналоговые оптоэлектронные устройства, предназначенные для исполь-

зования в системах функциональной обработки аналоговых сигналов.

Основным элементом любой оптоэлектронной микросхемы является оптронная пара (рис. 9.11, а, б), состоящая из источника света 1, управляемого входным сигналом, иммерсионной среды 2, оптически связанной с источником света, и фотоприемника 3. Параметрами оптронной пары являются сопротивление развязки по постоянному току, коэффициент передачи тока (отношение фототока приемника к току излучателя), время переключения и проходная емкость.

На базе оптоэлектронных пар создаются оптоэлектронные микросхемы различного назначения.

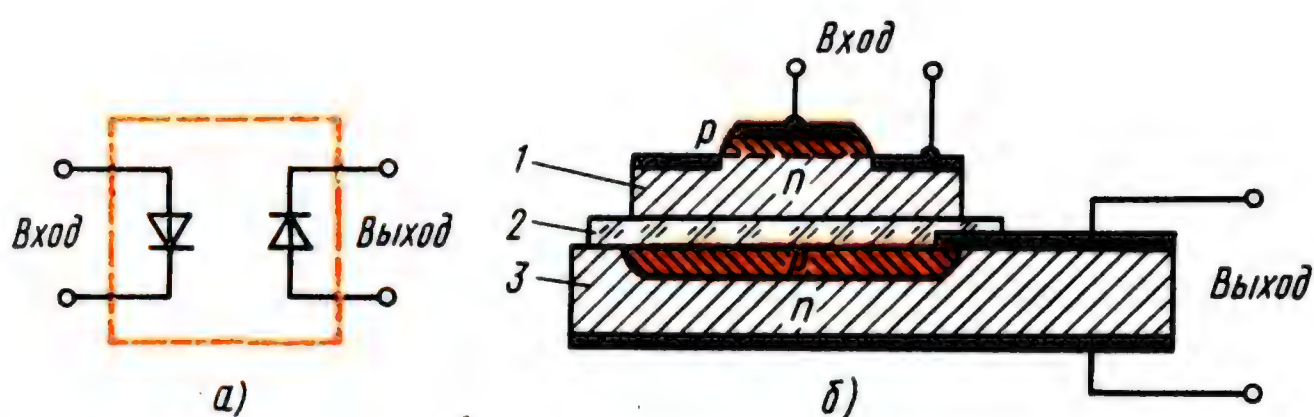


Рис. 9.11. Схема (а) и технологическое выполнение (б) оптронной пары:

1 — источник света; 2 — иммерсионная среда; 3 — фотоприемник

1. *Оптоэлектронный переключатель* представляет гибридную микросхему, содержащую оптоэлектронную пару и усилитель. В переключателе используются высокоэффективные светодиоды на основе арсенида галлия, легированного кремнием, и быстродействующие кремниевые $p-i-n$ -фотодиоды. Иммерсионной средой является халькогенидное стекло с показателем преломления 2,7. Коэффициент передачи тока в оптоэлектронной паре составляет 3—5 при нормальной температуре, времена включения (сумма времен задержки и нарастания фронта) 100—250 пс, гальваническая развязка цепи светодиода и фотоприемника по постоянному току 10^9 Ом. Микросхема выполнена в круглом металло-стеклянном корпусе типа ТО-5.

2. *Оптоэлектронный ключ* предназначен для коммутации высоковольтных цепей переменного и постоянного токов. Он имеет четыре независимых канала, каждый из которых содержит две оптоэлектронные пары, состоящие из светодиода и высоковольтного $p-i-n$ -фотодиода. Фотодиоды соединены встречно-последовательно, поэтому сопротивление ключа в запертом состоянии (в отсутствие тока через светодиоды) независимо от полярности приложенного напряжения определяется темновым сопротивлением смещенного в обратном направлении $p-i-n$ -фотодиода; значение его составляет примерно 10^9 Ом.

3. *Транзисторный ключ* предназначен для коммутации постоянных напряжений до 50 В. Прибор имеет два независимых кана-

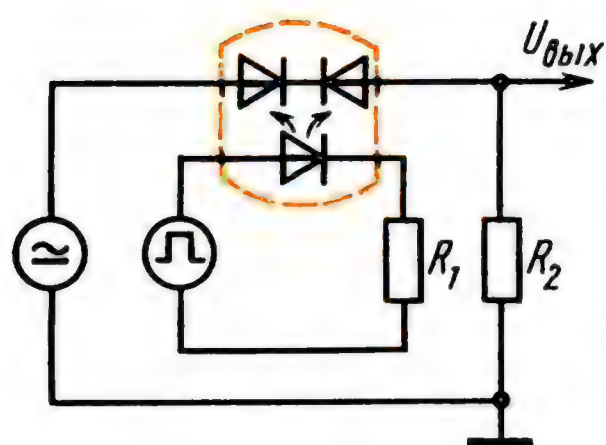


Рис. 9.12. Электрическая схема оптоэлектронного коммутатора аналоговых сигналов.

ла, каждый из которых содержит оптоэлектронную пару, состоящую из арсенидгаллиевого светодиода и кремниевого $p-i-n$ -фототранзистора. Оптоэлектронная пара имеет коэффициент передачи тока 2, номинальный рабочий ток 10 мА, быстродействие в режиме усиления 100—300 нс.

4. Коммутатор аналоговых сигналов предназначен для применения в системах селективной обработки аналоговых сигналов. Электрическая схема одного канала коммутатора приведена на рис. 9.12. Канал содержит оптоэлектронную пару,

состоящую из арсенидгаллиевого светодиода и двух встречно включенных $p-i-n$ -фотодиодов, выполненных в одном монокристалле.

На рис. 9.13 показаны электрические схемы некоторых других типов оптоэлектронных микросхем. Ключевая микросхема (рис. 9.13, а) включает в себя быстродействующую диодную оптоэлектронную пару, согласованную с монокристаллическим кремниевым усилителем. Она предназначена для замены трансформаторных и релейных связей в логических устройствах ЭВМ и дискретной автоматики. Аналоговый ключ (рис. 9.13, б) относится к линей-

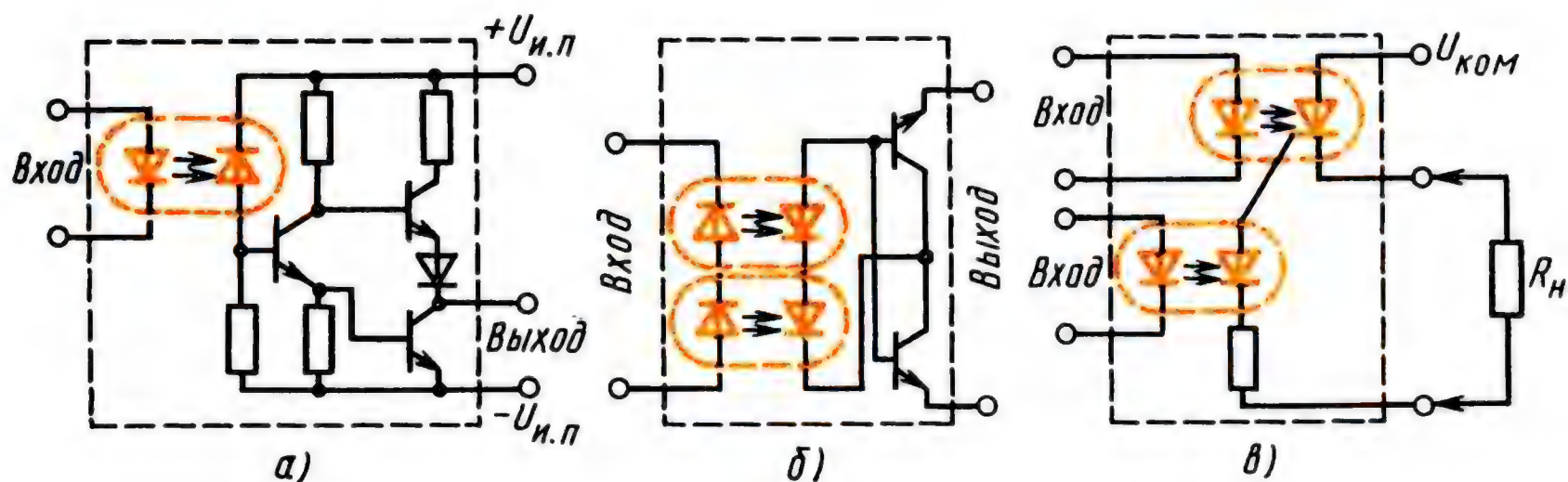


Рис. 9.13. Электрические схемы некоторых типов оптоэлектронных микросхем: а — ключевая микросхема; б — аналоговый ключ; в — реле постоянного тока

ным схемам с оптоэлектронным управлением. При мощности управляющего сигнала 60—80 мВт параметры прерывателя достигают значений, необходимых для стандартных полупроводниковых микросхем. Оптоэлектронные маломощные реле постоянного тока (рис. 9.13, в) предназначены для замены аналоговых электромеханических реле с быстродействием в миллисекундном диапазоне и гарантируемым числом срабатываний 10^4 — 10^7 .

Представляют интерес оптоэлектронные микросхемы серии 249, в которую входят четыре группы приборов, представляющих собой электронные ключи на основе электролюминесцентных диодов и транзисторов. Электрическая схема всех групп

приборов одинакова (рис. 9.14). Конструктивно микросхемы оформлены в прямоугольном плоском корпусе интегральных микросхем с 14 выводами и имеют два изолированных канала, что уменьшает габариты и массу аппаратуры, а также расширяет функциональные возможности микросхем. Светодиоды выполнены на основе кремния и имеют $n^+ - p - n_i - n^+$ -структуру. Наличие двух каналов в ключе позволяет использовать его в качестве интегрального прерывателя аналоговых сигналов и получать высокий коэффициент передачи сигнала (10—100) при включении фототранзисторов по схеме составного транзистора.

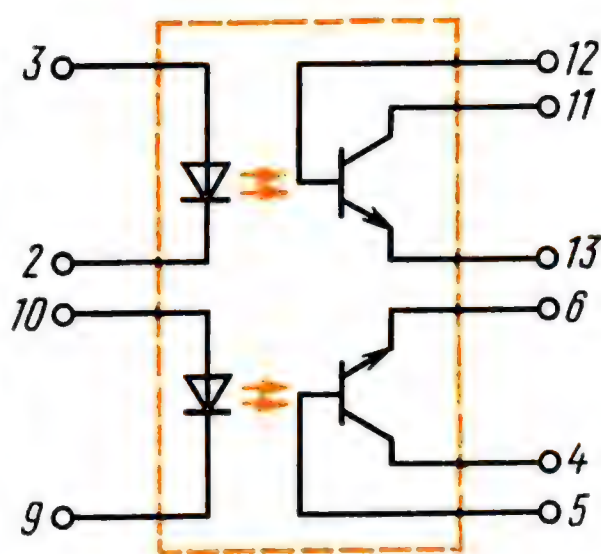


Рис. 9.14. Электрическая схема оптоэлектронных микросхем серии 249

§ 9.3. АКУСТОЭЛЕКТРОНИКА

Акустоэлектроника — направление функциональной микроэлектроники, связанное с использованием механических резонансных эффектов, пьезоэлектрического эффекта, а также эффекта, основанного на взаимодействии электрических полей с волнами акустических напряжений в пьезоэлектрическом полупроводниковом материале.

Акустоэлектроника занимается преобразованием акустических сигналов в электрические и электрических сигналов в акустические.

На принципе электромеханического резонанса основан прибор, называемый резонистором и представляющий собой транзистор с резонирующим затвором (рис. 9.15). Затвор 3, представляющий собой часть балки, противоположный конец которой закреплен на изоляторе, нависает над каналом между стоком С и истоком И. Под балкой на изоляторе расположен электрод, на который подается входной сигнал. Сила электростатического взаимодействия сигнального электрода с затвором, на который

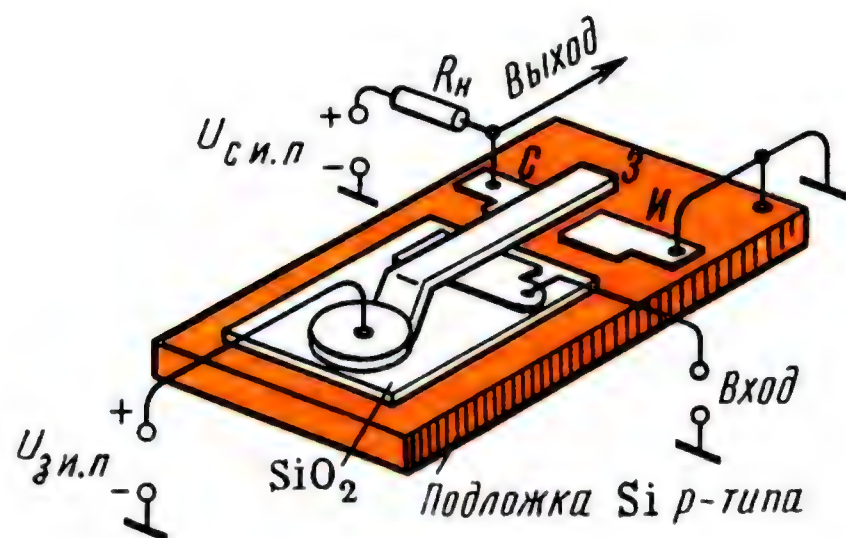


Рис. 9.15. Устройство резонистора

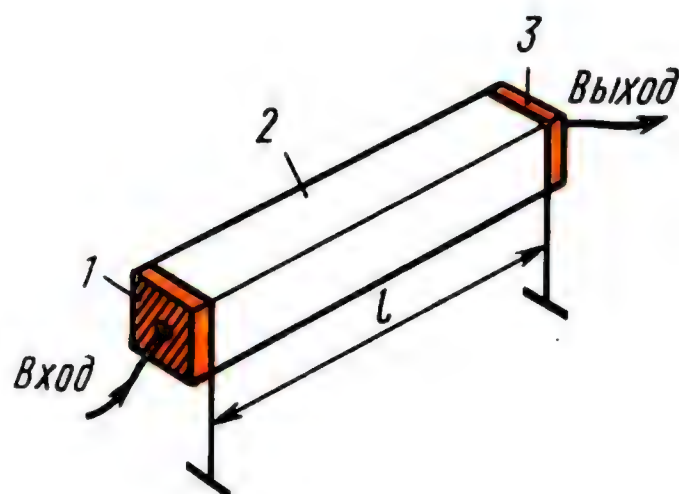


Рис. 9.16. Ультразвуковая линия задержки:

1 — входной преобразователь;
2 — звукопровод; 3 — выходной преобразователь

также подано постоянное напряжение смещения, раскачивает балку в случае, когда частота сигнала совпадает с механическим резонансом балки. Вибрирующий затвор модулирует канал, обуславливая наличие переменной составляющей тока в нагрузке R_n . Консоль из золота имеет длину 0,25 мм. Такие резонисторы на частотах 1—45 кГц имеют добротность 100—750. При обратной связи с выхода на вход резонистора можно получить тональный генератор, подобный широко известному камертонному генератору. Разработаны и применяются резонисторы и для более высоких частот, приблизительно до 1 МГц.

В некоторых материалах ориентация молекул под действием поля сопровождается структурными изменениями, что приводит к изменению размеров образца. Эти явления носят обратимый и необратимый характер и позволяют создавать линейные и нелинейные устройства. Подобные процессы называются пьезоэлектрическим эффектом, а материалы, в которых наблюдается явление пьезоэффекта, — пьезоэлектриками. К таким материалам относятся турмалин, кварц, сегнетова соль, цинковая обманка и др. На пьезоэлектрическом эффекте основана работа некоторых радиотехнических функциональных приборов — кварцевых генераторов и кварцевых фильтров. К функциональным приборам относятся также ультразвуковые линии задержки, работающие на объемных акустических волнах. Эти устройства позволяют задерживать сигналы на время от долей микросекунды до десятков миллисекунд. Широко используются твердотельные линии задержки из плавленого кварца, стекла и металлов.

Простейшая ультразвуковая линия задержки, работающая на объемных акустических волнах, представляет собой стержень твердого тела длиной l , к противоположным концам которого прикреплены пьезоэлектрические преобразователи (рис. 9.16). На вход подается радиоимпульс с несущей частотой порядка нескольких десятков мегагерц. Электрические колебания во входном пьезоэлектрическом преобразователе превращаются в акустические и излучаются в звукопровод. Кварцевые преобразователи работают на сжатие. Когда через время, определяемое скоростью звука (значительно меньше скорости распространения электромагнитных волн), акустическое колебание достигает выходного преобразователя, на нем под воздействием акустического сжатия возникает э. д. с., которая после усиления и детектирования образует выходной задержанный видеоимпульс.

● Пьезоэлектрические преобразователи используют для возбуждения с помощью электрических сигналов акустических волн в ультразвуковых линиях задержки и обратного преобразования их в электрический сигнал.

Имеются различные способы получения преобразователей. Наилучшие результаты дает преобразователь, состоящий из пленки сульфида кадмия CdS , осажденной методом вакуумного напыления непосредственно на металлическую пленку, которую в свою очередь наносят на торец звукопровода (рис. 9.17). Такие преобразователи характеризуются малыми потерями и широкой

полосой пропускания (порядка 30%) на частотах от 100 до 1000 МГц. Потери на пару преобразователей (входной — выходной) не превышают 12 дБ на частотах 300—400 МГц как для продольных, так и для сдвиговых колебаний.

На частотах порядка 10 ГГц в качестве преобразователя используют обедненный слой смещенного в обратном направлении p - n -перехода (рис. 9.18). Выбором напряжения смещения

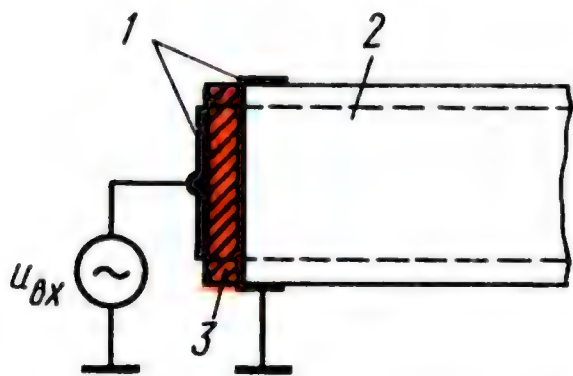


Рис. 9.17. Акустический преобразователь с напыленной пленкой сульфида кадмия:

1 — металлическая пленка;
2 — звукопровод; 3 — напыленная пленка сульфида кадмия

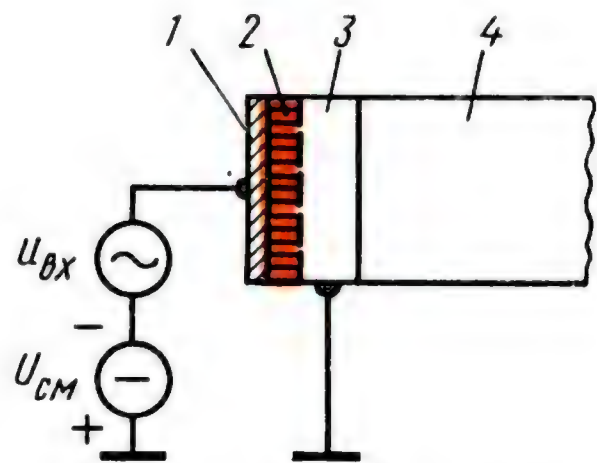


Рис. 9.18. Акустический преобразователь на p - n -переходе:

1 — золото; 2 — обедненный слой; 3 — GaAs n -типа;
4 — звукопровод

$U_{см}$ толщину обедненного слоя доводят до десятых долей микрометра и модулируют высокочастотным напряжением $u_{вх}$.

Ультразвуковые волны одинаково хорошо распространяются как в изоляторах, так и в проводниках. Однако при распространении в полупроводниках, по результатам исследований, они имеют малые потери. Это дает возможность изготавливать преобразователи для высоких частот. Используя явления взаимодействия акустических волн с электронами, можно разработать приборы для усиления электрических колебаний посредством усиления бегущей ультразвуковой волны. Для этого требуются высокоэффективные преобразователи (диффузионные, с p - n -переходом или напыленные). Усилитель на частоту 1 ГГц с коэффициентом усиления акустических волн 40 дБ, работающий на продольных акустических волнах, в интегральном исполнении имеет вид, показанный на рис. 9.19. На торцах исходного стержня с удельным сопротивлением, достаточным для усиления, путем диффузии индия создаются слои с высокой проводимостью. Эти слои (заштрихованы на рис. 9.19) служат электродами для постоянного поля дрейфа, а также внутренними электродами преоб-

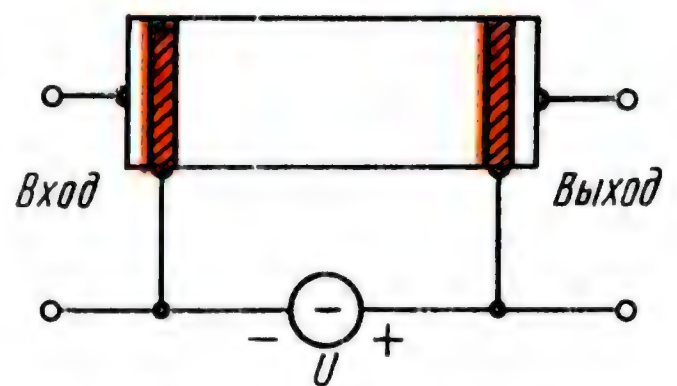


Рис. 9.19. Объемный акустоэлектронный усилитель

разователей. Такой усилитель имеет размеры $1,28 \times 0,6 \times 0,6$ мм, мощность рассеяния 3,78 Вт, напряжение питания 227 В, полосу пропускания 300 МГц.

● Новым этапом в развитии акустоэлектроники является использование поверхностных акустических волн. Поверхностные волны обладают всеми свойствами объемных волн, доступны для воздействия на всем пути их распространения вдоль линии, а технология изготовления ультразвуковых линий с поверхностными волнами совместима с технологией изготовления интегральных микросхем.

Наиболее широкое распространение в технике получили поверхностные волны ультразвукового диапазона. Применение этих волн в линиях задержки позволило изменить их габариты. На поверхностных волнах разработаны резонаторы, полосовые фильтры, фазовращатели и другие элементы радиоэлектроники. В основе работы этих приборов положено использование упругих релеевских или поверхностных акустических волн, распространяющихся вдоль границы твердого упругого полупространства с вакуумом или другой разреженной средой, например воздухом.

Линии задержки на поверхностных акустических волнах позволяют реализовать задержку сигнала 0,1—100 мкс на частотах $1—10^3$ МГц с полосой пропускания до 100% рабочей частоты.

Наряду с линиями задержки большое распространение получили фильтры (полосовые, режекторные и др.), синтезированные по заданным частотным характеристикам. В основе способа изготовления фильтров лежит изменение условий распространения акустических волн, в результате которого изменяется скорость волны и связанная с ней частотная характеристика фильтра. Электроакустический фильтр содержит управляющие электроды, расположенные по обеим сторонам звукопровода, между входным и выходным преобразователями. При изменении управляющего напряжения происходит соответствующее изменение характеристик фильтра.

На рис. 9.20 показано устройство акустоэлектронного усилителя на поверхностных волнах. Дрейфовая часть представляет собой кремниевый монокристаллический слой n -типа толщиной около 1 мкм, выращенный на сапфировой подложке эпитаксиальным способом. Этот материал имеет удельное сопротивление $100 \text{ Ом} \cdot \text{см}$ и подвижность носителей зарядов $500 \text{ см}^2/(\text{В} \cdot \text{с})$. Воздушный зазор для работы на частоте 100 МГц составляет 50 нм, а на частоте 1 ГГц —

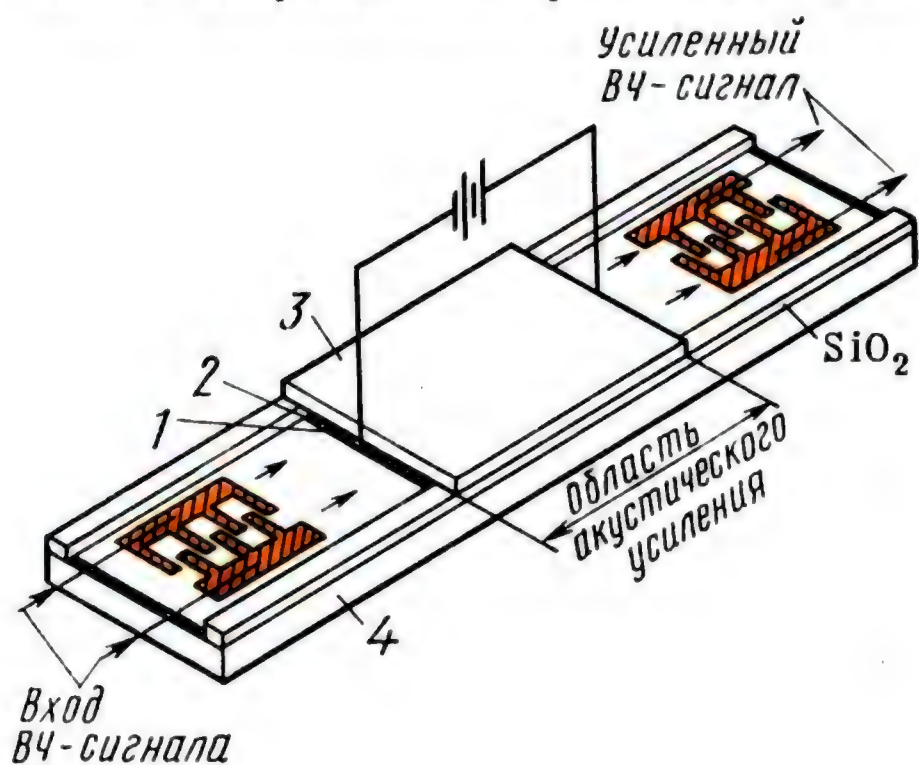


Рис. 9.20. Акустоэлектронный усилитель на поверхностных волнах:

1 — воздушный зазор; 2 — кремниевая пленка; 3 — сапфировая подложка; 4 — акустическая подложка

20 нм. Такие усилители на частоте 108 МГц имеют усиление 30 дБ на длине 10 мм и ширине 1,25 мм при потребляемой мощности постоянного тока 0,7 Вт.

На основе упругих поверхностных волн (УПВ) кроме линий задержки могут быть разработаны запоминающие устройства, частотные фильтры, генераторы, согласованные фильтры, Фурье-преобразователи. Фурье-преобразователи на УПВ работают в реальном масштабе времени, что наряду с компактностью, низкой стоимостью и малым потреблением энергии привлекает особое внимание. Этот метод базируется на преобразовании с помощью линейной частотной модуляции.

Таким образом, акустоэлектронные устройства являются перспективными, особенно для применения в широкополосных схемах и схемах СВЧ. Однако на пути широкой практической реализации этих приборов стоят еще значительные технологические трудности.

§ 9.4. МАГНЕТОЭЛЕКТРОНИКА

● Магнетоэлектроника — направление функциональной микроэлектроники, связанное с появлением новых магнитных материалов, обладающих малой намагниченностью насыщения, и с разработкой технологических методов получения тонких магнитных пленок.

На перемагничивание тонкопленочного элемента, толщина которого обычно не превышает толщины одного домена, требуется энергии в 10—20 раз и времени в 10—30 раз меньше, чем на перемагничивание ферритового сердечника.

Наибольший интерес представляет использование тонкопленочных металлических магнитных материалов в микроэлектронных запоминающих устройствах (ЗУ), где в качестве элемента памяти применяются тонкие магнитные пленки. Эти пленки позволяют создавать надежные быстродействующие ЗУ с малой мощностью управления. Весьма перспективны устройства памяти на цилиндрических магнитных доменах. Плотность записи таких устройств достигает 10^5 бит/см² при скорости обработки информации $3 \cdot 10^6$ бит/с. Преимущество этих устройств заключается также в том, что магнитные домены могут составить систему идентичных элементов, реализующих функции логики, памяти и коммутации без нарушения однородности структуры материала носителя информации. Следовательно, кристалл на магнитных доменах является вычислительной средой, на поверхности которой посредством системы внешних аппликаций можно размещать схемы, реализующие различные комбинации логических и переключающих функций и функций памяти.

Применение тонких магнитных пленок в качестве носителей информации основано на том, что они обладают *двумя устойчивыми состояниями*. Эти состояния пленки обеспечиваются благодаря одноосной магнитной анизотропии — предпочтительной ориентации вектора намагниченности, которая создается в про-

цессе изготовления пленки или при ее последующей термической обработке с помощью внешнего магнитного поля.

Тонкие пленки пермаллоя (сплав никеля и железа с небольшими добавками меди, хрома и молибдена) можно изготовить так, что их магнитные свойства в разных направлениях будут сильно различаться. В направлении *оси трудного намагничивания* (ОТН) петля гистерезиса практически полностью отсутствует, зато под прямым углом к ней в направлении *оси легкого намагничивания* (ОЛН) петля гистерезиса является почти полной (рис. 9.21, а). Это свойство используется в двух видах интегральной памяти: элементе памяти с плоскими магнитными пленками (рис. 9.21, б) и элементе памяти с электролитическим магнитным покрытием, нанесенным на проволоку (рис. 9.21, в). При хране-

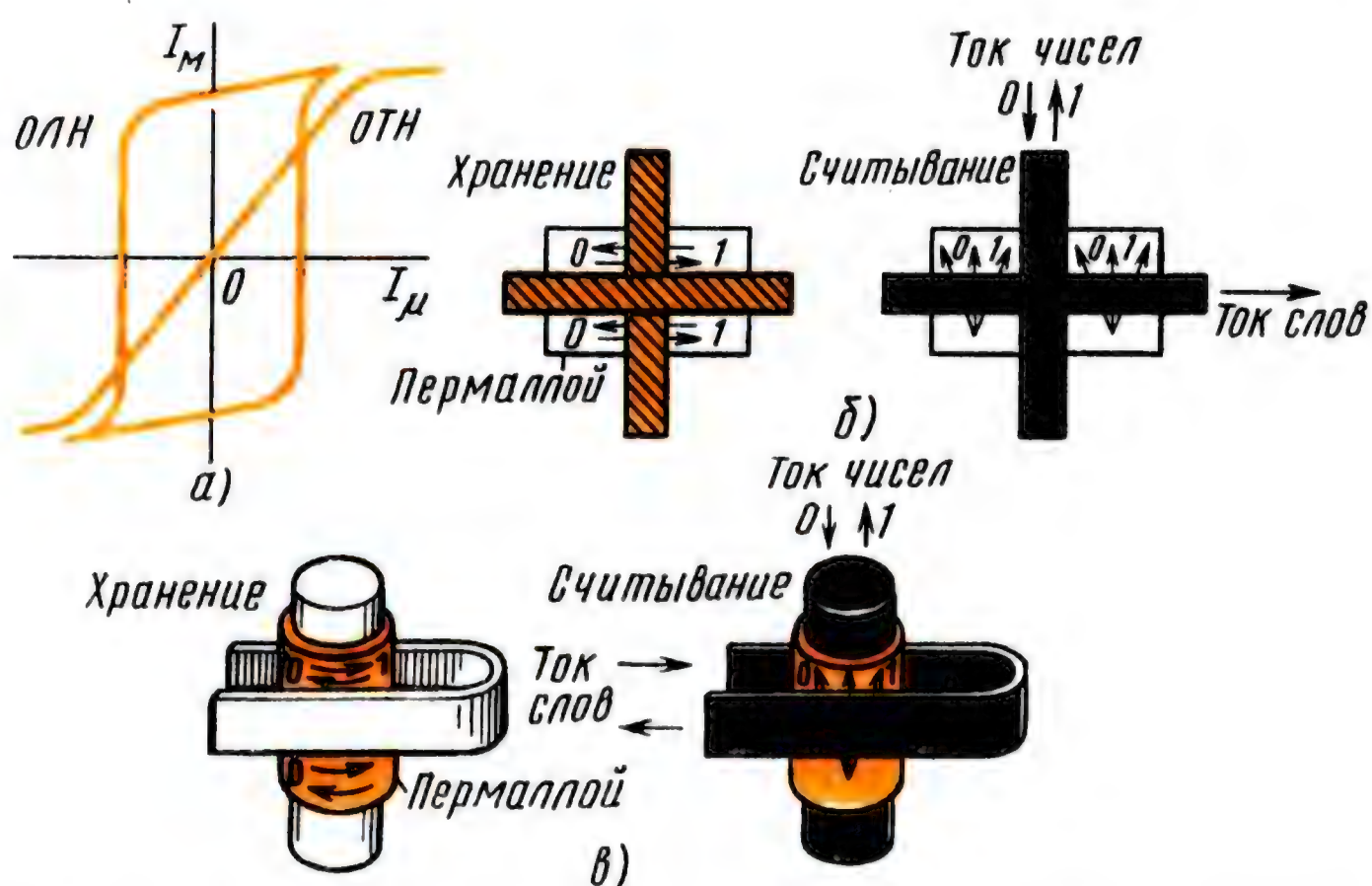


Рис. 9.21. Использование тонких магнитных пленок для элементов памяти ЭВМ:

а — петля гистерезиса тонкой магнитной пленки; б — элемент памяти с плоскими магнитными пленками; в — элемент памяти с электролитическим магнитным покрытием, нанесенным на проволоку

нии информации пермаллойные элементы намагничены в одном или другом направлении оси легкого намагничивания, которое совпадает с продольным направлением в пленке и является окружностью для проволоки с электролитическим покрытием. При записи ток слов делает направление намагниченности почти совпадающим с направлением оси трудного намагничивания. Ток чисел отклоняет направление намагниченности в ту или другую сторону, так что после прохождения импульсов намагниченность устанавливается в направлении ОЛН.

Третьим типом интегральной памяти на магнитных пленках является плоская проволочная память (рис. 9.22). Ее изготовляют путем электролитического нанесения пленки пермаллоя на медно-бериллиевую проволоку. Прямые параллельные отрезки

такой проволоки образуют линии чисел; проводящие ленты, протянутые в поперечном направлении, служат линиями слов. Запоминание осуществляется намагничиванием по окружности пленки, нанесенной электролизом на проволоку, причем это соответствует направлению оси легкого намагничивания, которое устанавливается при электролизе за счет пропускания постоянного тока через проволоку. Ток слов направляет поле по оси проволоки, т. е. в направлении оси трудного намагничивания. Это индуцирует напряжения в линиях чисел, причем небольшие токи чисел направляют поля вдоль оси легкого намагничивания.

На тонких магнитных пленках могут быть выполнены не только элементы памяти ЭВМ, но также логические микросхемы, магнитные усилители и другие приборы.

Широкие перспективы построения разнообразных функциональных устройств открывают новые материалы — магнитные полупроводники. К ним относятся магнетики, не обладающие металлической природой электропроводности и представляющие собой соединения магнитных и немагнитных элементов. В настоящее время известны такие магнитные полупроводники, как халькогениды европия, халькогенидные шпилели хрома, сильно легированные ферриты (например, железонитриевый гранат, легированный кремнием) и т. д.

В магнитных полупроводниках при температурах, меньших температуры магнитного упорядочения Θ (точки Кюри), появляется как бы дополнительная по сравнению с обычными немагнитными полупроводниками степень свободы — магнитный порядок. Между магнитным порядком и полупроводниковыми свойствами материала (электрическими, оптическими) имеются взаимосвязь и взаимовлияние, которые и вызывают разнообразные, свойственные исключительно этим материалам, эффекты. Например, вследствие зависимости зонной структуры от величины магнитного момента при понижении температуры до значений, меньших Θ , в магнитных полупроводниках наблюдается аномально сильный сдвиг края полосы поглощения. При этом ширина запрещенной зоны может как уменьшаться, так и увеличиваться. Магнетосопротивление в магнитных полупроводниках существенно больше, чем в обычных, и максимально вблизи точки Кюри. Возникает оно прежде всего из-за воздействия внешнего поля на намагниченность, а не непосредственно на носитель заряда, как в обычных полупроводниках. Эти эффекты обусловлены влиянием намагниченности на оптические и электрические свойства вещества. Существуют эффекты и обратного порядка. Имеются сообщения

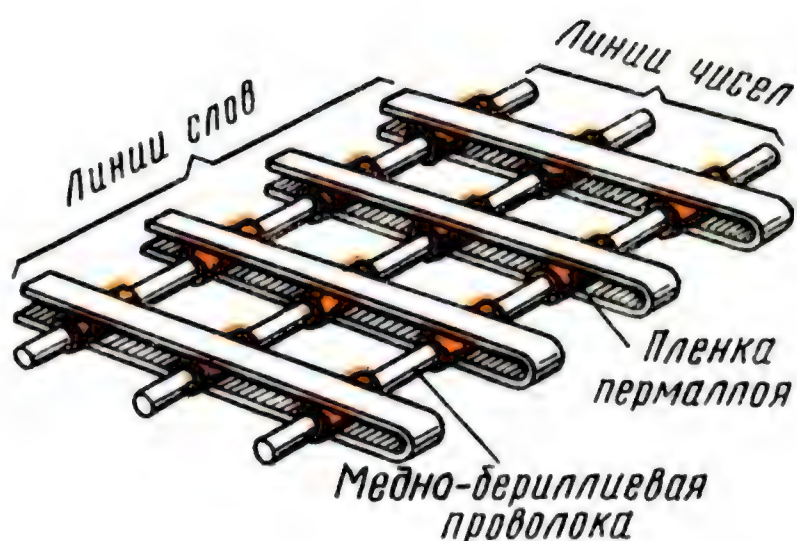


рис. 9.22. Плоская проволочная память

о наблюдении изменений магнитной проницаемости и направления оси анизотропии в некоторых магнитных полупроводниках под воздействием света. В халькогенидах европия и некоторых других материалах имеют место повышение точки Кюри и изменение намагниченности с увеличением концентрации носителей заряда.

Ряд эффектов в магнитных полупроводниках возникает из-за взаимодействия носителей заряда со спиновыми волнами, в частности изменение знака магнетосопротивления. Экспериментально наблюдался эффект усиления СВЧ-излучения в магнитных полупроводниках при пропускании через них электрического тока.

Продолжаются широкие исследования различных свойств магнитных полупроводников. Однако уже известные эффекты позволяют создавать монокристаллические СВЧ-микросхемы с активными и пассивными СВЧ-элементами на одной монокристаллической подложке из магнитного полупроводника, устройства бесконтактного управления и связи, заменители датчиков Холла и другие устройства.

Магнитные шпинели дают возможность реализовать запоминающие устройства, аналогичные запоминающим устройствам на ферритовых сердечниках. Предполагается, что шпинели будут технологичнее ферритов. Кроме того, из них можно делать также активные приборы, позволяющие параллельно с записью и считыванием информации производить обработку информации непосредственно в запоминающей среде.

§ 9.5. ПРИБОРЫ НА ЭФФЕКТЕ ГАННА

В 1963 г. американским физиком Ганном в полупроводниках — арсениде галлия GaAs и фосфиде индия InP с электронной электропроводностью было обнаружено явление генерации высокочастотных колебаний электрического тока в случае приложения к образцу постоянного напряжения, превышающего некоторое критическое значение. Оказалось, что частота колебаний зависит от длины образца и лежит в диапазоне нескольких гигагерц. Поскольку генерация высокочастотных колебаний в объеме не связана с наличием тонких и маломощных *p-n*-переходов, на приборах Ганна удалось построить СВЧ-генераторы значительно большей мощности, чем на других полупроводниковых приборах.

Генераторы Ганна, выполненные в форме квадратов со стороной 100—150 мкм, дают мощность в непрерывном режиме порядка нескольких милливатт на частотах 1—25 ГГц. Эти генераторы могут работать и в импульсном режиме, обеспечивая импульсную мощность порядка нескольких сотен ватт при к.п.д. 5—25%. Модификацией генератора Ганна является генератор с ограничением накопления объемного заряда (ОНОЗ). В режиме ОНОЗ кристалл арсенида галлия включается последовательно с колебательным контуром и нагрузочным резистором. Наличие контура

обеспечивает легкость перестройки частоты. Переменное напряжение на контуре достаточно велико для того, чтобы во время отрицательной полуволны напряжение на образце падало ниже критического значения. При этом домен успевает разрушиться, так как время диэлектрической релаксации в слабом поле мало (порядка 10^{-12} с) по сравнению с периодом колебаний. В режиме ОНОЗ удастся достигнуть большей мощности и на более высоких частотах (до сотен гигагерц) благодаря тому, что во время положительной полуволны домен не успевает сформироваться и в большей части образца дифференциальная проводимость остается отрицательной.

На эффекте Ганна, используя падающий участок вольт-амперной характеристики, можно построить также СВЧ-усилитель. Например, усилитель на частоте 23—31 ГГц дает усиление по мощности 20 дБ.

Прибор на эффекте Ганна может быть использован как элемент логических схем. Быстродействие таких схем весьма высокое — несколько десятков пикосекунд на каскад. На рис. 9.23 показана простейшая схема импульсного усилителя на эффекте Ганна в триггерном режиме. В этой схеме напряжение батареи $U_{и.п.}$ выбрано так, что искажение на приборе Ганна $U_0 = U_{и.п.} - IR_{и.п.}$ меньше U_t , но больше U_a (U_t и U_a — пороговые напряжения возникновения и исчезновения доменов). При подаче на вход усилителя короткого импульса с длительностью меньше пролетного времени с амплитудой $U_{и.п.} > U_t - U_0$ прибор Ганна на время, равное пролетному времени T_0 , переключается в состояние со сформированными доменами. Ток через прибор Ганна и сопротивление включенного последовательно с ним резистора нагрузки падают, благодаря чему образуется выходной импульс с полярностью, противоположной входному импульсу, и длительностью, равной пролетному времени T_0 . Такой усилитель может выполнять логическую операцию сравнения амплитуды импульса $U_{и.п.}$ с заданной величиной $U_t - U_0$. Кроме того, он может быть использован как дискриминатор выходных импульсов по их ширине и амплитуде. При наличии дополнительного входа, показанного на рис. 9.23 пунктиром, схему усилителя можно использовать в качестве элемента ИЛИ, если прибор Ганна переключается одним импульсом, поданным на любой из входов.

На эффекте Ганна могут быть созданы схемы, которые переводятся в режим самоподдерживающейся генерации одиночным включающим импульсом. Эта генерация может быть прекращена подачей импульса противоположной полярности. Такие схемы могут осуществлять функции элемента памяти.

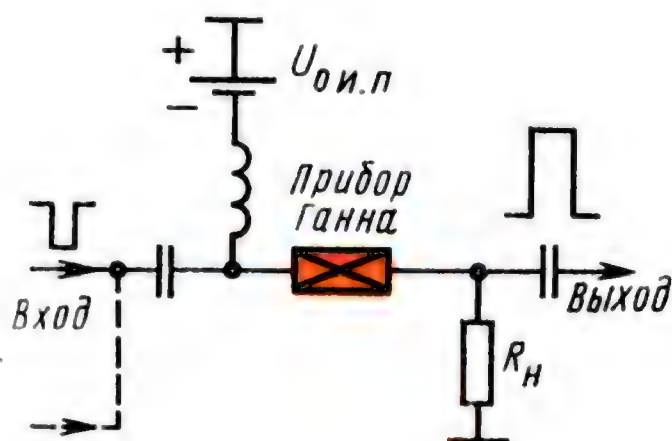


Рис. 9.23. Схема импульсного усилителя на эффекте Ганна в триггерном режиме

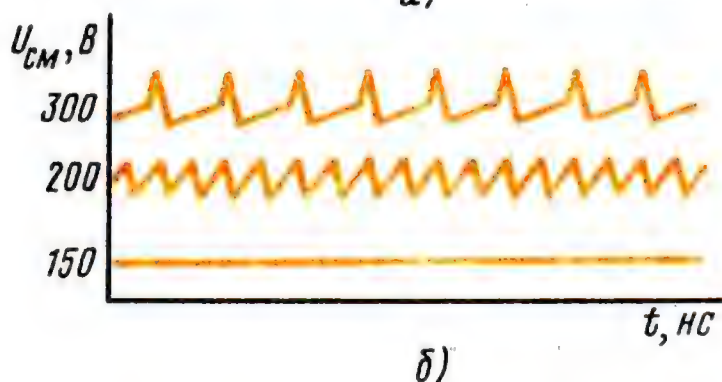
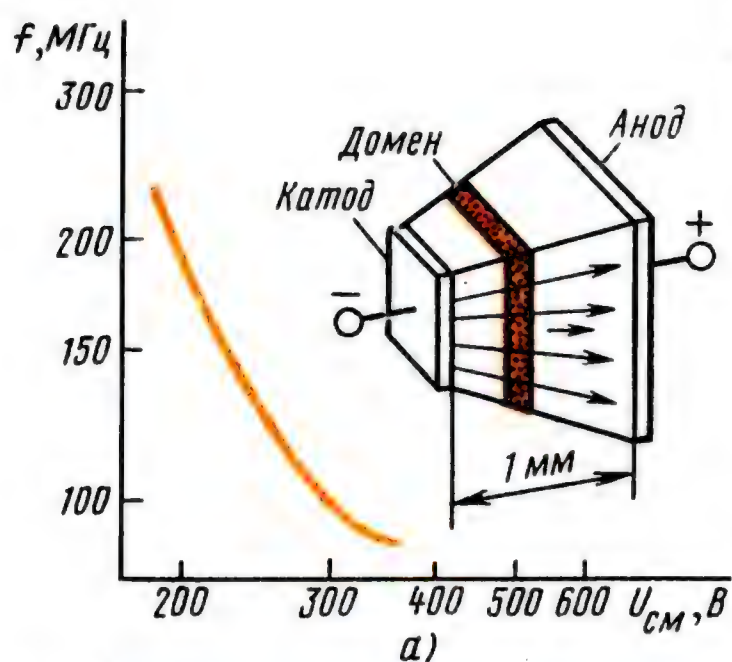


Рис. 9.24. Функциональный генератор Ганна с частотой колебаний, перестраиваемой напряжением смещения:

а — зависимость частоты колебаний от напряжения смещения (в правом верхнем углу показана форма образца); б — осциллограмма тока при различных напряжениях смещения

● Функциональные приборы, построенные на эффекте Ганна, не имеют $p-n$ -переходов и отдельных элементов.

Они выполняют свою функцию только благодаря свойствам материала и форме образца. Так, если изготовить кристалл арсенида галлия специальной формы, то движущиеся домены можно использовать для генерации импульсов практически любой формы. Рассмотрим примеры.

В образце пирамидальной формы (рис. 9.24, а) электрическое поле уменьшается от катода к аноду. Поэтому при сравнительно малых напряжениях смещения домен распространяется только в ту часть прибора вблизи катода, в которой $U_{см} > U_a$. С повышением напряжения смещения дрейфовый путь домена увеличивается, а частота колебаний соответственно уменьшается. При дальнейшем повышении напряжения домен достигает анода, после чего частота колебаний практически перестает зависеть от напряжения смещения. Осциллограмма тока, генерируемого прибором Ганна при различных напряжениях смещения, показана на рис. 9.24, б.

На рис. 9.25 приведены функциональные генераторы Ганна с заданной формой колебаний. В верхней части рисунка показана форма образцов, в нижней — зависимости тока от времени. В соответствии с отмеченным свойством приборов Ганна форма колебаний тока в течение пролетного времени воспроизводит профиль поперечного сечения образца (выступ на рис. 9.25, а и впадина на рис. 9.25, б). Следует отметить, что при малых напряжениях смещения частота колебаний, генерируемых прибором, падает с ростом напряжения. Когда напряжение будет достаточно велико для того, чтобы домен распространился до средней части образца с наибольшей площадью поперечного сечения, частота колебаний скачком уменьшится примерно в два раза, поскольку, миновав среднее сечение, домен достигнет анода. Следовательно, такой образец может быть использован в качестве переключателя частоты.

Одним из важных функциональных приборов на эффекте Ганна является аналого-цифровой преобразователь (рис. 9.26). Прибор имеет планарную конструкцию. Активный слой, имеющий форму «клина» с кодирующими прорезями, выращивают методом эпитаксии на полуизолирующей подложке. Как и в приборах

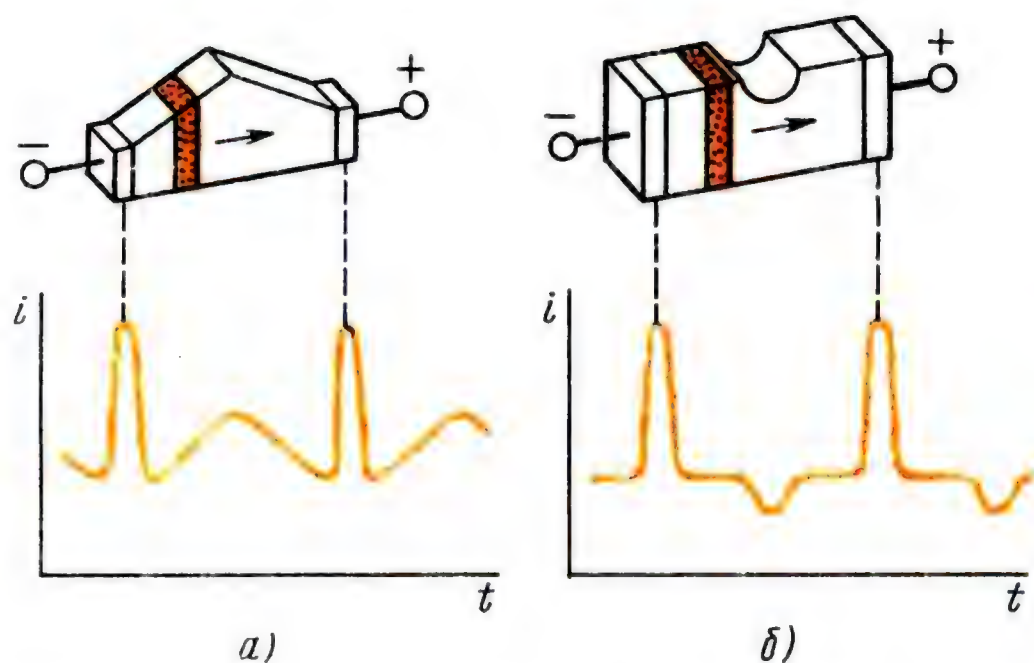


Рис. 9.25. Функциональные генераторы Ганна, воспроизводящие профиль поперечного сечения образца:
а — выступ, б — впадина

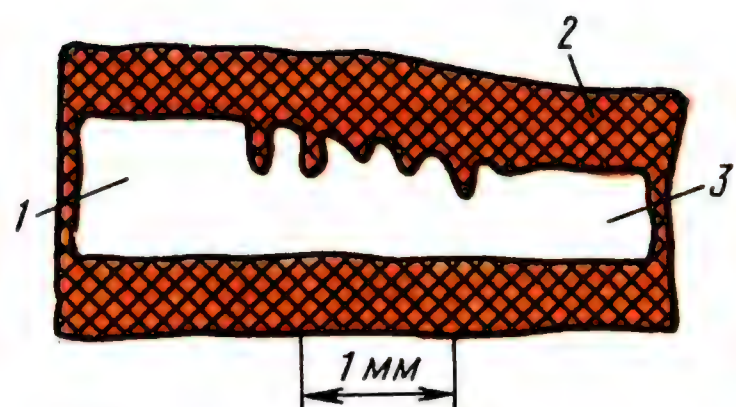


Рис. 9.26. Аналого-цифровой преобразователь Ганна:
1 — анод; 2 — полуизолирующая подложка; 3 — катод

пирамидальной формы (см. рис. 9.24, а), путь, проходимый доменом, увеличивается с повышением напряжения смещения. При прохождении доменом кодирующей прорези ток уменьшается, а число всплесков, отнесенное к анодному пробегу домена, соответственно возрастает с повышением напряжения смещения. Приборы на эффекте Ганна могут быть использованы также в качестве основных элементов оптоэлектронных устройств: приемников, модуляторов, источников света и т. д.

§ 9.6. ДИЭЛЕКТРИЧЕСКАЯ ЭЛЕКТРОНИКА

В микроэлектронике широко применяются тонкие пленки металлов и диэлектриков. При переходе к тонким пленкам возникают новые явления и закономерности, не проявляющиеся в массивных образцах и структурах. Для пленок типична возможность создавать управляемые эмиссионные токи, аналогичные токам в вакууме. При контакте неметаллического твердого тела с металлом, обладающим меньшей работой выхода, *приконтактная область* обогащается свободными носителями заряда, эмиттированными из металла. В массивных образцах эти узкие приконтактные области повышенной электропроводимости не влияют на токовый режим, определяемый концентрацией свободных носителей заряда в объеме тела. В тонких же пленках эмиттированные носители заряда могут доминировать во всем объеме, определяя закономерности токовых явлений. С точки зрения теории рассеяния носителей заряда любое неметаллическое твердое тело в толстом слое — полупроводник, а в тонком слое — диэлектрик.

Эффекты, связанные с протеканием эмиссионных токов в неметаллических твердых телах, не охватываются ни физикой полупроводников, ни физикой диэлектриков. Закономерности этих явлений, а также приборные и схемные разработки на их основе

составляют содержание нового раздела физики твердого тела и электроники — диэлектрической электроники.

Если между двумя металлическими электродами поместить тонкую (порядка 1—10 мкм) диэлектрическую пленку, то мигрируемые из металла электроны заполнят всю толщину пленки и напряжение, приложенное к такой системе, создаст ток в диэлектрике.

● Диэлектрическая электроника изучает протекание токов, ограниченных объемным зарядом в диэлектриках, при термоэлектронной эмиссии из металлов и полупроводников, туннельной эмиссии и т. д.

Простейшими приборами диэлектрической электроники являются *диоды и транзисторы*, имеющие характеристики, аналогичные характеристикам электровакуумных приборов. Диэлектрический диод представляет собой пленочную структуру металл — диэлектрик — металл (рис. 9.27). Принцип действия диэлектрического диода отличен от принципа действия электровакуумного и полупроводникового диодов. Выпрямляющий эффект в диэлектрическом диоде определяется различием работ выхода из истока и стока и может оказаться значительным за счет нанесения на диэлектрик контакта из материала с очень малой работой выхода. Поэтому в одном направлении возникают большие токи, а в обратном направлении — исчезающие малые токи. Коэффициент выпрямления диэлектрического диода достигает 10^4 и выше.

В диэлектрическом транзисторе управляющий электрод (затвор) размещен в тонком слое диэлектрика между истоком

и стоком. В некоторых типах триодов эмиссия происходит из полупроводника *n*-типа с электронной электропроводностью в высокоомный полупроводник *p*-типа с дырочной электропроводностью, который играет роль диэлектрика (рис. 9.28). Низкоомные области, образованные из полупроводника *p*⁺-типа с высокой дырочной электропроводностью, выполняют роль металлических ячеек сетки электровакуумного триода.

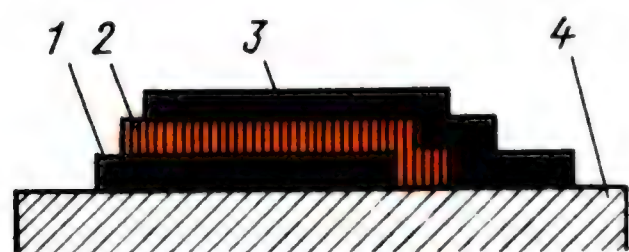


Рис. 9.27. Структура диэлектрического диода:

1 — сток (Au); 2 — пленка CdS;
3 — исток (In); 4 — подложка

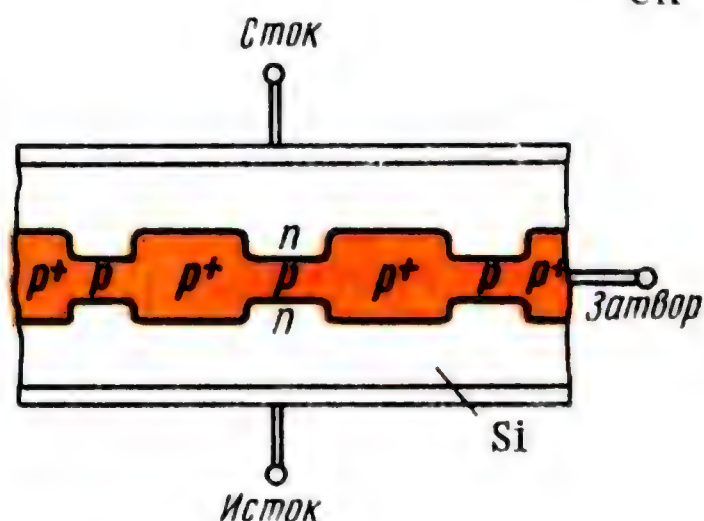


Рис. 9.28. Диэлектрический транзистор (горизонтальный разрез)

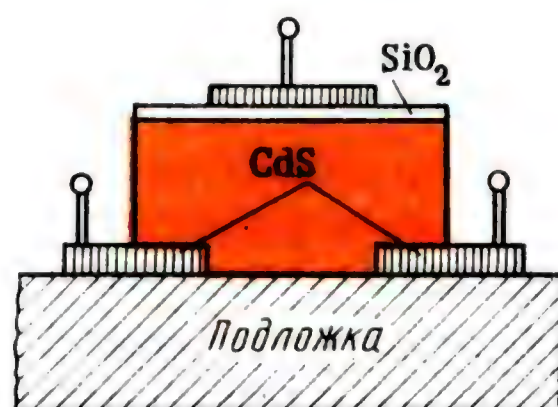


Рис. 9.29. Структура диэлектрического транзистора с изолированным затвором

Подаваемое на эти области внешнее напряжение управляет значением тока, протекающего между истоком и стоком.

В другом типе диэлектрического транзистора (рис. 9.29) затвор находится вне диэлектрика CdS; его роль сводится к изменению распределения потенциала в диэлектрике, что существенно влияет на значение тока. Распространение получили транзисторы с изолированным затвором структуры МОП (металл — окисел — полупроводник) или МДП (металл — диэлектрик — полупроводник).

Приборы диэлектрической электроники удачно сочетают ряд достоинств полупроводниковых и электровакуумных приборов и лишены многих их недостатков. Эти приборы микроминиатюрны, малоинерционны, обладают хорошими частотными характеристиками, низким уровнем шумов, мало чувствительны к изменениям температуры и радиации. Создание эмиссионных токов в диэлектриках не требует затрат энергии на нагрев эмиттирующего электрода и решения проблемы теплоотвода.

§ 9.7. КРИОЭЛЕКТРОНИКА

● Криоэлектроника (криогенная электроника) — направления электроники и микроэлектроники, охватывающие исследование взаимодействия электромагнитного поля с электронами в твердых телах при криогенных температурах и создание электронных приборов на их основе.

К криогенным температурам относят температуры, при которых наступает глубокое охлаждение, т. е. температуры от 80 до 0 К. В криоэлектронных приборах используются различные явления: сверхпроводимость металлов и сплавов, зависимость диэлектрической проницаемости некоторых диэлектриков от напряженности электрического поля, появление у металлов при температуре ниже 80 К полупроводниковых свойств при аномально высокой подвижности носителей заряда и др. Принципы криоэлектроники используют для построения ряда приборов (криотроны, квантовые и параметрические усилители, резонаторы, фильтры, линии задержки и др.). Наиболее распространенным из этих приборов является криотрон, представляющий собой переключающий криогенный элемент, основанный на свойстве сверхпроводников скачком изменять свою проводимость под воздействием критического магнитного поля.

● Действие криотрона аналогично работе ключа или реле. Криотрон может находиться только в одном из двух состояний — либо в сверхпроводящем, либо с малой электропроводностью.

Время перехода криотрона из одного состояния в другое составляет несколько долей микросекунды, т. е. эти приборы обладают высоким быстродействием. Криотроны весьма микроминиатюрны: на 1 см² площади может быть размещено до нескольких тысяч криотронов. На основе криотронов можно создать криотронные БИС, выполняющие логические функции, функции запоминания с неразрушающим считыванием, управления и межэлементных соединений. Однако необходимость работы в условиях глубокого охлаждения и связанные с этим

технологические трудности резко ограничивают применение криотронов. Усилители, принцип действия которых основан на использовании криоэлектронных явлений, главным образом служат для приема слабых сигналов СВЧ. Они обладают ничтожно малым уровнем шумов, широкой полосой пропускания (десятки гигагерц) и высоким усилением (до 10 000). Шумовые температуры криоэлектронных усилителей достигают единиц и долей градуса Кельвина.

Перечислим основные особенности различных типов криоэлектронных усилителей.

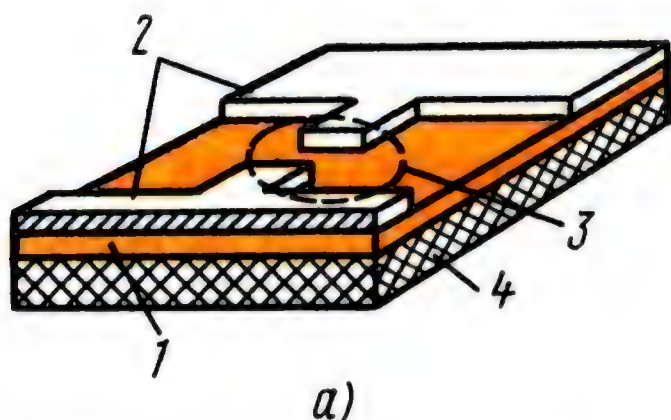
Квантовые усилители служат для усиления электромагнитных волн за счет вынужденного излучения возбужденных атомов, молекул или ионов. Эффект усиления квантовых усилителей связан с изменением энергии внутриатомных (связанных) электронов в отличие от ламповых усилителей, в которых используются потоки свободных электронов. Наиболее подходящим материалом для квантовых усилителей радиодиапазона оказались диамагнитные кристаллы с небольшой примесью парамагнитных ионов. Обычно применяют рубин, рутил, изумруд с примесью окиси хрома. Охлаждение квантовых усилителей производят жидким гелием в криостатах.

В *параметрических усилителях* роль активного элемента выполняет либо *p-n*-переход в полупроводнике с высокой подвижностью носителей заряда при температурах ниже 90 К, либо переход металл — полуметалл (InSb). Этот полуметалл при температурах ниже 90 К приобретает свойства полупроводника, имеющего подвижность носителей заряда в 100—1000 раз выше, чем германий и кремний. В параметрическом усилителе периодически изменяется емкость колебательной системы. Мощность, потребляемая параметрическими усилителями, равна примерно 0,02—0,1 Вт.

Сверхпроводниковые усилители также основаны на принципе параметрического усиления, но в них периодически изменяется не емкость, а индуктивность колебательной системы. Индуктивным элементом такого усилителя служит тонкая пленка сверхпроводника при температуре ниже $T_{к0}$. В сверхпроводящей пленке возникает так называемая сверхиндуктивность L_k , обусловленная взаимодействием возникающих в ней высокоэнергетических электронных пар. Индуктивность L_k при определенном выборе геометрии пленки может преобладать над обычной индуктивностью L проводника. Внешним электромагнитным полем можно периодически разрушать и восстанавливать такие электронные пары, изменяя их концентрацию n_k , и тем самым периодически изменять индуктивность L_k по закону

$$L_k = 1/n_k.$$

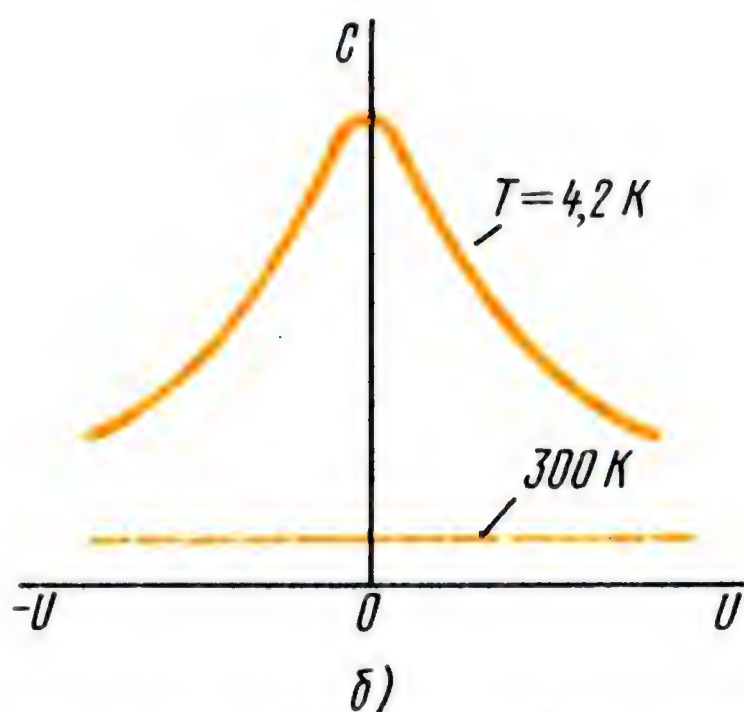
Принцип действия *параэлектрических усилителей* основан на использовании явления высокой поляризации некоторых диэлектриков (например, CrTiO_3) при низких температурах. Тан-



а)

Рис. 9.30. Параэлектрический усилитель:

а — структура активного элемента (1 — пленка параэлектрика; 2 — металлические пленки; 3 — конденсатор; 4 — диэлектрическая подложка; б — зависимость емкости от напряжения



б)

генс угла диэлектрических потерь таких диэлектриков (параэлектриков) при температурах ниже 80 К сильно зависит от внешнего электрического поля. Активный элемент параэлектрического усилителя представляет собой конденсатор, заполненный параэлектриком, помещенным в электромагнитное поле (накачка). Емкость конденсатора периодически изменяется с частотой накачки, что позволяет осуществить параметрическое усиление (рис. 9.30). На рис. 9.30, а приведена структура активного элемента параэлектрического усилителя, а на рис. 9.30, б — зависимость его емкости от напряжения при температуре 4,2 К. Пунктиром показана эта же зависимость при нормальной температуре (300 К).

Криоэлектронные резонаторы теоретически должны иметь бесконечно большую добротность из-за отсутствия потерь в поверхностном слое сверхпроводящих стенок. Однако практически потери существуют вследствие инерционности электронов. Наибольшая добротность достигается в дециметровом диапазоне волн. При длине волны 3 см добротность криоэлектронных резонаторов равна примерно 10^7 — 10^9 . Сверхпроводящие резонаторы обычно работают при гелиевых температурах ($T=4,2$ К).

Криоэлектронный фильтр представляет собой цепочку последовательно соединенных сверхпроводящих резонаторов. Избирательность такого фильтра в полосе запираания повышена в 10^3 — 10^6 раз по сравнению с обычными фильтрами.

Криоэлектронные линии задержки представляют собой тонкий кабель из сверхпроводника, свернутый в спираль и помещенный в криостат. Время задержки определяется длиной кабеля и соответствует единицам или долям миллисекунды. Для получения времени задержки, измеряемого наносекундами или пикосекундами, используют сверхпроводящие меандры — извилистые линии из узких тонких сверхпроводящих пленок на диэлектрической подложке. Изменяя внешним полем распределенную индуктивность такой линии, можно управлять временем задержки.

Большие перспективы создает использование в микроэлектронике *эффектов Джозефсона*. Открытие эффекта Джозефсона

в туннельных переходах двух слабо связанных сверхпроводников сделало возможным создание сверхпроводящих систем обработки информации с высокими значениями параметров. Быстродействие этих систем достигает 10 пс (10^{-11} с), а мощность рассеяния 100 нВт (10^{-7} Вт), т. е. показатель качества — произведение быстродействия на мощность — порядка 10^{-18} Дж или в миллион раз выше, чем в кремниевых микросхемах. Основная трудность разработки БИС на основе эффекта Джозефсона связана с получением стабильных, воспроизводимых тонких (порядка 2 нм) изолирующих пленок, а также с работой в условиях глубокого охлаждения.

§ 9.8. ХЕМОТРОНИКА

● Хемотроника как новое научное направление возникла на стыке двух развивающихся направлений: электрохимии и электроники.

На первом этапе своего развития хемотроника как техническая отрасль была призвана разрабатывать общие теоретические и технологические принципы построения электрохимических преобразователей. При этом создавались в основном аналоги электронных приборов с той разницей, что носителями заряда были не электроны в вакууме, газе или твердом теле, а ионы в растворе. Так были созданы *электрохимические выпрямители, интеграторы, усилители*. Подвижность ионов в растворе намного меньше, чем подвижность электронов в газе или твердом теле, поэтому электрохимические приборы являются низкочастотными по своей физической природе, однако они имеют и ряд преимуществ перед электронными приборами.

В настоящее время хемотроника сформировалась как наука, изучающая перспективы построения информационных и управляющих систем на основе процессов, протекающих в жидкостях и на границе жидких фаз.

В ряде литературных источников вместо термина «хемотроника» по аналогии с электроникой фигурирует термин «ионика», так как во всех электрохимических приборах используются ионные процессы.

Исследования показали, что жидкостные системы имеют ряд важных преимуществ перед системами на основе твердых тел, прежде всего к ним следует отнести компактность и многофункциональность жидкостных элементов, где в небольшом объеме может происходить одновременно с разной скоростью множество разнообразных физико-химических процессов. Эти системы надежны и обеспечивают возможность изменения своей внутренней структуры, т. е. внутреннего управления. Наиболее характерным примером жидкостной системы является человеческий мозг.

Таким образом, перспектива развития хемотроники — это создание *информационных и управляющих систем* на жидкостной основе, а в более далеком будущем — биопреобразователей информации. Для успешного развития хемотроники требуются

фундаментальные исследования не только физики жидкости, но также сложных физико-химических и электрохимических процессов в жидкостях и на границе жидких фаз.

В настоящее время на основе электрохимических явлений создан ряд хемотронных приборов: *диоды-выпрямители, интеграторы, усилители, электрокинетические преобразователи, твердофазные электрохимические преобразователи и др.*

Диод-выпрямитель концентрированного типа имеет хорошие характеристики при малых токах и напряжениях. Диод состоит из стеклянного корпуса, заполненного электролитом окислительно-восстановительной системы. Выпрямляющий эффект прибора обусловлен тем, что площадь большого электрода (платиновая сетка) в 400 раз больше площади малого электрода (платиновая проволока) и, следовательно, велика разница в концентрациях ионов, участвующих в окислительно-восстановительных реакциях на электродах.

В последние годы все большее внимание привлекают *электрохимические интеграторы*, которые в большинстве случаев не уступают электромеханическим, магнитным и электростатическим интеграторам ни по кратности измерения считывающего параметра, ни по точности работы в режиме интегрирования. Кроме того, они, как правило, потребляют значительно меньшую мощность и имеют меньшие габариты, уступая лишь в быстродействии, т. е. в частоте считываемого сигнала и времени изменения считываемого параметра в динамическом диапазоне.

Для усиления сверхнизкочастотных электрических сигналов наиболее эффективны *электролитические усилительные элементы*. Разработано несколько конструкций транзисторов-усилителей. Транзистор-усилитель отечественной конструкции имеет платиновые электроды, а в качестве электролита — водный раствор ферриферроцианида калия, образующего с электродами окислительно-восстановительную систему.

В любой системе, содержащей вещество в двух фазах, одна из которых заряжена *положительно*, а другая — *отрицательно*, с приложением электрического поля фазы начинают двигаться относительно друг друга, причем положительная — к отрицательному полюсу, а отрицательная — к положительному. Такое движение называется электрокинетическим. Скорость относительного движения двух фаз пропорциональна напряженности приложенного электрического поля и зависит от размеров и формы тела, структуры двойного электрического слоя, а также свойств жидкости или газа. На основе электрокинетических явлений построены такие приборы, как виброметры, аксельрометры, приборы для измерения скорости подъема самолета и др.

Одно из наиболее перспективных направлений хемотроники связано с использованием явлений фазовых переходов на электродах, имеющих место при прохождении электрического тока через электрохимическую ячейку. На этом принципе созданы такие приборы, как счетчики машинного времени, твердофазные

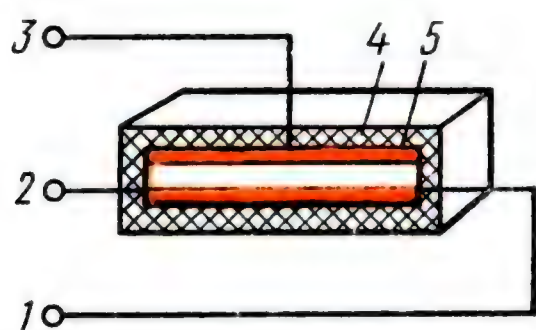


Рис. 9.31. Структура электрохимического управляемого сопротивления:

1, 2, 3 — выводы; 4 — управляющий электрод; 5 — резистивный электрод

интеграторы, управляемые сопротивления, запоминающие устройства и др.

Для электроники особый интерес представляют управляемые сопротивления и запоминающие устройства.

Управляемое сопротивление представляет собой бесконтактный аналог переменного резистора, в котором значение сопротивления изменяется под действием электрического сигнала и может оставаться неизменным («помнить») длительное время после подачи управляющего сигнала. Иногда этот прибор называют

мимистером. Управляемое сопротивление размещено в герметически закрытом корпусе (рис. 9.31), где имеются два электрода 4 и 5. Электрод 5, выполненный из инертного металла (платина или родий), является резистивным и имеет некоторое омическое сопротивление, которое и представляет собой выходную величину. Электрод 4 является управляющим. Обычно его выполняют из металла (например, меди), причем соединение этого металла с кислотным остатком (например, CuSO_4) используют для приготовления электролита. В электролит добавляют также кислоту и вещества, способствующие осаждению металла. Управляемое сопротивление имеет три вывода (1, 2, 3), причем выводы 1 и 2 относятся к резистивному электроду и используются для включения в измерительную цепь. При подаче управляющего сигнала постоянного тока на выводы 2 и 3 через прибор начинает протекать ток той полярности, при которой резистивный электрод будет катодом; на нем происходит электролитическое осаждение меди из раствора. Управляющий электрод (анод) при этом растворяется. При изменении полярности управляющего сигнала во входной цепи электроды меняются ролями, и состав электролита в ячейке остается неизменным. Растворение меди резистивного электрода или осаждение меди на нем изменяет сечение, а следовательно, и сопротивление электрода.

Некоторые типы выпускаемых приборов имеют диапазон изменения сопротивления 0,5—50; 0—100; 0—200; 0—1000 Ом, диапазон токов управления 0,05—1 мА, частоту считываемого сигнала 10—50 Гц, потребляемую мощность управления 10^{-3} — 10^{-6} Вт, объем 0,2—0,4 см³, массу — несколько граммов.

Электрохимические элементы памяти преобразуют импульсы напряжения в сигналы двоичного кода, причем запись, воспроизведение и хранение этих сигналов осуществляют простым способом. В этих элементах нет движущихся частей, они имеют очень малые массу и объем.

Применяются электрохимические элементы памяти различной конструкции, например трехэлектродные ячейки, в которых для хранения информации в двоичном коде используется процесс электроосаждения. Принцип действия таких ячеек поясняет

рис. 9.32. Ячейка, выполненная из изолирующего материала, заполнена раствором сульфата меди. В ячейке расположено два пластинчатых электрода *I* из золота или платины. Electroды с внутренней стороны изолированы эпоксидным покрытием 2, за исключением узкого зазора 3 (шириной в сотые или тысячные доли миллиметра). На противоположной стенке ячейки напротив зазора расположен медный электрод 4, который может быть также хромовым, цинковым или никелевым, причем раствор соли в электролите во всех случаях должен соответствовать выбранному металлу электрода. Входным сигналом ячейки является изменяемое сопротивление между электродами *I*, разделенными зазором 3. Если зазор заполнен раствором, то это сопротивление велико. При подаче на электрод *I* напряжения, отрицательного относительно электрода 4, последний начинает растворяться, и в зазоре 3 происходит отложение меди. Через некоторое время (время записи) зазор между электродами *I* будет замкнут осажденной медью и сопротивление между ними резко снизится из-за высокой проводимости меди. При подаче на электроды *I* напряжения, положительного относительно электрода 4, осажденная в зазоре медь растворяется, и ячейка возвращается в прежнее состояние, характеризующееся высоким сопротивлением между электродами *I*. Таким образом, ячейка имеет два состояния: замкнутый зазор между электродами *I* (логическая «1») и разомкнутый зазор (логический «0»). Совокупность подобных ячеек памяти позволяет записывать информацию в двоичном коде. Такой прибор, кроме того, можно использовать в качестве защелкивающего переключателя, или реле.

На рис. 9.32 показана электрическая схема, в которую входит *электрохимический элемент памяти*. Трехпозиционный переключатель *П* служит для подключения трех видов операций — записи, считывания и стирания. При положении *I* переключателя на электроды *I* от батареи E_1 через резистор R_1 подается отрицательное относительно электрода 4 напряжение. Происходит запись — в зазоре осаждается медь. При положении *III* переключателя на электроды *I* подается положительное напряжение от батареи E_1 . Происходит стирание — медь в зазоре растворяется. Положение *II* переключателя соответствует процессу считывания, когда к электродам *I* подключается измерительная схема, состоящая из источника э.д.с. E_2 и резистора R_2 . Выходным сигналом служит падение напряжения U_θ на резис-

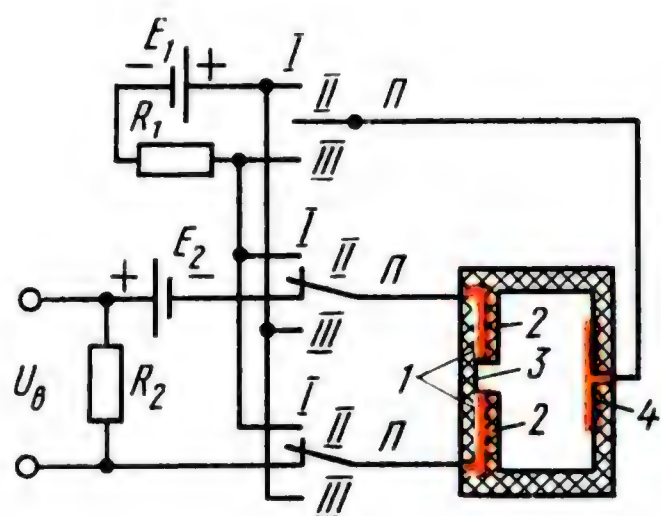


Рис. 9.32. Электрохимическая ячейка памяти (*I*, *II*, *III* — соответственно запись, считывание и стирание информации):

I — пластинчатые электроды (из Au или Pt); 2 — эпоксидное изолирующее покрытие; 3 — узкий межэлектродный зазор; 4 — электрод из Cu (или из Cr, Zn, Ni)

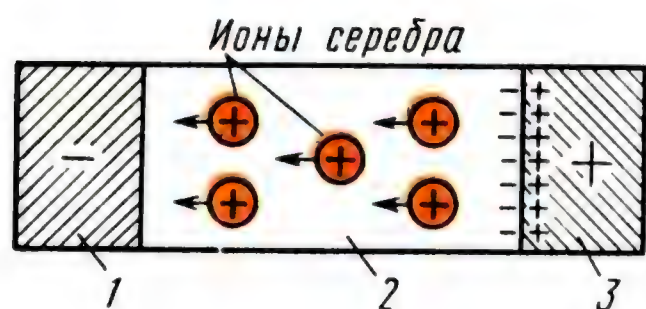


Рис. 9.33. Принцип работы ионистора:

1 — серебряный катод; 2 — твердый электролит; 3 — угольный анод

с высокой проводимостью 0,27 См/см (при температуре 25°C). Во время зарядки (минус на серебряном электроде) подвижные ионы серебра, содержащиеся в твердом электролите, мигрируют к катоду (рис. 9.33) и оседают на нем в виде металлического серебра. На положительном угольном электроде происходит разделение заряда и образование двойного электрического слоя. Этот процесс протекает вплоть до напряжения разложения электролита ($E_p = 0,67$ В), по достижении которого на угольном электроде начинает выделяться свободный иод. Во время разрядки осевшее серебро растворяется и возвращается в электролит.

Из-за отсутствия диэлектрика рабочее напряжение ионистора мало: оно должно быть меньше напряжения разложения электролита и составлять $\sim 0,5$ В. Для получения более высоких напряжений и токов ионисторы можно соединять последовательно-параллельно, как конденсаторы и батареи.

Конструктивно отечественные ионисторы (типа И50-1) выполнены из трех спрессованных таблеток (рис. 9.34), герметизированных в металлическом (а) или пластмассовом (б) корпусе. Ионисторы имеют емкость 50 Ф и более, длительно хранят заряд благодаря малым токам утечки (сохраняют до 97% заряда после 16 месяцев хранения) и устойчиво работают в диапазоне температур от -60 до $+145^\circ\text{C}$.

Ионистор может служить *интегратором напряжений, источником питания, запоминающим устройством* и т. д.

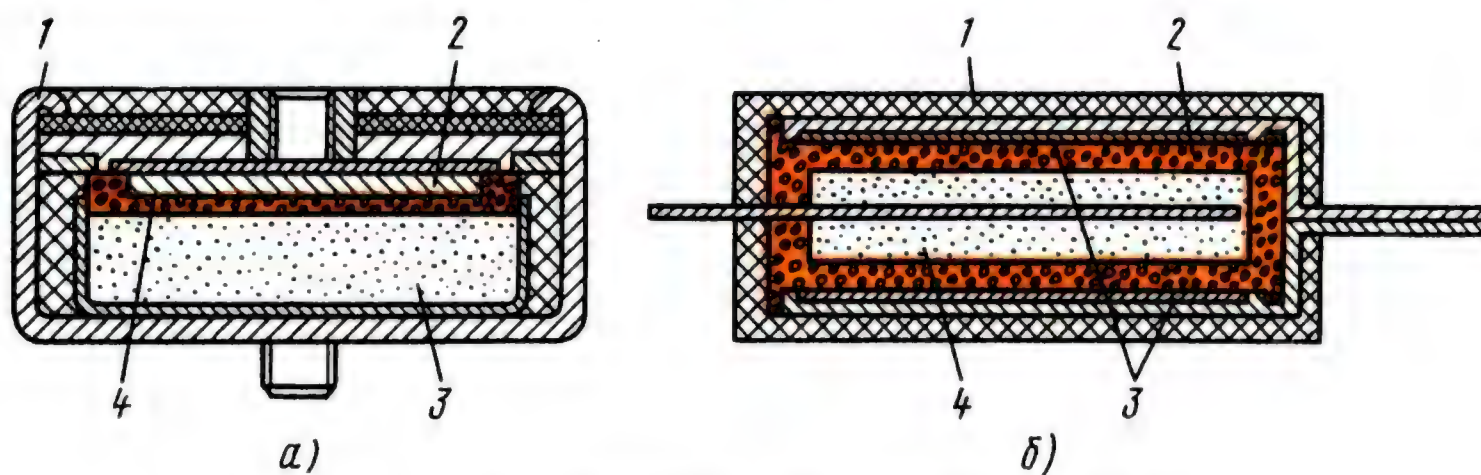


Рис. 9.34. Конструктивные разновидности ионистора:

а — в металлическом корпусе (1 — металлический корпус; 2 — катодная таблетка; 3 — анодная таблетка; 4 — таблетка электролита); б — в пластмассовом корпусе (1 — пластмассовый корпус; 2 — таблетка электролита; 3 — катодные таблетки; 4 — анодная таблетка)

торе R_2 . При замкнутом зазоре $U_B \approx E_2$, при разомкнутом зазоре $U_B \ll E_2$.

Представляют большой интерес электрохимические твердотельные элементы — *ионисторы*, выполненные на основе высокопроводящих твердых электролитов.

Основой ионистора является *твердый электролит* (RbAg_4I_5)

Использование ионистора как интегратора напряжений обеспечивается хорошей воспроизводимостью процесса заряда — разряда. При зарядке постоянным током получается зависимость напряжения от времени, близкая к линейной; при разрядке наблюдается похожая зависимость, но с отрицательным наклоном. С помощью такой треугольной формы напряжения можно производить интегрирование напряжения.

Последовательным соединением ионисторов можно добиться более высоких рабочих напряжений, применяя такую батарею в качестве источника питания. Например, 10 элементов емкостью по 50 Ф образуют модуль диаметром 25 мм и высотой 64 мм, имеющий емкость 5 Ф и напряжение 5 В. Такой источник питания можно успешно применять в различной микроэлектронной аппаратуре.

Запоминающие модули на ионисторах способны хранить информацию в течение многих часов или дней с временем выборки несколько секунд или минут. Применение ионистора в качестве запоминающего устройства основано на том, что полностью заряженный ионистор соответствует логической «1», а полностью разряженный ионистор — логическому «0». Миниатюрные ионисторы, сформированные на подложках, изготовленных по планарной технологии, можно применять для простых запоминающих устройств.

§ 9.9. ПРИБОРЫ С ЗАРЯДОВОЙ СВЯЗЬЮ

Приборы с зарядовой связью (ПЗС), как отмечалось в гл. 3, являются весьма перспективными для современной микроэлектроники. По своей физической сущности они относятся к *функциональной микроэлектронике*. Информация в ПЗС представляется в виде зарядовых пакетов неосновных носителей, которые могут кратковременно храниться в потенциальных ямах и передвигаться по информационному каналу вдоль границы раздела полупроводник — диэлектрик, при подаче на электроды ПЗС определенной последовательности тактирующих импульсов.

Основными областями применения ПЗС являются:

полупроводниковая память (ЗУ); запоминающие устройства реализуются на кристаллах с матричной организацией и внутренними схемами управления;

устройства формирования сигналов изображения; создание преобразователей на ПЗС, преобразующих оптическое изображение в последовательность электрических видеоимпульсов, явилось важнейшим событием в телевизионной технике;

обработка радиотехнических сигналов; этот процесс характерен для радиоэлектронной аппаратуры и техники связи.

Приборы с зарядовой связью применяются в динамических сдвигающих регистрах для запоминающих устройств с последовательной выборкой, фильтрах, линиях задержки и формирователях изображений в передающих телевизионных камерах.



Рис. 9.35. Структура регистра на ПЗС

Сдвигающий регистр является базовым элементом для построения всех устройств на ПЗС. В структуре регистра с последовательным входом и последовательным выходом (рис. 9.35) ввод и вывод информации осуществляются с помощью p - n -переходов.

Аналоговые линии задержки на ПЗС используются как самостоятельные устройства (например, в телевизионной технике, радиолокационных системах), а также как базовые элементы для более сложных функциональных устройств. Одним из вариантов аналоговой линии задержки является дифференциальная линия задержки, предназначенная для использования в рекурсивном фильтре второго порядка. Линия задержки состоит из двух параллельных 24-элементных и двух 48-элементных регистров, имеющих поверхностные каналы, общие шины тактирования и задающий генератор тактовой частоты (рис. 9.36). Каждый из регистров подключен к соответствующему входу дифференциального усилителя, реализованного на кристалле совместно с ПЗС.

ПЗС успешно применяются в качестве фотоприемников. На их основе разработаны устройства для обработки аналоговых сигналов. В вычислительной технике на основе ПЗС используются буферные и внешние запоминающие устройства.

Постоянное запоминающее устройство (ПЗУ) на ПЗС состоит из накопителя с однократно записанной информацией и системы вывода информации на регистрах с зарядовой связью. Устройство обеспечивает емкость хранения 10^6 — 10^7 бит на кристалле с темпом выдачи информации 1—10 МГц.

Один из вариантов ПЗУ на ПЗС для хранения аналоговых сигналов содержит регистр сдвига, связанный с МОП-конденсаторами, размеры которых соответствуют записанной информации. На рис. 9.37 показан отдельный элемент такого устройства, где трехкратный регистр $P1$ — $P3$ непосредственно связан с конденсаторами постоянной памяти $K1$ — $K3$. В режиме считывания на выбранный конденсатор подается напряжение и под его воздействием накапливается заряд, пропорциональный площади последнего. Затем напряжение подается на выбранный

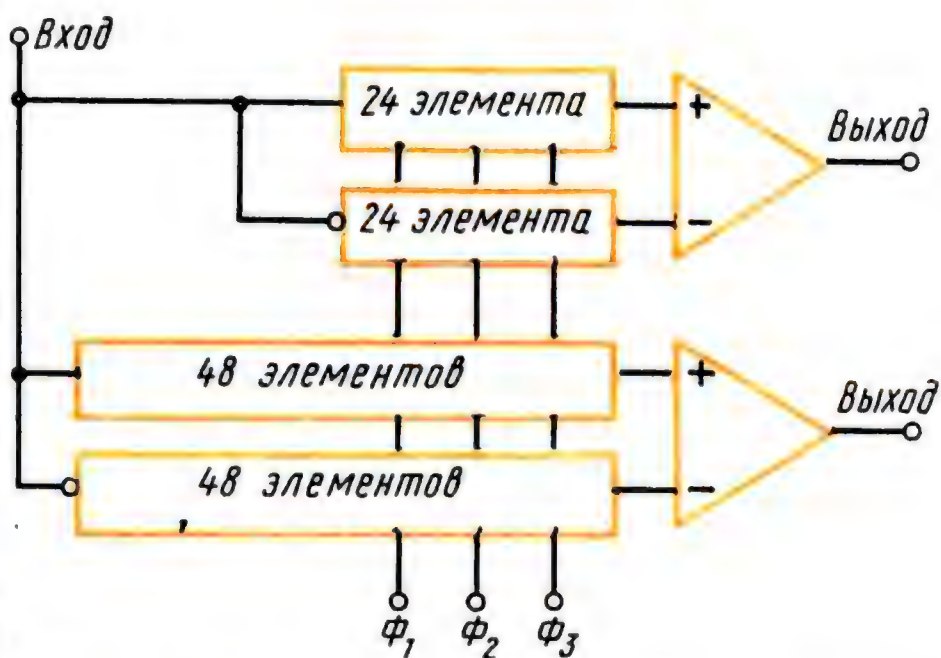


Рис. 9.36. Структурная схема дифференциальной линии задержки на ПЗС

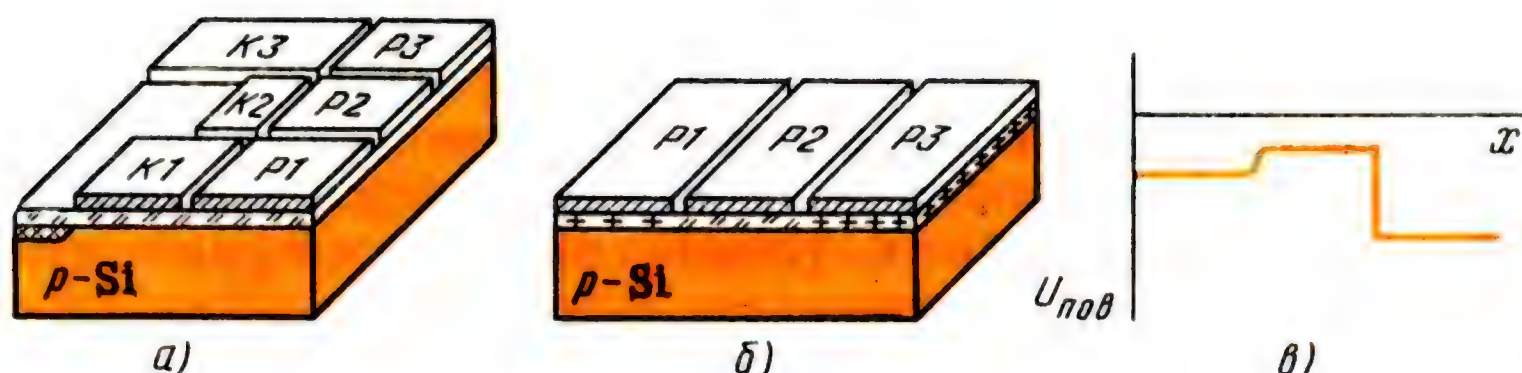


Рис. 9.37. Комбинация элемента постоянной памяти на ПЗС: элементы памяти вне (а) и совмещены с электродами ПЗС (б); распределение поверхностного потенциала вдоль канала при встроенном в диэлектрик заряде (в)

электрод регистра и заряд передается в регистр. Это выполняется одновременно во всех элементах, так что регистр принимает параллельный код, который затем поступает к выходному усилителю.

Запоминающее устройство с произвольной выборкой по считыванию на ПЗС позволяет считывать информацию из произвольной ячейки матрицы на ПЗС. В его основе лежит матрица ПЗС с дополнительной системой электродов, обеспечивающих произвольную выборку. Как известно, произвольная выборка возможна и в приборах с инжекцией заряда, но зарядовое считывание в матрицах большого объема дает очень слабые выходные сигналы, налагает жесткие требования на элементы, в особенности на усилители считывания. Более перспективным является использование токового считывания, когда заряд, хранимый элементом, модулирует протекающий в нем ток. В такой структуре элемент ПЗС фактически объединен с канальным транзистором.

§ 9.10. МОЛЕКУЛЯРНАЯ ЭЛЕКТРОНИКА И БИОЭЛЕКТРОНИКА

Термин *молекулярная электроника* необоснованно получил некоторое распространение в начале развития микроэлектроники (60-е годы). В последующем понятие молекулярной электроники справедливо относят к одному из направлений функциональной электроники.

● Молекулярная электроника — область электроники, в которой функциональные электронные элементы и устройства организованы на уровне отдельных молекул и их комплексов.

В биологических системах процессы преобразования информации протекают в основном на молекулярном уровне. Поэтому это направление близко к бионике.

● Биоэлектроника — одно из направлений бионики, решающее задачи электроники на основе анализа структуры и жизнедеятельности живых организмов.

Биоэлектроника охватывает проблемы изучения нервной системы человека и животных и моделирование нервных клеток (нейронов и нейронных сетей) для дальнейшего совершенствования электронной вычислительной техники, техники связи, раз-

работки новых элементов и устройств автоматики и телемеханики.

Исследования *нервной системы* показали, что она обладает рядом ценных особенностей и преимуществ перед самыми совершенными вычислительными устройствами. Основными из них являются:

1) совершенное и гибкое восприятие внешней информации независимо от формы, в которой она поступает;

2) высокая надежность, значительно превышающая надежность технических систем (последние выходят из строя при обрыве в цепи одного или нескольких элементов; при гибели же миллионов нервных клеток из миллиардов клеток, составляющих головной мозг, работоспособность системы сохраняется);

3) микроминиатюрность элементов (при количестве элементов 10^{10} — 10^{11} объем мозга человека составляет $1,5 \text{ дм}^3$; современное устройство на транзисторных структурах с таким же числом элементов заняло бы объем в несколько десятков кубических метров);

4) экономичность работы (потребление энергии мозгом человека не превышает нескольких десятков ватт);

5) высокая степень самоорганизации, быстрое приспособление к новым ситуациям, к изменению программ деятельности.

Нервная система состоит из клеток, получивших название *нейронов*. Нейроны, где бы они ни находились, имеют одинаковую структуру и примерно одинаковые логические характеристики. Они являются наиболее универсальным логическим элементом. На основе нейронов строятся простые и упорядоченные *нейронные сети*, указывающие на тот, пока еще не достижимый в технике факт, что с помощью единственного элемента можно построить систему, способную выполнять сложнейшие задачи,

которые обычно решает человек.

На рис. 9.38 показано схематическое изображение нейрона. Луковицеобразная часть является телом ячейки — *сомой*. Ее диаметр лежит в пределах от 10 мкм для связующих нейронов до 70 мкм для моторных нейронов. Отростки, отходящие от тела нейрона, называются дендритами и представляют собой входные связи нейрона. Длинный отросток, отходящий от одной из сторон сомы, называется аксоном и служит для передачи выходного сигнала к другим нейронам; длина аксона от долей миллиметра до 1,8 м и более. Аксон постепенно сужается, и на расстоянии 50—100 мкм от тела нейрона начинается изолирующий слой. Сам нейрон изолирован от окружающей его жидкости тонкой мембраной и благодаря мета-

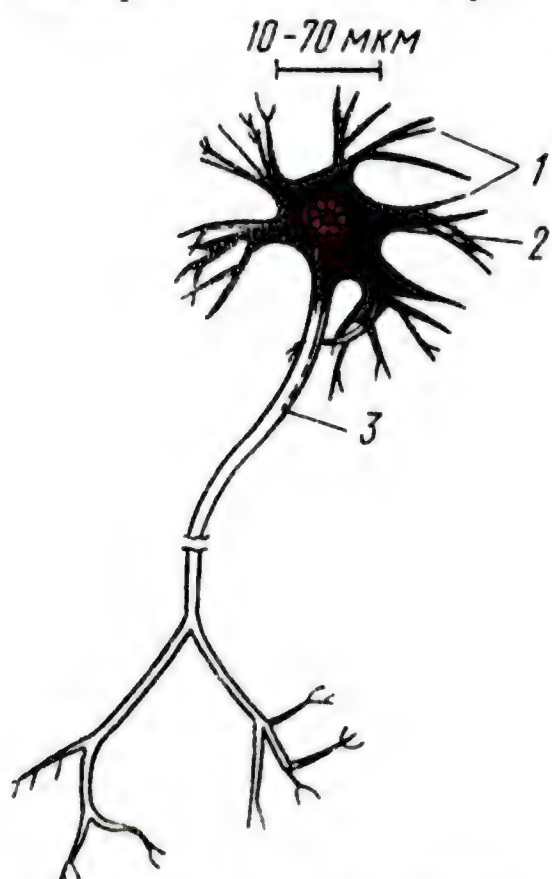


Рис. 9.38. Схематическое изображение нейрона:

1 — дендриты; 2 — тело нейрона (сoma); 3 — аксон

большинству процессу внутри него существует избыточная концентрация отрицательных ионов калия, хотя окружающая нейрон жидкость содержит избыток ионов натрия. Для предотвращения диффузии ионов калия через мембрану на ней поддерживается задерживающий потенциал ~ 70 мВ. Аксон по своей природе является аналогом соединительного провода электрической цепи. Ближе к концу он разветвляется, и более мелкие ветви образуют контакты с другими нейронами. Дендриты оканчиваются синапсами, которые отделены от тела нейрона узким переходом шириной $0,01—0,02$ мкм.

Нейрон во многом подобен электронному логическому элементу. Выполнив соединение нейрона определенным образом, нетрудно обнаружить, что он обладает свойствами, аналогичными свойствам одной из обычных схем вычислительной машины. Однако нейрон обладает и другими свойствами, например способностью увеличивать частоту выходного сигнала с изменением амплитуды входного, суммировать входные сигналы и т. д. Все это показывает, что нейрон — значительно более сложный элемент, чем обычная логическая схема. Нейрон может передавать информацию в аналоговой форме, что позволяет рассматривать нейронную систему как гибридное устройство из логических элементов и аналоговых блоков, в котором направление передачи аналоговой информации определяется коммутируемыми логическими связями между элементами. Адаптивные свойства нейронов могут быть использованы также при создании устройств для распознавания образов и знаков и при построении обучающих машин. Если сравнивать интегральные микросхемы с нейроном, то окажется, что мощность рассеяния в нейроне в 10^7 раз меньше, а степень интеграции в 10^7 раз больше.

Для технической реализации ряда сложных нейронных сетей в первом приближении достаточен *нейроноподобный элемент, обладающий аналого-логическими свойствами* и по своим функциональным возможностям приближающийся к биологическим рецепторным и некоторым видам центральных нейронов. Основной задачей при создании такого нейроноподобного элемента является реализация зависимости частоты импульсного выходного сигнала от суммарного импульсного «раздражения» на входе. Исследования показали, что модель нейрона может быть выполнена в виде двух интегральных микросхем на МДП-транзисторах.

Первая микросхема (импульсный сумматор) моделирует синапс биологического нейрона, осуществляя пространственное и временное суммирование импульсных входных сигналов с электрической регулировкой синаптических весов.

Вторая микросхема (пороговое устройство) моделирует тело нейрона. Она формирует требуемую передаточную характеристику «напряжение — напряжение» и преобразует напряжение в частоту.

Используя эти микросхемы, можно получить выходные

частотные характеристики, близкие к характеристикам определенных классов нейронов.

Таким образом, по совокупности свойств рассмотренный нейроноподобный элемент является перспективным для моделирования определенного класса нейронных сетей в биологических системах.

В настоящее время ведутся большие исследования в различных направлениях биоэлектроники. Результаты исследований показывают, что использование явлений живой природы в электронике может привести к новой научно-технической революции в этой области техники.



Заключение

Современный этап развития микроэлектроники характеризуется непрерывным повышением комплексной (физической, технологической и схемотехнической) интеграции изделий, что обусловило интенсивное развитие БИС и СБИС — их разработку, освоение в производстве, расширение сфер применения в различных видах микроэлектронной аппаратуры. При этом актуальной становится эффективность функционирования системы «проектирование — производство — применение». В этой системе наряду с физическими и технологическими исследованиями, разработкой и применением новых технологических процессов, агрегатированного и роботизированного оборудования, совершенствованием традиционных и применением новых материалов, разработкой комплекса мер по обеспечению и повышению качества и надежности изделий важное место отводится схемотехнике и проектированию в целом.

Схемотехника, охватывающая структурное и схемное проектирование, основанная на использовании в современных ИМС логических элементов (ТТЛ, ТТЛШ, И²Л, МДПТЛ и др.) и аналоговых каскадов (дифференциальные каскады с активными нагрузками, схемы сдвига уровня и др.), непрерывно совершенствуется в направлении получения оригинальных схемных и структурных решений, эффективно использующих специфические особенности интегральных микросхем с целью улучшения их основных характеристик. Результатом такого совершенствования явилась разработка целого ряда новых структурных решений и создание на их основе БИС с большими функциональными возможностями. Так, программируемые логические матрицы, широко применяемые в цифровых БИС и СБИС, аналоговые компараторы и перемножители имеют структуры, которые не использовались в дискретной схемотехнике.

Получены новые схемотехнические решения на базе функционально-интегрируемых элементов — инжекционной интегральной и инжекционно-полевой логики, характеризующихся низким энергопотреблением. Наибольшие достижения схемотехники в микроэлектронике проявились при создании БИС и СБИС 32-разрядных микропроцессоров, М-битной памяти, однокристалльных микроЭВМ, аналого-цифровых и цифроаналоговых преобразователей и др.

Переход от ИМС первой и второй степеней интеграции к БИС и СБИС связан не только с успехами в технологии микро-

электроники, но и с возрастающей ролью проектирования, характеризующегося расширением его методов и функций, тесной взаимосвязью отдельных этапов и автоматизацией.

Проектирование современных БИС и СБИС носит системный характер и охватывает проектирование архитектуры, логики, электрической схемы, топологии. Важная роль при этом отводится алгоритмическому проектированию. Комплекс мер по разработке методов проектирования отдельных этапов при разработке БИС, их алгоритмизации, создание быстродействующих процессорных и интерактивных устройств, в том числе работающих в диалоговом режиме, позволили реализовать САПР, обеспечивающие разработку БИС от выдачи ТЗ на проектирование до разработки комплектов конструкторской и технологической документации и подготовки производства для их изготовления. Дальнейшее совершенствование проектирования БИС и СБИС идет по пути их автоматизации, сквозного охвата всего цикла производства, разработки заказных систем с целью сокращения сроков разработки и тем самым снижения стоимости БИС и СБИС. Это также способствует ускорению развития изделий функциональной микроэлектроники — оптоэлектроники, акустоэлектроники и др.

Успехи в проектировании наряду с достижениями в области технологии будут способствовать решению основной задачи микроэлектроники, выдвинутой на современном этапе ускорения научно-технического прогресса, — созданию высоконадежной микроэлектронной аппаратуры для различных отраслей народного хозяйства.



Литература

1. Степаненко И. П. Основы микроэлектроники. — М.: Советское радио, 1980.
2. Пономарев М. Ф. Конструкции и расчет микросхем и микроэлементов ЭВА. — М.: Радио и связь, 1982.
3. Березин А. С., Мочалкина О. Р. Технология и конструирование интегральных микросхем. — М.: Радио и связь, 1983.
4. Зи С. Физика полупроводниковых приборов, ч. 1. Пер. с англ./Под ред. Р. А. Суриса. М.: Мир, 1984.
5. Зи С. Физика полупроводниковых приборов, ч. 2. Пер. с англ./Под ред. Р. А. Суриса. — М.: Мир, 1984.
6. Ефимов И. Е., Горбунов Ю. И., Козырь И. Я. Микроэлектроника. Проектирование, виды микросхем, новые направления. — М.: Высшая школа, 1978.
7. Фомин А. В., Боченков Ю. И., Сорокопуд В. А. Технология, надежность и автоматизация производства БГИС и микросборок/Под ред. А. В. Фомина. — М.: Радио и связь, 1981.
8. Конструирование и расчет больших гибридных интегральных схем, микросборок и аппаратуры на их основе/Под ред. Б. Ф. Высоцкого. — М.: Радио и связь, 1981.
9. Сеготин В. А. Автоматизированное проектирование топологии БИС. — М.: Радио и связь, 1983.
10. Рубцов В. П., Захаров В. П., Жипско В. А. Автоматизация проектирования больших интегральных схем. — Киев: Техніка, 1980.
11. Конструирование и технология микросхем. Курсовое проектирование/Под ред. Л. А. Коледова. — М.: Высшая школа, 1984.
12. Алексенко А. Г., Шагурин И. И. Микросхемотехника. — М.: Радио и связь, 1982.
13. Аналоговые и цифровые интегральные микросхемы. Справочное пособие/Под ред. С. В. Якубовского. — М.: Радио и связь, 1985.
14. Ланцов А. Л., Зворыкин Л. Н., Осипов И. Ф. Цифровые устройства на комплементарных МДП-интегральных микросхемах. — М.: Радио и связь, 1983.
15. Аваев Н. А., Дулин В. Н., Наумов Ю. Е. Большие интегральные схемы с инжекционным питанием. — М.: Советское радио, 1977.
16. Валиев К. А., Орликовский А. А. Полупроводниковые интегральные схемы памяти на биполярных структурах. — М.: Советское радио, 1979.
17. Микропроцессорные БИС и микроЭВМ. Построение и применение/Под ред. А. А. Васенкова. — М.: Советское радио, 1980.
18. Кармазинский А. Н. Синтез принципиальных схем цифровых элементов на МДП-транзисторах. — М.: Радио и связь, 1983.
19. Измерение параметров цифровых интегральных микросхем/Под ред. Д. Ю. Эйдукаса и Б. В. Орлова. — М.: Радио и связь, 1982.
20. Схемотехника БИС постоянных запоминающих устройств/О. А. Петросян, И. Я. Козырь, Л. А. Коледов и др. — М.: Радио и связь, 1986.
21. Ефимов И. Е. Современная микроэлектроника. — М.: Советское радио, 1973.
22. Свечников С. В. Элементы оптоэлектроники. — М.: Советское радио, 1967.

23. Васенков А. А., Сретенский В. Н., Федотов Я. А. Три проблемы электроники твердого тела. — В кн.: Микроэлектроника и полупроводниковые приборы. — М.: Советское радио, вып. 2, 1977.
24. Алфеев В. Н. Полупроводники, сверхпроводники и параэлектрики в криоэлектронике. — М.: Советское радио, 1979.
25. Иванов В. И., Аксенов А. А., Юшин А. М. Полупроводниковые оптоэлектронные приборы. — М.: Энергоатомиздат, 1984.
26. Носов Ю. Р., Шилин В. А. Полупроводниковые приборы с зарядовой связью. — М.: Советское радио, 1976.
27. Соколов Е. Н., Шмелев Л. А. Нейробионика. — М.: Наука, 1983.
28. Овечкин Ю. А. Микроэлектроника. — М.: Радио и связь, 1982.
29. Шагурин И. И., Петросянц К. О. Проектирование цифровых микросхем на элементах инжекционной логики. — М.: Радио и связь, 1984.
30. Микропроцессорные комплекты интегральных схем. Справочник/Под ред. А. А. Васенкова и В. А. Шахнова. — М.: Радио и связь, 1982.
31. Романов Ф. И., Шахнов В. А. Конструкционные системы микроЭВМ. — М.: Радио и связь, 1983.
32. Прангишвили И. В., Подлазов В. С., Стецюра Т. Г. Локальные микропроцессорные вычислительные сети. — М.: Наука, 1984.
33. Основы проектирования микроэлектронной аппаратуры/Под ред. Б. Ф. Высоцкого. — М.: Советское радио, 1977.
34. Зюбрик А. И., Бурак Я. В., Савицкий И. В. Акустоэлектроника. — Львов: 1980.
35. Бахарев С. И. и др. Справочник по расчету и конструированию СВЧ-полосковых устройств. — М.: Радио и связь, 1982.



Предметный указатель

Адгезия 354, 355
Акустоэлектроника 10, 368, 369, 383, 410
Аналоговая схема 50
Аналого-цифровой преобразователь
(АЦП) 311, 392, 393

Базовый технологический процесс 14
Базовый элемент 125
Биоэлектроника 369, 371, 405, 408
Большая интегральная схема (БИС) 3, 5,
6, 395, 398, 409, 410
Быстродействие 125, 132, 135, 146, 147,
377, 382, 398, 399

Варактор 358, 364
Волновод 363

Ганна генератор 390, 392, 393
— диод 359, 360, 371
— эффект 358, 365, 369, 371, 390, 391,
392, 393

Гаусса функция 46
Генерация электронно-дырочных пар 56
Герметизация 361
Голография 369, 379

Дарлингтона схема
Дефект по Френкелю 48
Джозефсона эффект 366, 369, 374, 397
Диод 71, 72, 74, 75, 79, 339
Дисперсия 20
Диффузии коэффициент 44, 63, 86
Диффузия 42, 43, 70, 87, 109, 113, 142,
355, 379, 407
Диэлектрическая электроника 393, 394

Емкость барьерная 64, 74, 97
— диффузионная 63, 74, 75

Задержки линия 370, 371, 374, 375, 384,
386, 387, 395, 397, 403, 404
Запоминающая ячейка (ЗЯ) 132, 133

Запоминающее устройство (ЗУ) 132, 133,
146, 371, 372, 387, 390, 400, 402, 403
Запоминающий элемент (ЗЭ) 132, 133

Изоляция элементов 34, 35, 132, 133
Инвертор 125, 126, 127, 128, 129, 131, 132
Интегральная микросхема (ИМС) анало-
говая 141, 365
— биполярная 32, 33, 34
— гибридная 365, 381
— линейная 382

Интегральная МДП 407
— полупроводниковая 6, 7, 8, 18
— СВЧ 344, 345, 349, 361, 365
— цифровая 141
Интеграция физическая 368
Ионистор 402, 403

Квантовая электроника 13, 369, 370
Компаратор 371, 409
Комплексная микроминиатюризация 11
Конденсатор 7, 18, 95, 103, 105, 106, 349,
356, 357, 397, 402
Конструирование модульное 361
Конструкторская документация 410
Конуэлл — Вайскопфа формула 92
Коэффициент разветвления по выходу 110
Криотрон 395, 396
Криоэлектроника 369, 395
Кюри точка 389, 390

Легирование ионное 45, 142
Линия микрополосковая 350, 351, 352,
353, 355, 357, 359
Логическая схема 50, 391, 407
Логическая функция 387, 395
Логический элемент 125, 406, 407, 409

Магнетосопротивление 389, 390
Магнетоэлектроника 10, 369, 387
Материалы пленочных конденсаторов 166
— пленочных резисторов 165
— проводников 168
МДП-транзистор 8, 108, 112, 122, 395
Микропроцессор 6, 111, 296, 409
Микросборка 211
Микроэлектроника функциональная 368,
369, 387, 403
Миниатюризация 356
Молекулярная электроника 405
Монте-Карло метод 24
Мощность потребляемая 125, 376, 387, 400
— рассеяния 374, 386

Надежность 5, 110, 111, 130, 132, 350,
359, 376, 406, 409
Нейрон 406, 407

Оптика интегральная 369, 379, 380
Оптимизация топологии 124
Оптрон 375, 376, 379
Оптоэлектроника 10, 13, 368, 374, 375, 379,
410

Перемножитель аналоговый 306, 330
Планарная технология 133

Плотность размещения элементов 372
Площадка контактная 40, 140, 141
Подложка 169, 198, 347, 348, 350, 351, 353, 360, 362, 380, 390, 392
Помехозащищенность 375
Помехоустойчивость 110, 127
Прибор с зарядовой связью (ПЗС) 111, 141, 146, 371, 403
Пробой тепловой 74
— туннельный 73
Проектирование биполярной ИМС 32, 77
— БИС 213, 409, 410
— гибридной ИМС 152
— МДП-ИМС 107, 109, 111, 124, 130
Профиль примесного распределения 42, 67

Радиолокация 13
Радиоэлектронная аппаратура (РЭА) 12, 13, 14, 15, 368, 403
Расчет конденсаторов 192, 195
— резисторов 177, 185
Режим обеднения 122, 123, 124
— обогащения 122, 124
— инверсии 122, 123
Резистор диффузионный 19, 81, 83, 88, 89, 95, 109
— нагрузочный 123
— толстопленочный 173, 185
— тонкопленочный 172
Резистора коэффициент формы 173
Резистора погрешность 174
Резистора температурный коэффициент сопротивления 176
Резонистор 383, 384
Рекомбинация электронно-дырочных пар 56

Световод 379, 380, 382
Светодиод 376, 377, 381, 383
Система автоматического проектирования (САПР) 241, 410
Сопротивление волновое 350, 351, 353, 354, 356, 357, 363
— объемное 173
— поверхностное 173, 349, 357
— удельное 355, 372, 386
Стабилизатор напряжения 341
Степень интеграции 14, 108, 132, 467
Схемотехника аналоговых ИМС 308
— цифровых ИМС 261
Схемотехнические данные 162

Теплоотвод 368
Технические данные 162
Технические условия 27
Техническое требование (ТЗ) 15, 16, 111, 151, 410
Технологическая документация 410
Технологические требования 163
Технология биполярная 372
— МДП 371, 372
— толстопленочная 169, 355, 358
— тонкопленочная 165, 357, 358
Типоразмер плат 171

Топологическая карта 27
Топологический чертеж 9
Топологическое проектирование 204
Топология 25, 35, 37, 40, 153, 368, 372, 410
Транзистор биполярный 32, 49, 51, 55, 58, 65, 358
— МДП 8, 108, 112, 122, 395

Усилитель дифференциальный 404
— операционный 306, 313

Фазовращатель 348, 364, 366, 374, 396
Ферми уровень 115, 123
Фика законы 42, 43
Фильтр 141, 349, 353, 364, 369, 370, 380, 386, 387, 409
Фотоизлучатель 376
Фотолитография 38, 39, 109, 135, 146, 349
Фотоприемник 378, 381, 404
Фотошаблон 38
Функциональная сложность 154
Функциональная точность 156
Функция аналоговая 303
— логическая 259
— ограничения 304
— перемножения 305
— сравнения 304
— схемная 110, 111
— усиления 304
— целевая 28
— частотной фильтрации 305

Хемотроника 369, 398
Холла датчик 390

Цифроаналоговый преобразователь 307, 308, 409
Шотки барьер 368
— диод 359
— эффект 358
Шумов уровень 112

Эберса — Молла модель 50, 60
Эйнштейна соотношение 57
Электроника диэлектрическая 393, 394
— квантовая 13, 369, 370
— медицинская 13
— молекулярная 405
Элемент активный 29, 30, 108, 120, 358, 366, 397
— дискретный 25
— пассивный 30, 120, 356
— пленочный 172
— толстопленочный 185, 195
— тонкопленочный 173, 187, 387
— функционально-интегрированный 225
Элементная база 225
Эрли эффект 52
Этапы разработки гибридных ИМС 150
— — проектирования 152, 199
— — ТЗ на проектирование 151



Оглавление

Предисловие	3
Введение	5
Глава 1. Особенности разработки изделий микроэлектроники	11
§ 1.1. Комплексная микроминиатюризация изделий микроэлектроники	11
§ 1.2. Особенности конструирования и требования, предъявляемые к изделиям микроэлектроники	15
§ 1.3. Методы оптимального статистического расчета ИМС	20
§ 1.4. Этапы инженерного проектирования и разработки топологии ИМС	25
Глава 2. Проектирование полупроводниковых биполярных интегральных микросхем	32
§ 2.1. Конструктивно-технологические особенности и исходные данные для проектирования	32
§ 2.2. Расчет и построение профилей примесных распределений в транзисторных структурах	42
§ 2.3. Расчет усилительных и частотных параметров биполярного транзистора	49
§ 2.4. Проектирование биполярных транзисторов	65
§ 2.5. Расчет и проектирование диодов	71
§ 2.6. Расчет и проектирование диффузионных резисторов	81
§ 2.7. Расчет и проектирование полупроводниковых конденсаторов	95
Глава 3. Проектирование МДП-ИМС	107
§ 3.1. Схемотехнические и конструктивно-технологические особенности	107
§ 3.2. Принцип работы и основные параметры МДП-транзисторов	111
§ 3.3. Проектирование и оптимизация топологии	124
§ 3.4. Особенности проектирования ИМС на приборах с зарядовой связью	141
Глава 4. Проектирование гибридных интегральных микросхем	148
§ 4.1. Конструктивно-технологические особенности	148
§ 4.2. Особенности и этапы проектирования	150
§ 4.3. Определение функциональной сложности	153
§ 4.4. Оптимизация ИМС по критерию функциональной точности	156
§ 4.5. Исходные данные для проектирования топологии	161
§ 4.6. Расчет и проектирование пленочных резисторов	172
§ 4.7. Расчет и проектирование пленочных конденсаторов	187
§ 4.8. Расчет и проектирование пленочных проводников и контактных площадок	196
§ 4.9. Принципы практического проектирования и компоновки топологической структуры гибридных ИМС	198
§ 4.10. Разработка топологии и конструкции гибридных ИМС	204
Глава 5. Проектирование БИС и микросборок	210
§ 5.1. Особенности проектирования БИС и МСБ	210
	415

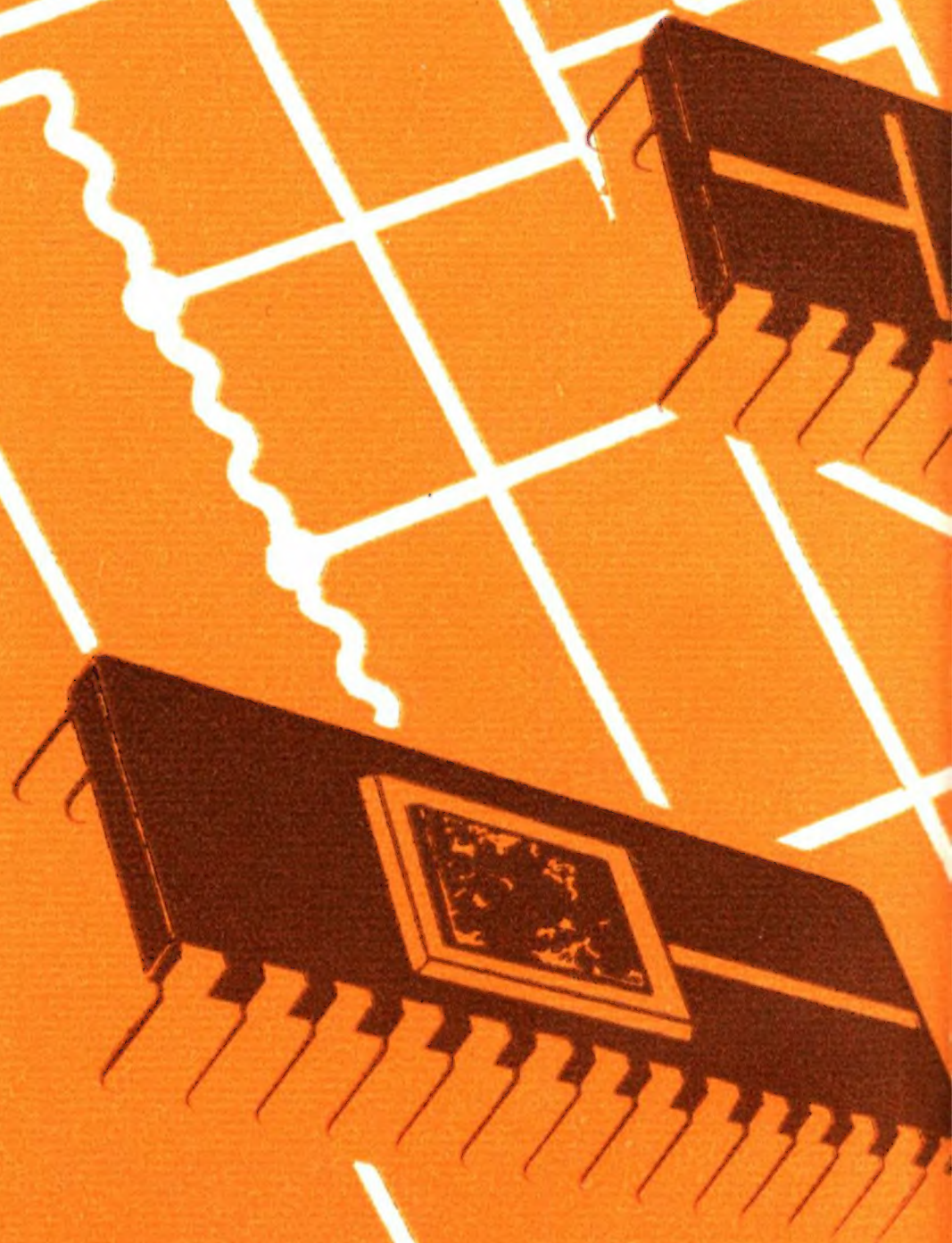
§ 5.2. Ограничения и проблемы при проектировании БИС	214
§ 5.3. Основные этапы расчета и проектирования БИС	216
§ 5.4. Методы и автоматизация проектирования БИС	218
§ 5.5. Определение функционального состава БИС	221
§ 5.6. Проектирование топологии БИС	231
§ 5.7. Системы автоматизированного проектирования БИС	241
Глава 6. Цифровые интегральные микросхемы	257
§ 6.1. Общие сведения	257
§ 6.2. Классификация цифровых ИМС и их основные электрические параметры	260
§ 6.3. Схемотехническая реализация основных логических функций ИМС	264
§ 6.4. ИМС транзисторно-транзисторной логики	270
§ 6.5. ИМС эмиттерно-связанной логики	275
§ 6.6. ИМС на МДП-транзисторах	278
§ 6.7. ИМС на элементах инжекционной логики	284
§ 6.8. ИМС запоминающих устройств	286
§ 6.9. Микропроцессоры и микроЭВМ	296
Глава 7. Аналоговые интегральные микросхемы и БИС	303
§ 7.1. Основные функции, выполняемые аналоговыми ИМС	303
§ 7.2. Номенклатура и схемотехника построения аналоговых ИМС	305
§ 7.3. ИМС операционных усилителей	313
§ 7.4. Интегральные компараторы	327
§ 7.5. Интегральные аналоговые перемножители	330
§ 7.6. ИМС для радиоприемных и телевизионных устройств	333
§ 7.7. Аналоговые коммутаторы и ключи	336
§ 7.8. БИС цифроаналоговых и аналого-цифровых преобразователей	338
§ 7.9. Интегральные стабилизаторы напряжения	343
Глава 8. Интегральные микросхемы диапазона СВЧ	344
§ 8.1. Основные определения и методы интеграции	344
§ 8.2. Элементы СВЧ-ИМС	346
§ 8.3. Подложки СВЧ-ИМС	347
§ 8.4. Микрополосковые линии передачи СВЧ-ИМС	350
§ 8.5. Пассивные элементы с сосредоточенными параметрами для СВЧ-ИМС	356
§ 8.6. Активные элементы для СВЧ-ИМС	358
§ 8.7. Некоторые вопросы конструирования СВЧ-ИМС	361
§ 8.8. Характеристики некоторых типов СВЧ-ИМС	363
Глава 9. Функциональная микроэлектроника	367
§ 9.1. Основные направления функциональной микроэлектроники	367
§ 9.2. Оптоэлектроника	374
§ 9.3. Акустоэлектроника	383
§ 9.4. Магнетоэлектроника	387
§ 9.5. Приборы на эффекте Ганна	390
§ 9.6. Диэлектрическая электроника	393
§ 9.7. Кριοэлектроника	395
§ 9.8. Хемотроника	398
§ 9.9. Приборы с зарядовой связью	403
§ 9.10. Молекулярная электроника и биоэлектроника	405
Заключение	409
Литература	411
Предметный указатель	413

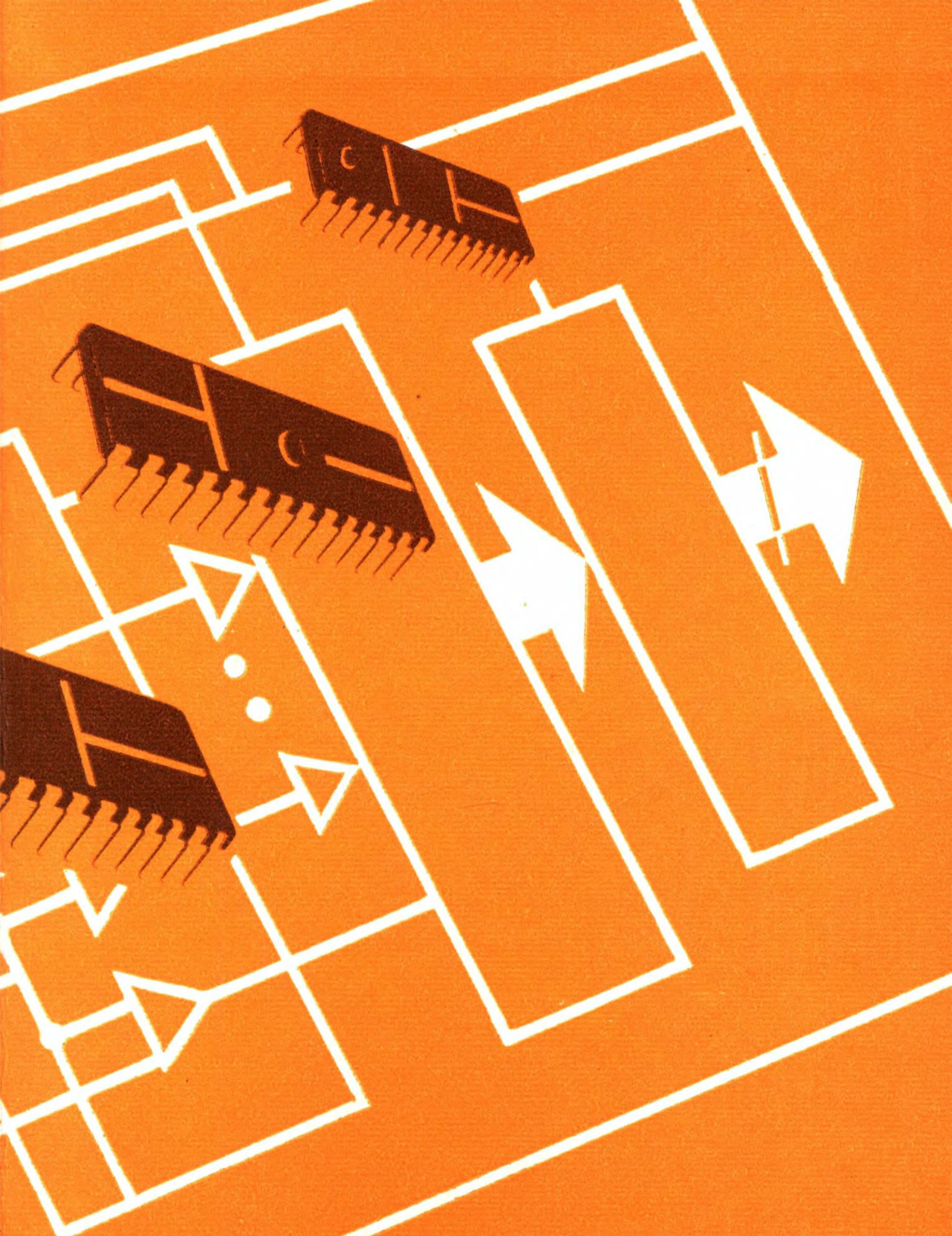
4
6
8
1
1
1
7
7
0

4
0
3
3
1
9
1

К565РТ7

ТТЛ
ТТЛШ
ЭСЛ
КМДП
и²Л





KI806BM2

1 р. 40 н.

• WINKPROGVEKTRPOHMKX •